

ΠΟΛΥΤΕΧΝΕΙΟ ΚΡΗΤΗΣ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ & ΜΗΧΑΝΙΚΩΝ
ΥΠΟΛΟΓΙΣΤΩΝ
ΕΡΓΑΣΤΗΡΙΟ ΜΙΚΡΟΕΠΕΞΕΡΓΑΣΤΩΝ & ΥΛΙΚΟΥ



**Σχεδίαση και Υλοποίηση Ενσωματωμένου Συστήματος για
ασκήσεις Λογικής Σχεδίασης**

Διπλωματική Εργασία

του

Λύκου Εμμανουήλ

Επιτροπή : Καθ. Δόλλας Απόστολος, Επιβλέπων

Αν. Καθ. Κουτρούλης Ευτύχιος

Δρ. Σωτηριάδης Ευριπίδης

Περίληψη

Στη σύγχρονη εποχή της ραγδαίας ανάπτυξης της τεχνολογίας και του αυξανόμενου όγκου της πληροφορίας, η ανάγκη χρήσης βοηθητικών τεχνολογικών μέσων εκμάθησης από τους φορείς της εκπαίδευσης για την διευκόλυνση της εκπαιδευτικής διαδικασίας, αποτελεί πλέον επιτακτική ανάγκη. Στόχος της συγκεκριμένης εργασίας, είναι να υλοποιηθεί και να ενσωματωθεί ένα τεχνολογικό βοηθητικό μέσο στα πλαίσια του μαθήματος της Λογικής Σχεδίασης, ενός μαθήματος σημείο αναφοράς για τον ανερχόμενο Ηλεκτρονικό Μηχανικό. Πιο συγκεκριμένα, σε αυτή την εργασία, το μέσο που υλοποιήθηκε είναι ένα ενσωματωμένο σύστημα σχεδιασμένο να καλύψει τις ανάγκες των φοιτητών για την εκπόνηση πειραματικών ασκήσεων του εργαστηρίου του μαθήματος «Λογική Σχεδίαση». Το σύστημα δίνει τη δυνατότητα υλοποίησης των ασκήσεων πέραν του εργαστηριακού χώρου. Το ενσωματωμένο σύστημα είναι βασισμένο σε μικροελεγκτή αρχιτεκτονικής ARM και θα αποτελεί μέσο ελέγχου των πειραματικών κυκλωμάτων του εργαστηρίου, ενώ το σύστημα συνοδεύεται και από γραφική διεπαφή χρήστη για τον έλεγχο της φυσικής διεπαφής υλοποιημένη σε γλώσσα προγραμματισμού C#.

Λέξεις Κλειδιά

Ενσωματωμένο Σύστημα, ARM, Ψηφιακή Σχεδίαση, Λογική Σχεδίαση, Αναπτυξιακή Πλατφόρμα, MHL Development Board

Abstract

In the modern age of rapid development of technology and the increasing volume of information, the need for the use of assistive technology learning tools by educational institutions to facilitate the educational process, is now an urgent need. The aim of this work is to implement and integrate a technological tool in the context of the course of Logic Design, a course of reference for the emerging Electronic Engineer. More specifically, in this work, the instrument implemented is an integrated system designed to meet the needs of students for the development of experimental exercises in the laboratory of the course "Logic Design". The system allows the implementation of exercises beyond the laboratory space. The integrated system is based on an ARM architecture microcontroller and will be a means of controlling the experimental circuits of the laboratory, while the system is accompanied by a graphical user interface for controlling the physical interface implemented in C # programming language.

Keywords

Embedded System, ARM, Digital Logic Design, Logic Design, Development Platform, MHL Development Board

Περιεχόμενα

1 Διεξαγωγή Εργαστηρίων Λογικής Σχεδίασης.....	1
1.1 Διεξαγωγή εργαστηριακών πειραμάτων σε ιδρύματα στο εξωτερικό	2
1.2 Διεξαγωγή εργαστηριακών πειραμάτων σε ιδρύματα στην Ελλάδα	7
1.3 Διεξαγωγή εργαστηριακών πειραμάτων στο Πολυτεχνείο Κρήτης.....	11
 2 Προηγούμενη Προσέγγιση	14
2.1 Η πλατφόρμα MHL Development Board	15
2.2 Φυσική Διεπαφή	16
2.3 Γραφική Διεπαφή.....	19
2.4 Ανάλυση και αξιολόγηση του συστήματος.....	20
2.5 Ελάχιστες απαιτήσεις του νέου συστήματος	22
 3 Δομή και Λειτουργικότητα της νέας πλατφόρμας	24
3.1 Προδιαγραφές της φυσικής διεπαφής «MHL Development Board»	25
3.2 Δομή και Αρχιτεκτονική.....	26
3.3 Επικοινωνία μέσω διαύλου USB	28
3.3.1 Τα χαρακτηριστικά του προτύπου Universal Serial Bus (USB).....	28
3.3.2 Τα Πρωτόκολλα του USB.....	31
3.3.3 USB Descriptors	34
3.3.4 Εντολές και Κωδικοποίηση	35
3.4 Firmware μικροελεγκτή	39
3.5 Γραφική Διεπαφή Χρήστη	43
3.5.1 Δομή και Λειτουργικότητα	43
3.5.2 Φυσική Διάταξη.....	44
 4 Hardware και Σχεδίαση φυσικής διεπαφής.....	47
4.1 Χαρακτηριστικά Ενσωματωμένων Συστημάτων.....	48
4.2 Πλατφόρμα ανάπτυξης συστήματος.....	49
4.3 Μικροελεγκτής	50

4.3.1 Αρχιτεκτονική.....	51
4.4 Χρονισμός και συχνότητα λειτουργίας συστήματος.....	52
4.5 Τροφοδοσία τάσης του συστήματος	55
4.6 Ο δίαυλος USB	56
4.7 Τα ολοκληρωμένα I ² C to GPIO	57
4.8 Προστασία ακροδεκτών συστήματος	58
4.9 Προγραμματισμός μικροελεγκτή.....	60
4.10 UART Debug Interface.....	60
4.11 Φωτοдиодοι κατάστασης συστήματος.....	61
4.12 Εργαλεία ανάπτυξης Λογισμικού (Firmware)	62
4.13 Εργαλεία Σχεδίασης Κυκλώματος.....	62
4.14 Εκτύπωση και συναρμολόγηση τυπωμένου κυκλώματος	62
5 Επαλήθευση του Συστήματος.....	64
5.1 Περιβάλλον δοκιμής και αποσφαλμάτωση στο στάδιο ανάπτυξης του συστήματος	64
5.2 Επαλήθευση λειτουργίας	65
6 Συμπεράσματα.....	69
6.1 Απολογισμός.....	69
6.2 Μελλοντική εργασία	70

Λίστα Πινάκων

3.1 Τα σήματα του διαύλου USB και το αντίστοιχο χρώμα.....	28
3.2 Οι διαθέσιμες καταστάσεις του διαύλου και οι συνθήκες τους.....	29
3.3 Πίνακας κωδικοποίησης των εντολών της γραφικής διεπαφής προς στη συσκευή.....	37
3.4 Πίνακας κωδικοποίησης των μηνυμάτων από τη συσκευή προς την γραφική διεπαφή.	37
4.1 Σήματα της διεπαφής προγραμματισμού της φυσικής διεπαφής.....	58
4.2 Σήματα της διεπαφής αποσφαλμάτωσης.....	59
4.3 Σήματα των φωτοδίοδων κατάστασης συστήματος.....	59

Λίστα Σχημάτων

1.1 Η αναπτυξιακή πλατφόρμα FPGA Terasic DE-10 Lite στο Oregon State University.....	4
1.2 Η αναπτυξιακή πλατφόρμα FPGA Altera DE2 στο New Jersey Institute of Technology.....	4
1.3 Η αναπτυξιακή πλατφόρμα «Prototyping Box» η οποία δημιουργήθηκε και χρησιμοποιείται στο University of Cambridge.....	5
1.4 Η πλατφόρμα λογισμικού Quartus II.....	6
1.5 Η «Πλακέτα Εισόδων-Εξόδων» του εργαστηρίου Ψηφιακής Σχεδίασης στο Πανεπιστήμιο Κρήτης.....	8
1.6 Η «Πλακέτα Αποκωδικοποιητή 3-σε-8» του εργαστηρίου Ψηφιακής Σχεδίασης στο Πανεπιστήμιο Κρήτης.....	9
1.7 Ο «Απλός Υπολογιστής Εργαστηρίου» ο οποίος υλοποιεί ένα datapath, στο εργαστήριο Ψηφιακής Σχεδίασης στο Πανεπιστήμιο Κρήτης. Η πλατφόρμα δημιουργήθηκε στα πλαίσια διπλωματικής εργασίας με τίτλο «FPGA Configuration to Simulate a Simple Accumulator Based Processor on an Educational Board».....	9
1.8 Η πλατφόρμα λογισμικού Xilinx Vivado IDE.....	10
1.9 Πλακέτα εισόδων/εξόδων στο Εργαστήριο Μικροεπεξεργαστών και Υλικού του Πολυτεχνείου Κρήτης.....	12
1.10 Η πλατφόρμα λογισμικού PLDShell.....	12
2.1 Δομικές μονάδες της πλατφόρμας MHL Development Board.....	14
2.2 Φυσική διεπαφή «MHL Development Board».....	15
2.3 Το ολοκληρωμένο κύκλωμα PCA9506.....	16
2.4 Το κύκλωμα διαύλου USB.....	17
2.5 Η γραφική διεπαφή «MHL Development Board Simulator».....	18
2.6 Η διασύνδεση μεταξύ των ολοκληρωμένων I/O Expanders και των επαφών εισόδων/εξόδων της φυσικής διεπαφής.....	20
3.1 Διασύνδεση μεταξύ των διακριτών στοιχείων της πλατφόρμας.....	23
3.2 Διασύνδεση του μικροελεγκτή με τα δομικά στοιχεία της φυσικής διεπαφής.....	26
3.3 Διάγραμμα της ροής δεδομένων μεταξύ του εξυπηρετητή και της συσκευής.....	27
3.4 Φυσική μορφή των “Type A” και “Type B” USB Connectors με αριθμημένες επαφές.....	28
3.5 Κύκλωμα φυσικής ζεύξης μεταξύ του εξυπηρετητή (αριστερά) και του δέκτη (δεξιά).....	30
3.6 Τα Endpoints εγγραφής για τον εξυπηρετητή και τη συσκευή.....	31

3.7	Downstream Flow πακέτων από τον εξυπηρετητή στην συσκευή κατά την αρχικοποίηση της σύνδεσης.....	32
3.8	Το μοντέλο ενός Pipe και τα βασικά πακέτα μιας συναλλαγής.....	33
3.9	Ιεραρχία των βασικών τύπων descriptors και τα πεδία που καθορίζουν τον αριθμό τους.....	34
3.10	Το Format εντολών της γραφικής διεπαφής στη συσκευή.....	36
3.11	Το Format μηνυμάτων που μεταδίδει η συσκευή στην διεπαφή χρήστη.....	37
3.12	Το διάγραμμα ροής της διεργασίας κύριου βρόγχου.....	38
3.13	Η προκαθορισμένη διεύθυνση των ολοκληρωμένων I/O Expanders.....	39
3.14	Ακολουθία εγγραφής δεδομένων σε register ενός I/O Expander.....	40
3.15	Ακολουθία ανάγνωσης δεδομένων από register ενός I/O Expander.....	40
3.16	Η ροή της επικοινωνίας μεταξύ του υπολογιστή και της συσκευής. Ως “GUI” συμβολίζεται η γραφική διεπαφή χρήστη, ενώ ως “VCP” η υλοποίηση της εικονικής σειριακής θύρας.....	42
3.17	Η γραφική διεπαφή «MHL Development Board Control».....	43
3.18	Τα διακριτά στοιχεία της γραφικής διεπαφής «MHL Development Board Control».....	44
4.1	Η πλατφόρμα ανάπτυξης STM32F072B-DISCO.....	47
4.2	Σχηματικό διάγραμμα ακροδεκτών του μικροελεγκτή.....	49
4.3	Block diagram της αρχιτεκτονικής του μικροελεγκτή STM32F072RB.....	50
4.4	Κύκλωμα εξωτερικής πηγής ρολογιού του συστήματος.....	51
4.5	Το clock-tree του μικροελεγκτή.....	52
4.6	Κύκλωμα τροφοδοσίας του μικροελεγκτή και των ολοκληρωμένων κυκλωμάτων.....	54
4.7	Κύκλωμα του διαύλου USB.....	54
4.8	Λειτουργικό διάγραμμα του ολοκληρωμένου κυκλώματος προστασίας ηλεκτροστατικής εκφόρτισης USBLC6.....	55
4.9	Το ολοκληρωμένο κύκλωμα PCAL6416A.....	55
4.10	Διασύνδεση μεταξύ των I/O Expanders και του μικροελεγκτή.....	56
4.11	Συνδεσμολογία μεταξύ του μικροελεγκτή και των ακροδεκτών του συστήματος.....	57
4.12	Υποδοχή Serial Wire Debug (SWD) In-System Programming.....	58
4.13	Διάταξη της διεπαφής σειριακής επικοινωνίας.....	59
4.14	Κύκλωμα φωτοδίοδων κατάστασης συστήματος.....	59
5.1	: Συνδεσμολογία κυκλώματος επαλήθευσης λειτουργίας με σύγχρονα στοιχεία.....	66

Ευχαριστίες

Πρώτα απ' όλα θα ήθελα να εκφράσω την ευγνωμοσύνη μου τον καθηγητή μου κ. Απόστολο Δόλλα, επιβλέποντα αυτής της διπλωματικής για την βοήθεια, την καθοδήγηση αλλά και την υπομονή του καθ' όλη την διάρκεια, καθώς και την μοναδική ευκαιρία να δουλέψω στο συγκεκριμένο θέμα. Επίσης, θα ήθελα να ευχαριστήσω τον κ. Ευτύχιο Κουτρούλη και τον κ. Ευριπίδη Σωτηριάδη για τη συμμετοχή τους ως μέλη της εξεταστικής επιτροπής. Ακόμη, θα ήθελα να εκφράσω την ευγνωμοσύνη μου στον κ. Κωνσταντίνο Κοττίκα, απόφοιτο Ηλεκτρολόγο Μηχανικό της σχολής και δημιουργό της πρώτης έκδοσης της πλατφόρμας, καθώς χωρίς την πολύτιμη βοήθεια που μου έδωσε δεν θα είχα καταφέρει αυτό το αποτέλεσμα. Επίσης, θα ήθελα να ευχαριστήσω τον κ. Μάρκο Κιμιωνή, μέλος ΕΔΙΠ και υπεύθυνο του Εργαστηρίου Μικροεπεξεργαστών και Υλικού για την υποστήριξή του στον εφοδιασμό κατάλληλου υλικού και στην ολοκλήρωση των τυπωμένων κυκλωμάτων. Ακόμη, θα ήθελα να ευχαριστήσω το εργαστήριο τηλεπικοινωνιών και ιδιαίτερα τον Γεώργιο Βουγιούκα, υποψήφιο διδάκτορα της σχολής ΗΜΜΥ, για την βοήθεια δημιουργίας πρωτότυπων τυπωμένων κυκλωμάτων στο εργαστήριο. Θα ήθελα ακόμη να ευχαριστήσω όλους τους φίλους που ήταν δίπλα μου και με υποστήριξαν όλα αυτά τα χρόνια. Πάνω απ' όλα όμως, θα ήθελα να ευχαριστήσω τη μητέρα μου Δέσποινα και την αδελφή μου Ελένη για την βοήθεια και την υποστήριξη τους σε κάθε απόφαση που πήρα. Σας ευχαριστώ όλους.

Εισαγωγή

Επισκόπηση

Το μάθημα της Λογικής Σχεδίασης αποτελεί ένα από τα βασικότερα μαθήματα κορμού για τον ανερχόμενο μηχανικό. Το μάθημα εισάγει τον μηχανικό στις βασικές έννοιες σχεδίασης ηλεκτρονικών κυκλωμάτων όπως το δυαδικό σύστημα αναπαράστασης, τις λογικές πύλες, την άλγεβρα Boole και τους πίνακες Karnaugh, και κάνει λόγο για βασικά δομικά στοιχεία όπως μεταξύ άλλων πολυπλέκτες, κωδικοποιητές και μετρητές. Ακόμη, εισάγει τα στοιχεία μνήμης όπως μανδαλωτές και καταχωρητές. Σκοπός του μαθήματος, είναι να διδάξει τους ανερχόμενους μηχανικούς να μπορούν να μελετήσουν, να αναλύσουν και να σχεδιάσουν συνδυαστικά και ακολουθιακά κυκλώματα, μηχανές πεπερασμένων καταστάσεων και πιο σύνθετα κυκλώματα για τα επόμενα μαθήματα. Το εργαστήριο του μαθήματος δίνει την δυνατότητα στους φοιτητές να αποκτήσουν πρακτική γνώση στην σχεδίαση και στην κατασκευή ηλεκτρονικών κυκλωμάτων, καθώς και να εφαρμόσουν σε πρακτικό επίπεδο την θεωρία του μαθήματος.

Σκοπός αυτής της διπλωματικής εργασίας, είναι η δημιουργία ενός τεχνολογικού βοηθητικού μέσου το οποίο θα διευκολύνει τις πειραματικές διαδικασίες του εργαστηρίου, αλλά και επιτρέπει την υλοποίησή τους εκτός του χώρου αυτού. Το βοηθητικό αυτό μέσο, είναι η πλατφόρμα «MHL Development Board» η οποία αποτελείται από δύο κομμάτια : την φυσική διεπαφή «MHL Development Board» και την γραφική διεπαφή «MHL Development Board Control». Η φυσική διεπαφή τροφοδοτεί, τροποποιεί τις καταστάσεις των εισόδων και δειγματοληπτεί τις εξόδους του πειραματικού λογικού κυκλώματος σε πραγματικό χρόνο. Η φυσική διεπαφή είναι ένα ενσωματωμένο σύστημα βασισμένο σε μικροελεγκτή αρχιτεκτονικής ARM και συνδέεται με τον Η/Υ μέσω διαύλου USB. Η γραφική διεπαφή «MHL Development Board Control» είναι υπεύθυνη για τον έλεγχο των λειτουργιών της φυσικής διεπαφής και την γραφική απεικόνιση των καταστάσεων σε πραγματικό χρόνο.

Η προσπάθεια ενσωμάτωσης ενός βοηθητικού μέσου στο εργαστήριο της Λογικής Σχεδίασης δεν ήταν η πρώτη. Παρόμοια προσπάθεια έγινε το έτος 2009 με την μορφή διπλωματικής εργασίας, ωστόσο κάποιες τεχνικές δυσκολίες απέτρεψαν την ενσωμάτωση του συστήματος στο εργαστήριο. Η παρούσα διπλωματική εργασία στοχεύει να κρατήσει την κύρια ιδέα ως προς την δομή και τις λειτουργίες που προσφέρει η προηγούμενη προσπάθεια, ωστόσο με διαφορετική τεχνική προσέγγιση και υλοποίηση η οποία θα αντιμετωπίζει ολοκληρωτικά τα προβλήματα που εμπόδισαν την ενσωμάτωσή της στο εργαστήριο.

Η εργασία μπορεί να χωριστεί σε τέσσερα μέρη : την ανάλυση της προηγούμενης προσέγγισης, την σχεδίαση του hardware της φυσικής διεπαφής, την ανάπτυξη του λογισμικού του μικροελεγκτή της φυσικής διεπαφής (firmware) και την ανάπτυξη της γραφικής διεπαφής στον υπολογιστή.

Περαιτέρω πληροφορίες θα δοθούν στα επόμενα κεφάλαια.

Οργάνωση της εργασίας

Η εργασία αποτελείται από έξι κεφάλαια :

- Κεφάλαιο 1, *Διεξαγωγή εργαστηρίων Λογικής Σχεδίασης* : εξετάζει τον τρόπο διεξαγωγής του μαθήματος και του εργαστηρίου σε άλλα ιδρύματα στο εξωτερικό αλλά και στην Ελλάδα.
- Κεφάλαιο 2, *Προηγούμενη προσέγγιση* : περιγράφει την προηγούμενη προσπάθεια υλοποίησης του βοηθητικού μέσου και αναλύει τις τεχνικές προσεγγίσεις που ακολουθήθηκαν.
- Κεφάλαιο 3, *Δομή και Λειτουργικότητα της νέας πλατφόρμας* : περιγράφει την δομή και τις σχεδιαστικές τεχνικές επιλογές που ακολουθήθηκαν για την σχεδίαση της πλατφόρμας. Ακόμη, περιγράφει διεξοδικά όλες τις λειτουργίες της φυσικής και της γραφικής διεπαφής, καθώς και το πλαίσιο επικοινωνίας μεταξύ τους.
- Κεφάλαιο 4, *Hardware και Σχεδίαση φυσικής διεπαφής* : εστιάζει στην σχεδίαση του hardware της φυσικής διεπαφής.
- Κεφάλαιο 5, *Επαλήθευση του Συστήματος* : αναλύει τον τρόπο με τον οποίο έγιναν οι δοκιμές και η αποσφαλμάτωση του συστήματος καθώς και η δοκιμή του hardware.
- Κεφάλαιο 6, *Συμπεράσματα* : παρουσιάζει μια σύνοψη της δουλειάς και πιθανές ιδέες για μελλοντική εργασία.

Κεφάλαιο 1

Διεξαγωγή Εργαστηρίων Λογικής Σχεδίασης

Στο κεφάλαιο αυτό, εξετάζεται η διεξαγωγή των πειραματικών ασκήσεων της Λογικής Σχεδίασης σε διάφορα τμήματα Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών, τόσο σε Ελληνικά ιδρύματα, όσο και σε ιδρύματα σε άλλες χώρες. Σκοπός είναι η μελέτη και η σύγκριση των διαφορετικών τρόπων προσέγγισης του μαθήματος σε κάθε ίδρυμα και στο Πολυτεχνείο Κρήτης. Παρόμοια μελέτη πραγματοποιήθηκε το έτος 2009 στην διπλωματική με τίτλο «Μελέτη και Υλοποίηση πλατφόρμας πειραμάτων Λογικής Σχεδίασης βασισμένη σε Μικροελεγκτή AVR και Γραφικής Εφαρμογής σε JAVA» [1], όπου οι ιστοσελίδες των μαθημάτων της Λογικής Σχεδίασης και οι σημειώσεις των εργαστηρίων χρησιμοποιήθηκαν ως πηγές πληροφορίας για τον τρόπο διεξαγωγής των εργαστηρίων.

Ωστόσο, από το έτος 2009 μέχρι σήμερα ο τρόπος πρόσβασης στις πληροφορίες μαθημάτων των ιδρυμάτων έχει αλλάξει ριζικά. Ενώ παλαιότερα οι πληροφορίες για τα εργαστήρια εμφανίζονταν με την μορφή μιας δεδομένης ιστοσελίδας προσβάσιμης για όλους και διαθέσιμης μέσω μηχανής αναζήτησης, σήμερα αποτελεί κομμάτι ενός κεντρικού ιστοχώρου, ο οποίος είναι προσβάσιμος στα μέλη της εκάστοτε κοινότητας. Ακόμη, η εύρεση πληροφοριών που αφορούν βοηθητικά εργαλεία που χρησιμοποιούνται στους εργαστηριακούς χώρους -όπως η αναπτυξιακή πλατφόρμα που σχεδιάστηκε στα πλαίσια αυτής της διπλωματικής εργασίας- αποτελεί πιο δύσκολη εργασία, καθώς αρκετές φορές δεν γίνεται επίσημη αναφορά σε αυτές στη σύνοψη του εργαστηρίου.

Λόγω αυτού, η μελέτη για την διεξαγωγή των πειραματικών ασκήσεων στο μάθημα της Λογικής Σχεδίασης σε αυτήν την διπλωματική εργασία, θα εστιάσει στις πληροφορίες που είναι ελεύθερα προσβάσιμες.

1.1 Διεξαγωγή εργαστηριακών πειραμάτων σε ιδρύματα στο εξωτερικό

Σε όλα τα τμήματα, τόσο σε ιδρύματα του εξωτερικού αλλά και στην Ελλάδα, η Λογική Σχεδίαση αποτελεί αναπόσπαστο κομμάτι του προγράμματος σπουδών, ενώ είναι το μάθημα που εισαγάγει τους νέους φοιτητές στην επιστήμη του Ηλεκτρολόγου Μηχανικού και Μηχανικού Υπολογιστών. Το μάθημα έχει ως στόχο να δώσει στους ανερχόμενους μηχανικούς τις βάσεις των ψηφιακών κυκλωμάτων και τα εργαλεία που θα χρειαστεί για να τα αναλύσει στο μέλλον. Το περιεχόμενο του μαθήματος που διδάσκεται μεταξύ των τμημάτων είναι σχεδόν πανομοιότυπο για όλα, με μικρές τροποποιήσεις ή προσθήκες ανάλογα με το ίδρυμα. Ακόμη, η βιβλιογραφία του μαθήματος είναι πολλές φορές κοινή, με πολλά ιδρύματα να ακολουθούν διαδεδομένα συγγράμματα [2] [3] [4] [5].

Σύμφωνα με την σχετική έρευνα που υλοποιήθηκε, ανάμεσα στα τμήματα που πρόσφεραν διαθέσιμες πληροφορίες για το μάθημα ή και το εργαστήριο, ο σκοπός στα πλαίσια διδασκαλίας του μαθήματος ήταν αυτός που αναφέρθηκε παραπάνω. Ωστόσο, ο τρόπος διεξαγωγής των εργαστηριακών πειραμάτων διαφέρει ανάμεσα στα τμήματα. Σε πολλές περιπτώσεις, οι πειραματικές ασκήσεις διαφέρουν αρκετά μεταξύ τους καθώς το μάθημα καλύπτει ένα μεγάλο φάσμα ύλης διδασκαλίας, ενώ σε αρκετές περιπτώσεις διαφέρει ριζικά ο τρόπος προσέγγισης της κατασκευής των κυκλωμάτων. Για παράδειγμα, για την υλοποίηση των εργαστηριακών κυκλωμάτων, ορισμένα ιδρύματα χρησιμοποιούν FPGAs, ορισμένα χρησιμοποιούν απλές διεπαφές με φωτοδίοδους και εισόδους/εξόδους, ορισμένα χρησιμοποιούν εξατομικευμένες λύσεις όπως της συγκεκριμένης εργασίας, ενώ άλλα ιδρύματα δεν χρησιμοποιούν κάποιο βοηθητικό μέσο.

Οι πειραματικές ασκήσεις που πραγματοποιούνται στα εργαστήρια του μαθήματος εστιάζουν στα ακόλουθα :

- Αριθμητικά συστήματα (δυαδικό, δεκαδικό, δεκαεξαδικό, BCD) [6] [7]
- Εξοικείωση με Λογική TTL / διαχωρισμός από CMOS [7] [8]
- Άλγεβρα Boole [6] [9] [10]
- Ελαχιστοποίηση συναρτήσεων [9] [7] [8]
- Πίνακες Karnaugh [9] [6] [7]
- Συνδυαστικά κυκλώματα [9] [11] [6] [7] [8] [10] [12] [13]
- Ακολουθιακά κυκλώματα [9] [11] [6] [7] [8] [10] [12] [13]
- Συνδυαστική λογική με Πολυπλέκτες [9] [10]
- Counters, Shift Registers [9] [6] [7] [8] [13]
- Κυκλώματα Αθροιστών και Αριθμητικών και Λογικών μονάδων (ALU) [13] [8] [6]
- Hazards, Race Conditions, Fan-in και Fan-out [11] [6] [7]

- Latches, Flip-flops, Registers [9] [11] [7]
- Μηχανές Πεπερασμένων Καταστάσεων (FSM) [9] [11] [6] [7] [8] [10] [12]
- Επαναπρογραμματιζόμενα κυκλώματα (PLD) [7] [10]
- Εισαγωγή στις Γλώσσες Περιγραφής Υλικού (HDL) [9] [13]

Σύμφωνα με τα παραπάνω, φαίνεται ότι οι πειραματικές ασκήσεις των εργαστηρίων έχουν ως κύριο πυρήνα ασκήσεων την υλοποίηση ακολουθιακών και συνδυαστικών κυκλωμάτων, καθώς και την κατασκευή μηχανών πεπερασμένων καταστάσεων. Για τις υπόλοιπες εργαστηριακές ασκήσεις, κάθε εργαστήριο επιλέγει να εστιάσει σε διαφορετικά κομμάτια ύλης. Οι ασκήσεις μεταξύ των τμημάτων δεν παρουσιάζουν μεγάλες διαφορές.

Πλατφόρμες Υλικού

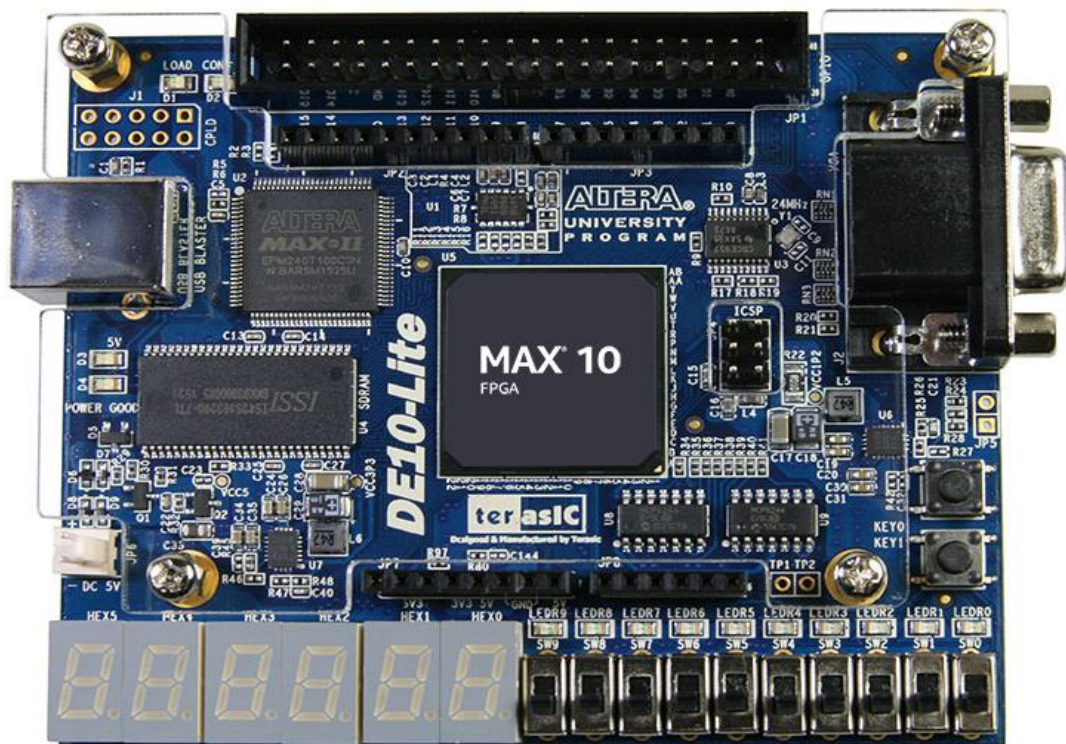
Οι πλατφόρμες υλικού που χρησιμοποιούν τα ιδρύματα διαχωρίζονται σε τρεις κατηγορίες : αναπτυξιακές πλατφόρμες FPGA, έτοιμες λύσεις απλής διεπαφής με φωτοδίοδους και διακόπτες, και εξατομικευμένες πλατφόρμες του ιδρύματος.

Στην περίπτωση της αναπτυξιακής πλατφόρμας FPGA, ο χρήστης μέσω της πλατφόρμας λογισμικού και μιας γλώσσας περιγραφής υλισμικού (HDL) κατασκευάζει τα κυκλώματα προγραμματίζοντας την. Οι αναπτυξιακές πλατφόρμες FPGA που χρησιμοποιούνται διαφέρουν σημαντικά μεταξύ τους, με ορισμένες από αυτές να προσφέρουν στοιχεία όπως LEDs, 7-Segment Displays, buttons, switches και VGA ports, ενώ ορισμένες να χρησιμοποιούν μόνο διεπαφή για διασύνδεση με άλλα κυκλώματα. Οι πλατφόρμες FPGA αποτελούν την δεύτερη πιο διαδεδομένη επιλογή για τα εργαστήρια που θέλουν να ενσωματώσουν κάποια πλατφόρμα υλικού για τις πειραματικές ασκήσεις του εργαστηρίου.

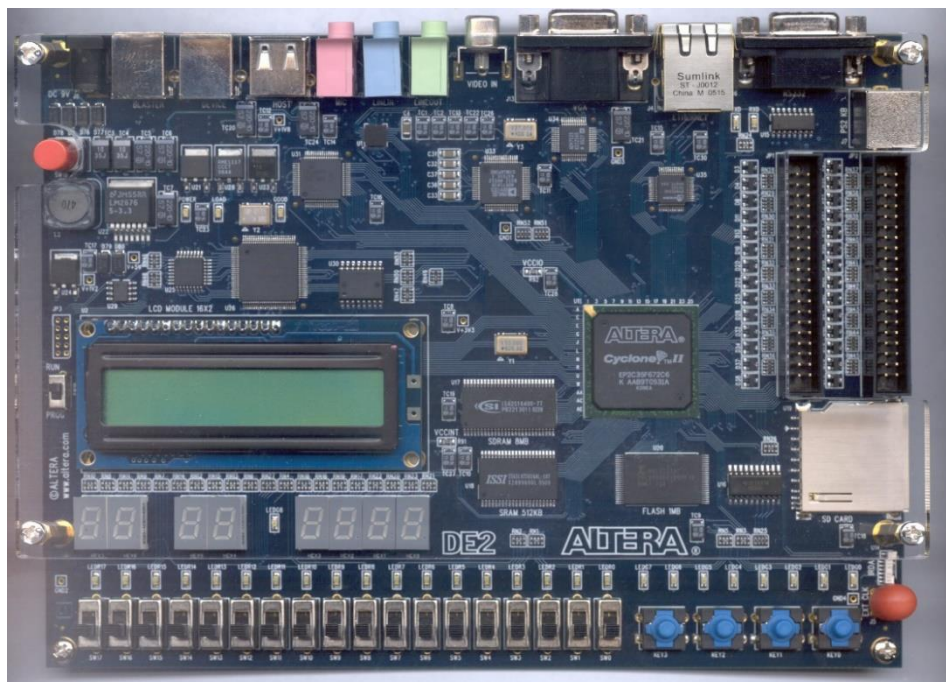
Οι απλές διεπαφές φωτοδίοδων και διακοπών αποτελούν την πιο απλή πλατφόρμα υλοποίησης λογικών κυκλωμάτων και αποτελούνται από εξαρτήματα όπως LEDs, switches, 7-segment displays και debounced buttons. Αποτελεί την πιο διαδεδομένη επιλογή για την κατασκευή των λογικών κυκλωμάτων, ωστόσο η χρήση της εκτός του εργαστηριακού χώρου απαιτεί χρήση περισσότερων εξαρτημάτων και η αποσφαλμάτωση των κυκλωμάτων μπορεί να είναι πιο δύσκολη.

Οι εξατομικευμένες λύσεις των ιδρυμάτων, συνήθως σχεδιάζονται με γνώμονα την υλοποίηση των εργαστηριακών κυκλωμάτων του εκάστοτε ιδρύματος. Προσφέρουν πρόσθετη λειτουργικότητα και τρόπους αποσφαλμάτωσης των κυκλωμάτων και παρουσιάζουν μεγάλες διαφορές από ίδρυμα σε ίδρυμα.

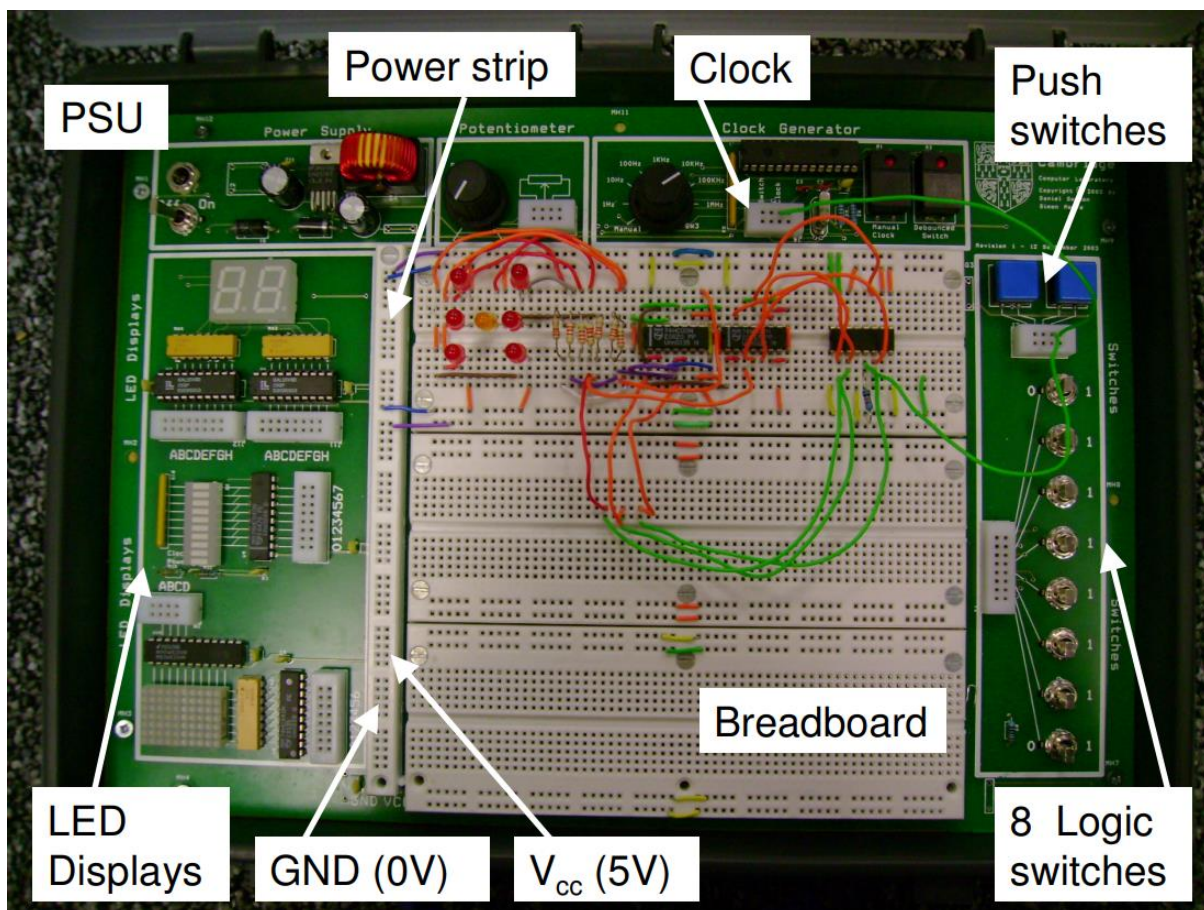
Παρακάτω, παρουσιάζονται εικόνες από τις πλατφόρμες υλικού που χρησιμοποιούνται σε ιδρύματα στο εξωτερικό :



Σχήμα 1. 1: Η αναπτυξιακή πλατφόρμα FPGA Terasic DE-10 Lite στο Oregon State University



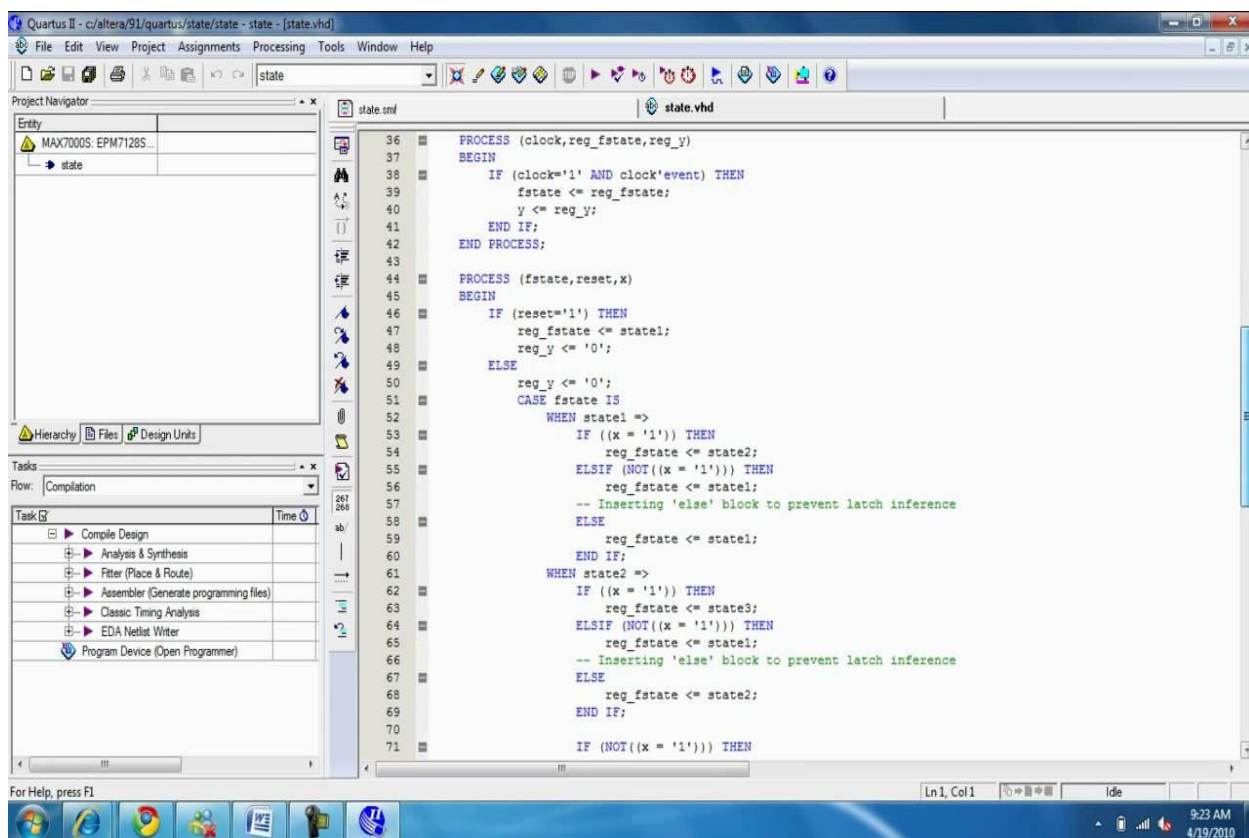
Σχήμα 1.2 : Η αναπτυξιακή πλατφόρμα FPGA Altera DE2 στο New Jersey Institute of Technology



Σχήμα 1.3 : Η αναπτυξιακή πλατφόρμα «Prototyping Box» η οποία δημιουργήθηκε και χρησιμοποιείται στο University of Cambridge

Πλατφόρμες Λογισμικού

Οι πλατφόρμες λογισμικού που χρησιμοποιούνται, είναι κυρίως για την διεπαφή με τις πλατφόρμες FPGA. Μέσω αυτών, ο χρήστης υλοποιεί και αποσφαλματώνει τον κώδικα για το κύκλωμα που θέλει να υλοποιήσει στην πλατφόρμα FPGA. Στα περισσότερα ιδρύματα, οι FPGAs χρησιμοποιούν την πλατφόρμα Quartus για την διεπαφή στον υπολογιστή. Παρακάτω, παρουσιάζεται η εικόνα του προγράμματος.



Σχήμα 1.4 : Η πλατφόρμα λογισμικού Quartus II

1.2 Διεξαγωγή εργαστηριακών πειραμάτων σε ιδρύματα στην Ελλάδα

Όπως και στα ιδρύματα στο εξωτερικό, έτσι και στην Ελλάδα η Λογική Σχεδίαση αποτελεί μάθημα αναφοράς για τους νέους μηχανικούς. Μεταξύ των ιδρυμάτων, το περιεχόμενο του μαθήματος που διδάσκεται είναι κοινό, με μικρές διαφοροποιήσεις ανάμεσα στα ιδρύματα. Η βιβλιογραφία παρουσιάζει πολλές ομοιότητες με τα ιδρύματα χρησιμοποιούν διαδεδομένα αλλά και νέα συγγράμματα στο χώρο [2] [3] [4] [14] [15] [16] [17]. Ακόμη, στα ιδρύματα όπου γίνεται εισαγωγή σε γλώσσες περιγραφής υλικού, γίνεται χρήση επιπλέον συγγραμμάτων [18] [19].

Οι πειραματικές ασκήσεις του εργαστηρίου και ο τρόπος υλοποίησης των κυκλωμάτων, παρουσιάζουν διαφορές μεταξύ των διαφορετικών ιδρυμάτων. Σύμφωνα με τη σχετική έρευνα που υλοποιήθηκε, οι πειραματικές ασκήσεις των εργαστηρίων συμπεριλαμβάνουν τις εξής ενότητες :

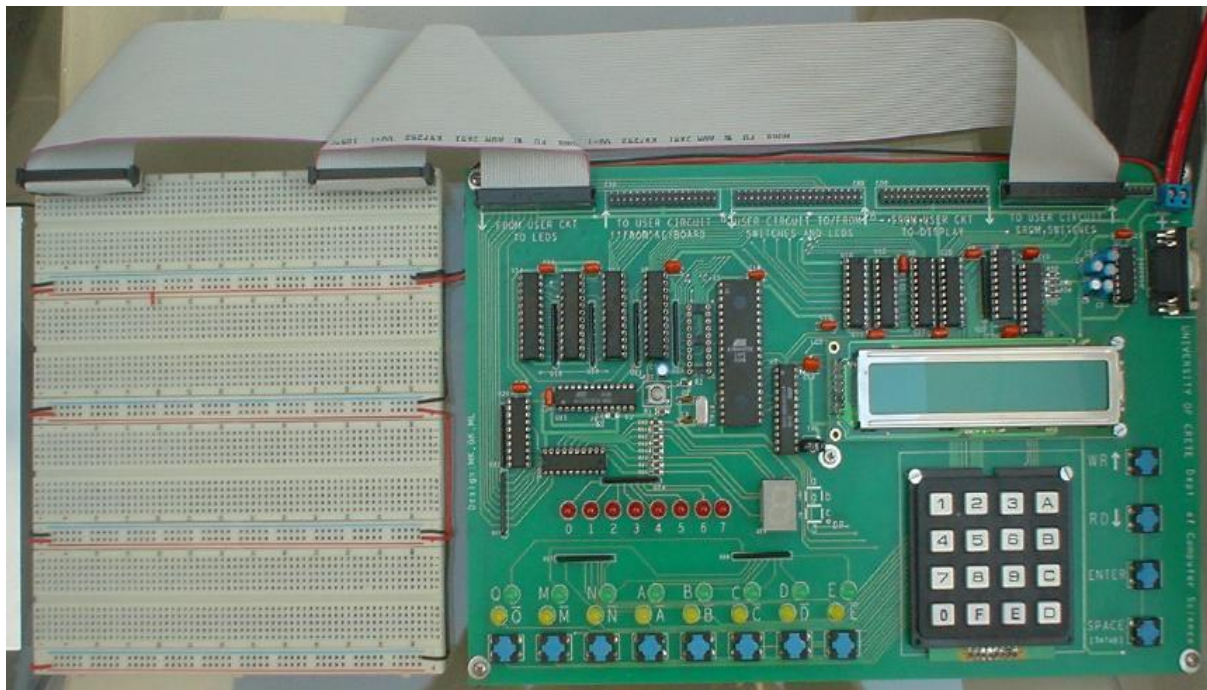
- Αριθμητικά συστήματα (δυναδικό, δεκαδικό, δεκαεξαδικό, BCD) [18] [19] [20]
- Άλγεβρα Boole [18] [19] [21] [20] [22]
- Ελαχιστοποίηση συναρτήσεων [18] [19]
- Πίνακες Karnaugh [20] [22]
- Συνδυαστικά κυκλώματα [18] [19] [20] [22]
- Ακολουθιακά κυκλώματα [18] [19] [20] [22]
- Συνδυαστική λογική με Πολυπλέκτες [19] [20] [22]
- Counters, Shift Registers [18] [20] [22]
- Κυκλώματα Αθροιστών και Αφαιρετών [18] [19] [21] [20] [22]
- Κυκλώματα Αριθμητικών και Λογικών μονάδων (ALU) [18] [20]
- Latches, Flip-flops, Registers [18] [19] [20] [22]
- Μηχανές Πεπερασμένων Καταστάσεων (FSM) [18] [19] [20] [22]
- Επαναπρογραμματιζόμενα κυκλώματα (PLD) [18]
- Τρικάταστατες Λεωφόροι (Buses) [19] [20]

Σύμφωνα με τα παραπάνω δεδομένα, φαίνεται ότι τα ιδρύματα μεταξύ τους παρουσιάζουν μεγάλη ομοιότητα στο κομμάτι των πειραματικών ασκήσεων. Το περιεχόμενο των ασκήσεων συνήθως περιορίζεται σε απλές εφαρμογές, που έχουν ως στόχο την κατανόηση των βασικών εννοιών. Μεταξύ των εργαστηριακών τμημάτων, ξεχώρισε το εργαστήριο Ψηφιακής Σχεδίασης του Πανεπιστημίου Κρήτης, το οποίο καλύπτει το μεγαλύτερο φάσμα ύλης και ασκήσεων ανάμεσα στα ιδρύματα που μελετήθηκαν. Το συγκεκριμένο επίτευγμα, γίνεται εφικτό με την βοήθεια των εξατομικευμένων μέσων που έχουν κατασκευαστεί στο τμήμα Επιστήμης Υπολογιστών σε συνεργασία με το Ίδρυμα Τεχνολογίας και Έρευνας (ΙΤΕ). Παρόλο που δεν έχει διερευνηθεί εάν το μεγάλο εύρος της ύλης του εργαστηρίου διευκολύνει

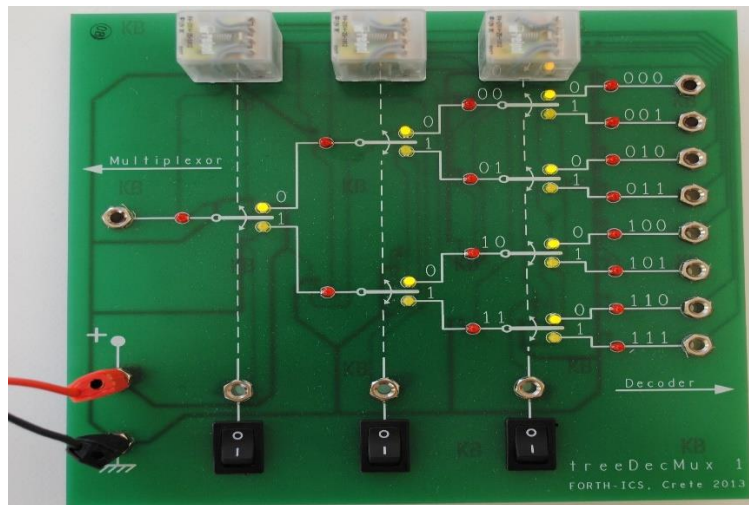
ή δυσχεραίνει την εκπαιδευτική διαδικασία, η υλοποίηση εξατομικευμένων μέσων για την υλοποίηση των πειραματικών ασκήσεων του εργαστηρίου είναι άξια αναφοράς. Τα εξατομικευμένα μέσα που χρησιμοποιούνται στο εργαστήριο παρουσιάζονται παρακάτω.

Πλατφόρμες Υλικού

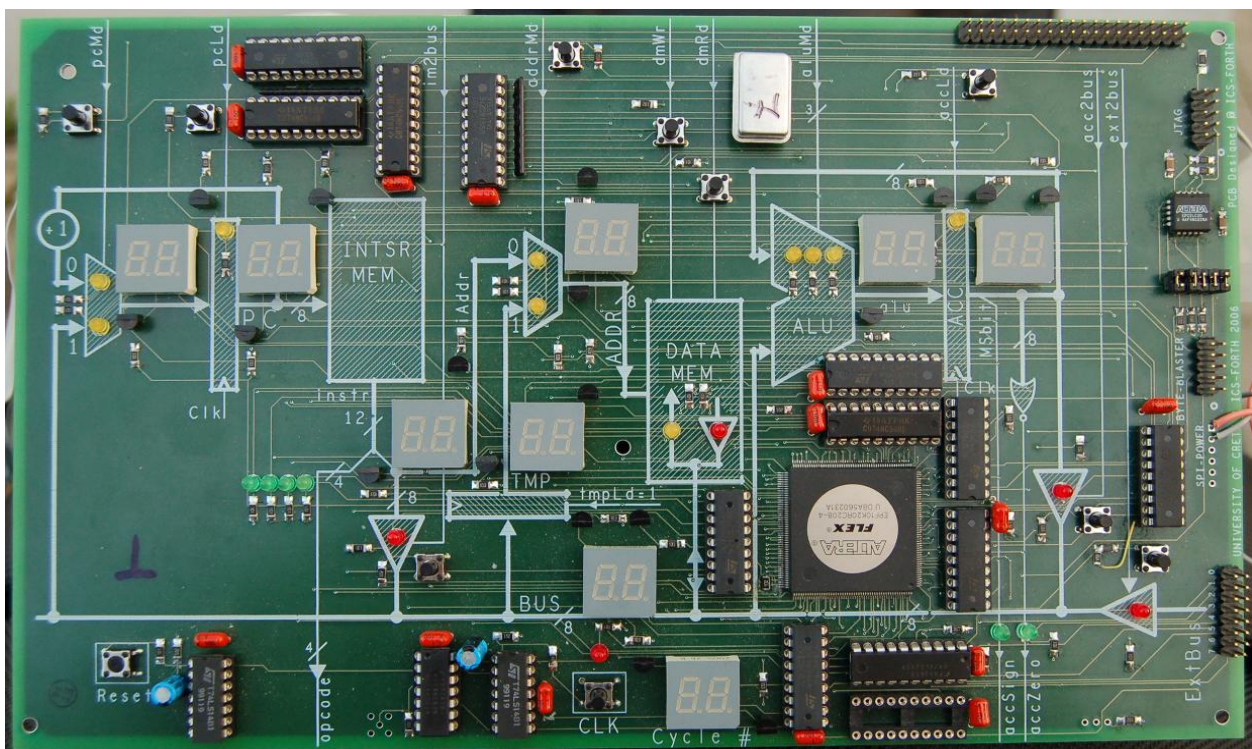
Στα περισσότερα ιδρύματα που εξετάστηκαν, η κατασκευή των λογικών κυκλωμάτων γινόταν είτε σε breadboard, είτε με τη βοήθεια μιας απλής διεπαφής η οποία προσφέρει την λειτουργικότητα φωτοдиодων, διακοπών και debounced buttons. Με εξαίρεση το τμήμα Πληροφορικής και Τηλεπικοινωνιών στο Εθνικό Καποδιστριακό Πανεπιστήμιο Αθηνών (ΕΚΠΑ), στο οποίο τα κυκλώματα των ασκήσεων υλοποιούνται σε προσομοιωτή FPGA, το μόνο ίδρυμα που χρησιμοποιεί επιπλέον φυσικά μέσα στην εκπαιδευτική διαδικασία είναι το τμήμα Επιστήμης Υπολογιστών στο Πανεπιστήμιο Κρήτης. Παρακάτω, παρουσιάζονται οι βοηθητικές πλατφόρμες.



Σχήμα 1.5 : Η «Πλακέτα Εισόδων-Εξόδων» του εργαστηρίου Ψηφιακής Σχεδίασης στο Πανεπιστήμιο Κρήτης



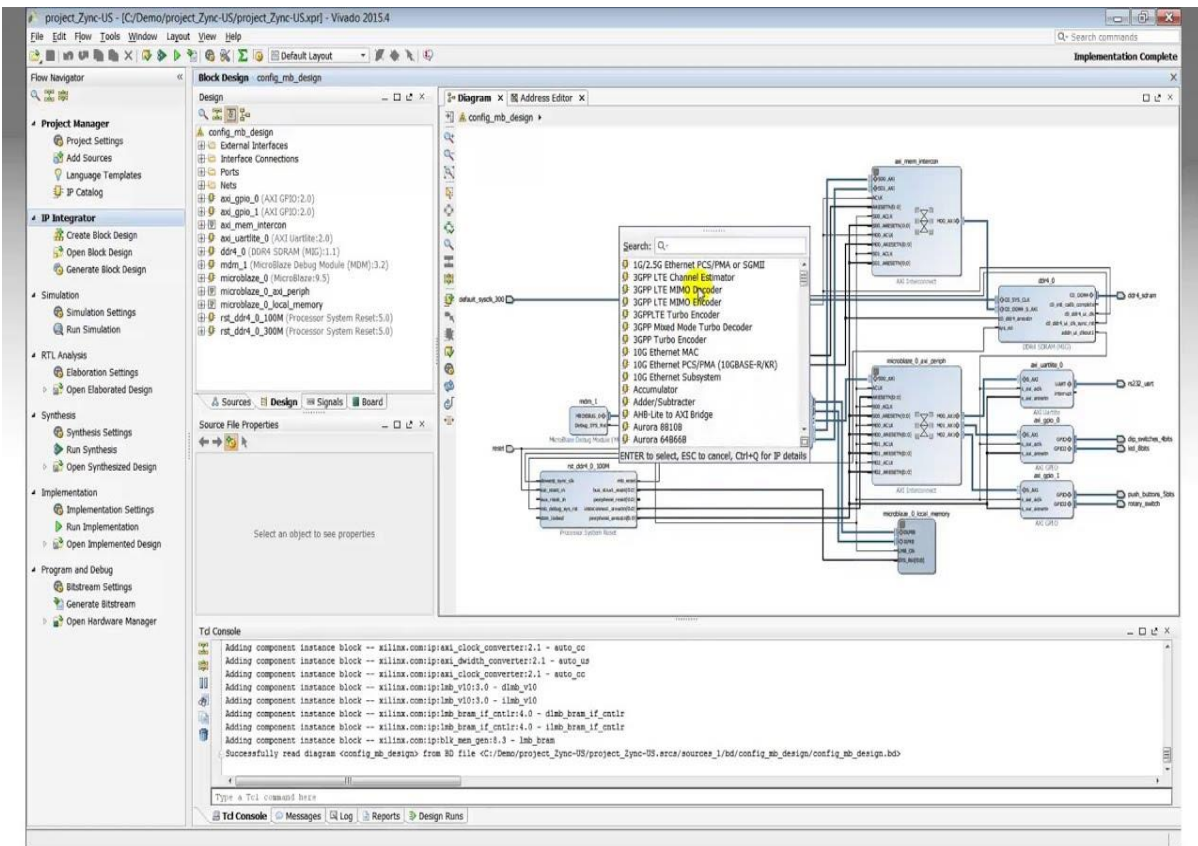
Σχήμα 1.6 : Η «Πλακέτα Αποκωδικοποιητή 3-σε-8» του εργαστηρίου Ψηφιακής Σχεδίασης στο Πανεπιστήμιο Κρήτης



Σχήμα 1.7 : Ο «Απλός Υπολογιστής Εργαστηρίου» ο οποίος υλοποιεί ένα datapath, στο εργαστήριο Ψηφιακής Σχεδίασης στο Πανεπιστήμιο Κρήτης. Η πλατφόρμα δημιουργήθηκε στα πλαίσια διπλωματικής εργασίας με τίτλο «FPGA Configuration to Simulate a Simple Accumulator Based Processor on an Educational Board» [23]

Πλατφόρμες Λογισμικού

Από τα ιδρύματα που μελετήθηκαν σε αυτήν την εργασία, το τμήμα Πληροφορικής και Τηλεπικοινωνιών του ΕΚΠΑ είναι το μοναδικό το οποίο χρησιμοποιεί κάποια πλατφόρμα λογισμικού. Στο εργαστήριο χρησιμοποιούνται το Xilinx Vivado IDE και το Xilinx Vivado Simulator (XSIM) για την δημιουργία και προσομοίωση των κυκλωμάτων.



Σχήμα 1.8 : Η πλατφόρμα λογισμικού Xilinx Vivado IDE

1.3 Διεξαγωγή εργαστηριακών πειραμάτων στο Πολυτεχνείο Κρήτης

Στο τμήμα Ηλεκτρολόγων Μηχανικών και Μηχανικών Η/Υ του Πολυτεχνείου Κρήτης, το μάθημα της Λογικής Σχεδίασης αποτελεί μάθημα κορμού και διδάσκεται κατά το πρώτο εξάμηνο φοίτησης. Το μάθημα εισαγάγει τον μαθητή στις βασικές έννοιες της Λογικής Σχεδίασης και τον προετοιμάζει για τα μαθήματα της Προχωρημένης Λογικής Σχεδίασης και των Ψηφιακών Υπολογιστών. Το περιεχόμενο των πειραματικών ασκήσεων του εργαστηρίου δεν διαφοροποιείται από τα υπόλοιπα ιδρύματα. Οι ασκήσεις του εργαστηρίου επικεντρώνουν στις ακόλουθες ενότητες :

- Εξοικείωση με την συνδυαστική Λογική TTL
- Πίνακες Karnaugh, πολλαπλές έξοδοι και απεικόνιση σε διαθέσιμες πύλες
- Λογική Σχεδίαση με Flip-Flop, σύγχρονα ακολουθιακά κυκλώματα, μετρητές
- Μηχανές πεπερασμένων καταστάσεων (FSM)
- Εισαγωγή στις Γλώσσες Περιγραφής Υλικού (HDL)

Πλατφόρμα Υλικού

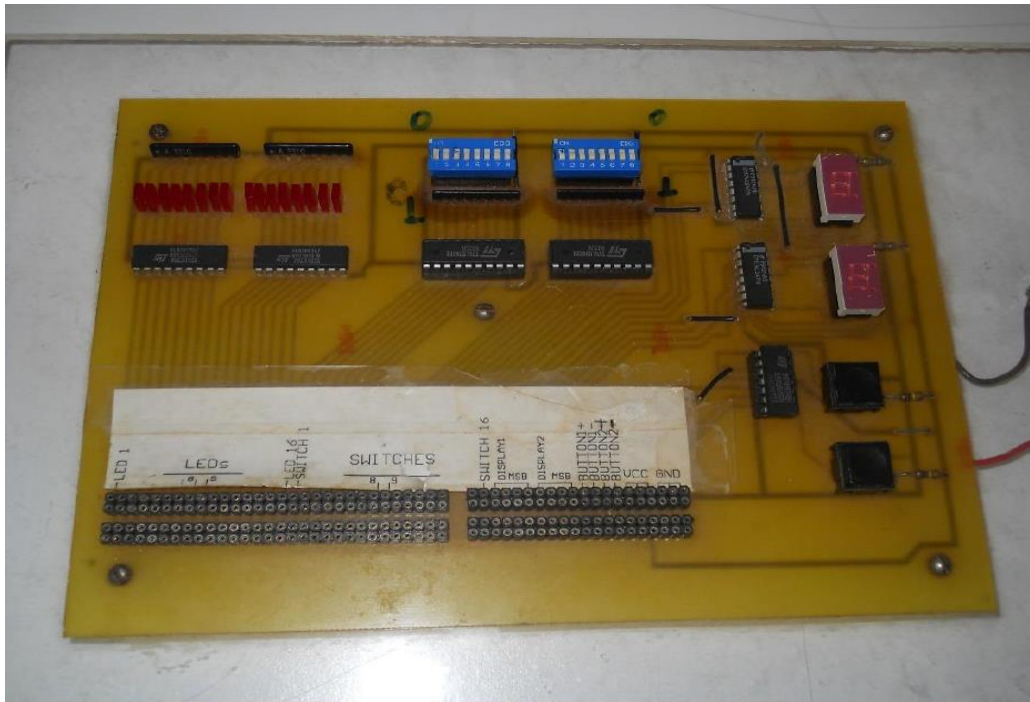
Για την υλοποίηση των πειραματικών ασκήσεων, το εργαστήριο χρησιμοποιεί τα ολοκληρωμένα κυκλώματα σε συνδυασμό με την «πλακέτα εισόδων/εξόδων» η οποία απεικονίζεται στη συνέχεια.

Η πλακέτα εισόδων/εξόδων του εργαστηρίου αποτελείται από τα εξής στοιχεία :

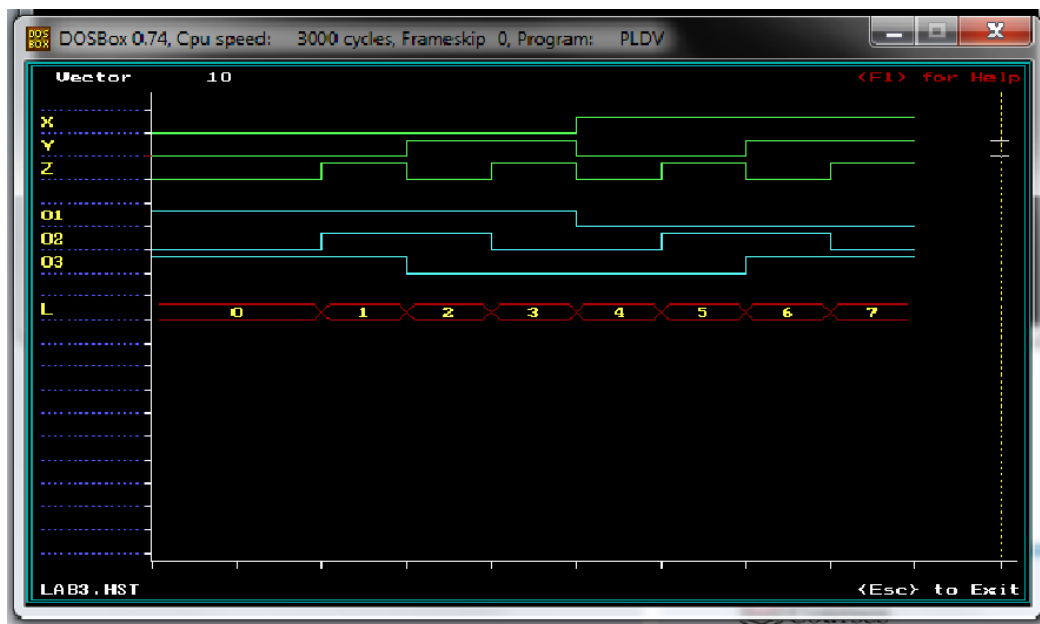
- 16 φωτοδίοδους
- 16 switches
- 2 push-buttons
- 2 seven-segment displays

Πλατφόρμα Λογισμικού

Η πλατφόρμα λογισμικού που χρησιμοποιείται στο εργαστήριο της Λογικής Σχεδίασης είναι η πλατφόρμα PLDShell της εταιρείας Altera. Μέσω του λογισμικού, οι χρήστες μέσω γλώσσας περιγραφής υλικού υλοποιούν τα επιθυμητά κυκλώματα και προσωμοιώνουν την λειτουργία τους στα επαναπρογραμματιζόμενα κυκλώματα, και πιο συγκεκριμένα στο PLD GAL22V10.



Σχήμα 1.9 : Πλακέτα εισόδων/εξόδων στο Εργαστήριο Μικροεπεξεργαστών και Υλικού του Πολυτεχνείου Κρήτης



Σχήμα 1.10 : Η πλατφόρμα λογισμικού PLDShell

Κεφάλαιο 2

Προηγούμενη Προσέγγιση

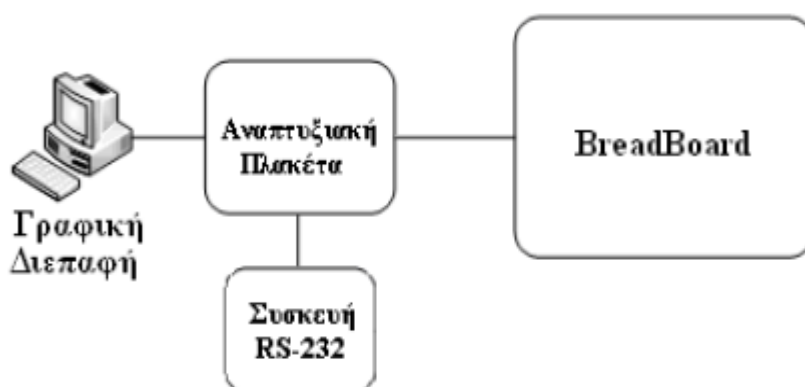
Η προσπάθεια δημιουργίας μιας ολοκληρωμένης πλατφόρμας ενσωματωμένου συστήματος για την διεξαγωγή των πειραμάτων της λογικής σχεδίασης που παρουσιάζεται σε αυτή την εργασία, δεν ήταν η πρώτη. Προηγούμενη προσέγγιση που έγινε για την κατασκευή ενός τέτοιου συστήματος ήταν το περιεχόμενο της διπλωματικής εργασίας με τίτλο «Μελέτη και Υλοποίηση πλατφόρμας πειραμάτων Λογικής Σχεδίασης βασισμένη σε Μικροελεγκτή AVR και γραφικής Εφαρμογής σε JAVA». Στο κεφάλαιο αυτό γίνεται μια σύντομη περιγραφή του περιεχομένου της διπλωματικής αυτής, μια ανάλυση των τεχνικών σχεδιαστικών επιλογών που έγιναν για την Φυσική Διεπαφή και μια αναφορά στην Γραφική Διεπαφή του συστήματος με σκοπό την χρήση των σημαντικών και πολύτιμων δεδομένων που προσφέρονται από την συγκεκριμένη προσπάθεια, για την σχεδίαση και την ανάπτυξη του νέου συστήματος. Τέλος, ορίζονται τις ελάχιστες προδιαγραφές του νέου συστήματος ώστε να είναι εφικτή η ενσωμάτωσή του στο εργαστήριο.

2.1 Η πλατφόρμα MHL Development Board

Σκοπός της συγκεκριμένης πλατφόρμας ήταν να προσφέρει στους ανερχόμενους μηχανικούς μία πληθώρα πόρων για την εκτέλεση των εργαστηριακών πειραμάτων. Με τον όρο πόρους, αναφερόμαστε στην ποικιλία εισόδων και εξόδων, αλλά και στον αριθμό αυτών. Επίσης, έμφαση δόθηκε στην φορητότητα της πλατφόρμας καθώς η δυνατότητα πειραματισμού εκτός των ορίων του εργαστηρίου αποτελούσε προδιαγραφή του συστήματος. Ακόμη, η μελέτη αυτή περιλάμβανε πρόβλεψη επικοινωνίας μεταξύ του H/Y και σειριακών συσκευών όπως π.χ. FPGAs.

Η πλατφόρμα MHL Development Board αποτελείται από 2 μέρη : την συσκευή «MHL Development Board» η οποία αποτελεί την φυσική διεπαφή ή υλισμικό του συστήματος, καθώς και την εφαρμογή «MHL Development Board Simulator» η οποία αποτελεί την γραφική διεπαφή που αλληλοεπιδρά με την αναπτυξιακή πλακέτα, συνεπώς και με το πειραματικό κύκλωμα που έχει συνδεθεί με αυτήν.

Στο παρακάτω σχηματικό διάγραμμα φαίνονται οι δομικές μονάδες της πλατφόρμας και η διασύνδεσή τους, όπως παρουσιάζεται στην εργασία



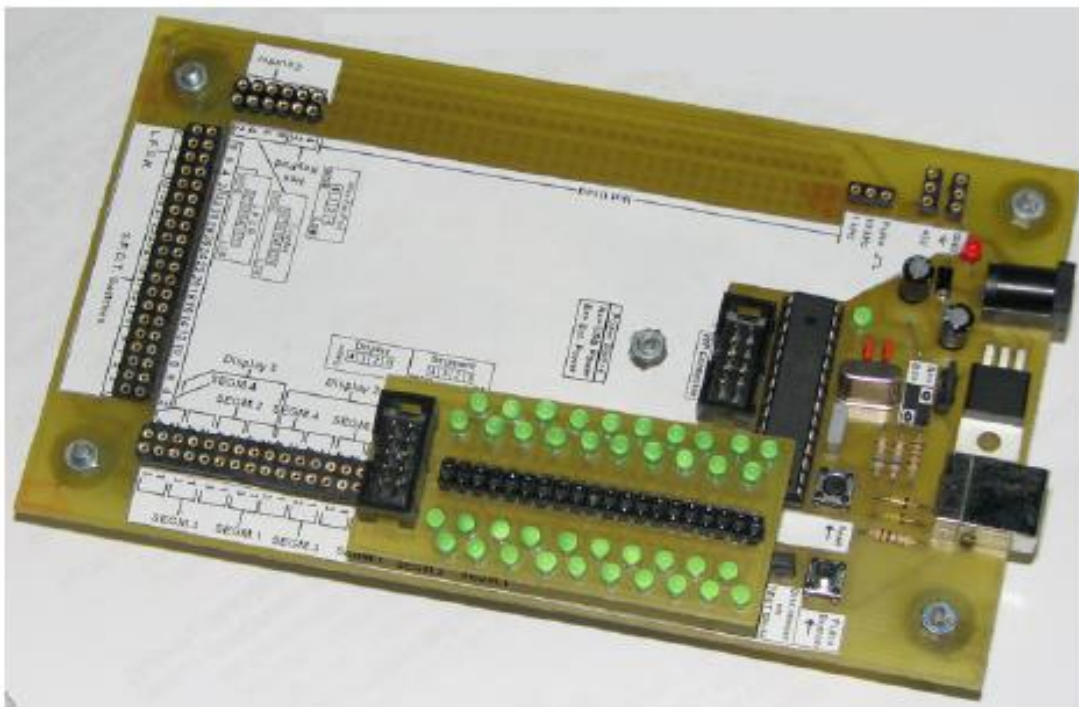
Σχήμα 2.1 : Δομικές μονάδες της πλατφόρμας MHL Development Board

Η λειτουργία της πλατφόρμας, όπως περιγράφεται και στο διάγραμμα είναι η εξής : ο χρήστης κατασκευάζει το λογικό κύκλωμα της αντίστοιχης πειραματικής άσκησης (στο σχήμα απεικονίζεται ως «BreadBoard»). Στη συνέχεια, οι είσοδοι και οι εξοδοί του Λογικού Κυκλώματος συνδέονται μέσω καλωδίων στην φυσική διεπαφή (εδώ φερόμενη ως «Αναπτυξιακή Πλακέτα»). Τέλος, η αναπτυξιακή πλακέτα συνδέεται μέσω καλωδίου USB σε κάποιον υπολογιστή (εδώ φερόμενος ως “Γραφική Διεπαφή”) έτσι ώστε μέσω αυτού, να γίνεται ο έλεγχος των εισόδων/εξόδων του Λογικού Κυκλώματος μαζί με τροφοδοσία του, καθώς και η συλλογή των αποτελεσμάτων του πειράματος για την εξαγωγή συμπερασμάτων. Η σειριακή συσκευή (εδώ φερόμενη ως “Συσκευή RS-232”) δεν αποτελεί κάποιο βασικό-απαραίτητο στοιχείο για την χρήση της πλατφόρμας στη διεξαγωγή του εργαστηρίου, αλλά εξυπηρετεί ως μελλοντική δυνατότητα επέκτασης της πλακέτας για χρήση σε εργαστήρια και ασκήσεις πέρα του μαθήματος της Λογικής Σχεδίασης (π.χ. την χρήση με FPGA στο μάθημα των Ψηφιακών Υπολογιστών).

2.2 Φυσική Διεπαφή

Η φυσική διεπαφή αποτελεί το κύριο μέρος της πλατφόρμας, καθώς είναι το φυσικό κομμάτι το οποίο αλληλοεπιδρά με τα Λογικά Κυκλώματα του εργαστηρίου. Η σχεδίαση της φυσικής διεπαφής απαιτεί επιπλέον γνώση και μελέτη για την υλοποίησή της. Στο συγκεκριμένο κομμάτι αναλύονται τα δομικά κομμάτια της αναπτυξιακής πλακέτας, οι τεχνικές σχεδιαστικές επιλογές καθώς και η λειτουργικότητα της φυσικής διεπαφής.

Στην ακόλουθη εικόνα παρουσιάζεται η αναπτυξιακή πλακέτα :



Σχήμα 2.2 : Φυσική διεπαφή «MHL Development Board»

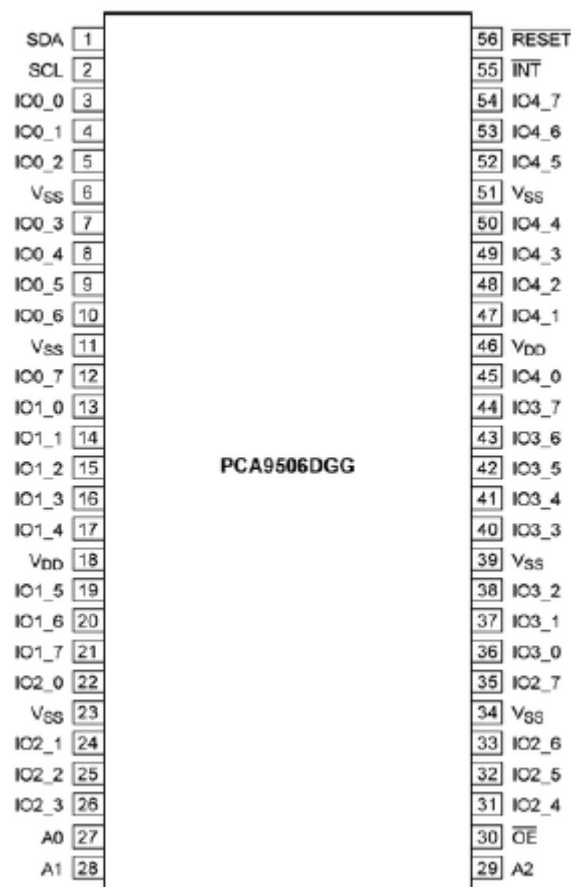
Η αναπτυξιακή πλακέτα «MHL Development Board» αποτελείται από τα εξής χαρακτηριστικά :

- AVR Microcontroller
- 80 ακροδέκτες εισόδων και 52 ακροδέκτες εξόδων
- Στις εισόδους αντιστοιχούν 32 ακροδέκτες για LED's και 3 Seven Segment Displays
- Στις εξόδους αντιστοιχούν 32 διακόπτες S.P.D.T (Single Pole Double Throw) δεκαεξαδικό πληκτρολόγιο, μετρητής και γεννήτρια ψευδοτυχαίων αριθμών
- Ακροδέκτες για τις γεννήτριες συχνοτήτων του 1Hz και 10KHz αντίστοιχα
- Ακροδέκτες για σειριακή επικοινωνία
- Ακροδέκτες για τροφοδοσία (+5V) και (GND)
- Ακροδέκτης για την γεννήτρια συχνοτήτων όπου ενεργοποιείται μέσω φυσικού διακόπτη
- Ακροδέκτης και κύκλωμα σύνδεσης στον υπολογιστή μέσω USB

Για να μπορεί η φυσική διεπαφή να παρέχει αυτόν τον αρκετά μεγάλο αριθμό από εισόδους και εξόδους, τη στιγμή που ο μικροελεγκτής AVR μπορεί να προσφέρει μέχρι 20 εισόδους και εξόδους σε συνδυασμό, χρησιμοποιήθηκαν στην σχεδίαση ολοκληρωμένα κυκλώματα επέκτασης εισόδων και εξόδων (I/O Expanders ή Port Expanders) ώστε να προσφέρουν μια πληθώρα από εισόδους-εξόδους όταν ο αριθμός που προσφέρεται από τον μικροελεγκτή είναι περιορισμένος.

Τα ολοκληρωμένα, εκμεταλλεύονται το γεγονός ότι μπορούν μέσω διαύλου επικοινωνίας (στη συγκεκριμένη περίπτωση I²C Bus) να μεταφέρουν πληροφορίες για έναν μεγάλο αριθμό ακροδεκτών εισόδων-εξόδων, καθώς και το γεγονός ότι μπορεί να χρησιμοποιηθεί αριθμός από αυτά στο ίδιο κύκλωμα, λόγω της ιδιότητας του διαύλου I²C να επιτρέπει αριθμό περιφερειακών συσκευών να είναι συνδεδεμένες σε έναν δίαυλο.

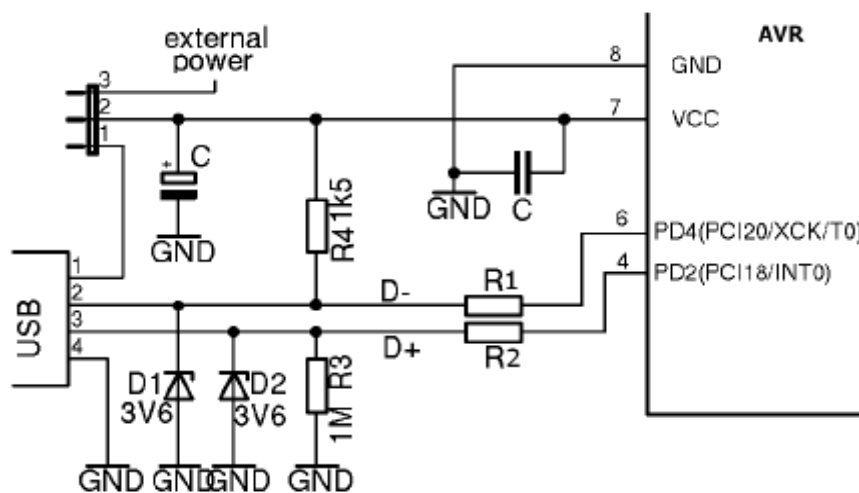
Το πρωτόκολλο I²C αποτελείται από 2 σήματα : το SDA, σήμα που μεταφέρει σειριακά τα δεδομένα, και το SCL όπου είναι το σειριακό ρολόι, όπου χρησιμοποιείται για το συγχρονισμό όλων των περιφερειακών στον δίαυλο. Με χρήση συγκεκριμένων Registers [24] όπου κρατούν πληροφορίες για την κατάσταση των ακροδεκτών εισόδων-εξόδων (ανάλογα το πως ορίζονται), τα ολοκληρωμένα μπορούν να δέχονται πληροφορίες μέσω του I²C διαύλου από τον μικροελεγκτή μέσω 2 σημάτων και στην συγκεκριμένη περίπτωση να ελέγχουν 40 I/O's.



Σχήμα 2.3 : Το ολοκληρωμένο κύκλωμα PCA9506

Η συγκεκριμένη σχεδιαστική τεχνική επιλογή αποδεικνύεται αρκετά καλή, καθώς προσφέρει έναν μεγάλο αριθμό εισόδων-εξόδων ή όπως ορίστηκε αρχικά «πόρων», προς οποιαδήποτε χρήση, ενώ το ολοκληρωμένο που επιλέχθηκε δίνει ευελιξία στον τρόπο χειρισμού των I/O's. Με τη συγκεκριμένη σχεδιαστική επιλογή, σε περίπτωση λάθος μεταχείρισης των εισόδων-εξόδων της πλακέτας από τους φοιτητές δεν επηρεάζεται η ακεραιότητα του μικροελεγκτή, αλλά επηρεάζεται άμεσα η ακεραιότητα των ολοκληρωμένων. Αποτέλεσμα είναι ότι σε περίπτωση βλάβης, τα παλιά ολοκληρωμένα θα πρέπει να αποκολληθούν από την πλακέτα και να αντικατασταθούν με καινούργια, μια διαδικασία που ενδέχεται να καταστήσει την πλακέτα μη λειτουργική. Αυτό αποτελεί σημαντικό πρόβλημα για την βιωσιμότητα της πλακέτας, γι' αυτό και το νέο σύστημα θα πρέπει να το διευθετεί.

Το επόμενο κύριο στοιχείο της διεπαφής είναι ο δίαυλος USB, ο οποίος ευθύνεται για τη διασύνδεση της πλακέτας με τον υπολογιστή. Σε αυτήν την προσπάθεια, η υλοποίηση του διαύλου βασίζεται σε υλοποίηση επιπέδου λογισμικού του μικροελεγκτή σε συνδυασμό με το κατάλληλο κύκλωμα διακριτών ηλεκτρονικών στοιχείων.



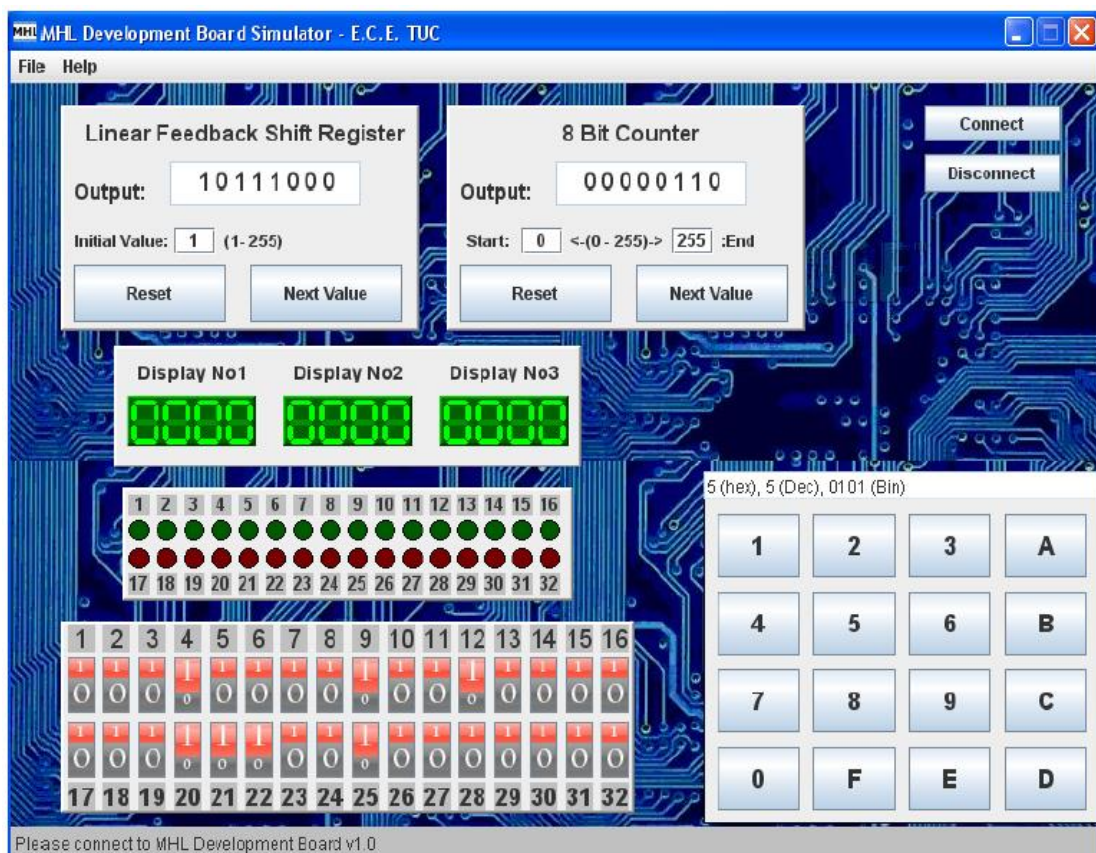
Σχήμα 2.4 : Το κύκλωμα διαύλου USB

Στο παραπάνω κύκλωμα παρουσιάζεται η διασύνδεση του διαύλου USB με τον μικροελεγκτή. Το USB Bus αποτελείται από 4 γραμμές : 1. VCC , 2. D- , 3. D+ και 4. GND. Τα σήματα VCC και GND ευθύνονται για την τροφοδοσία του μικροελεγκτή και των ολοκληρωμένων, ενώ το διαφορικό ζεύγος σημάτων D- και D+ είναι αυτό που ευθύνεται για την μεταφορά των δεδομένων στο δίαυλο. Κατά την σχεδίαση του συγκεκριμένου κυκλώματος, ακολουθήθηκαν οι προδιαγραφές που ορίζονται για τον δίαυλο USB, οι οποίες απαιτούν συγκεκριμένους αντιστάτες R1 και R2 στις γραμμές D- και D+, Pull-Up και Pull-Down αντιστάτες επίσης για τις γραμμές αυτές, ενώ χρησιμοποιούνται διόδοι Zener και πυκνωτές για την προστασία και την ομαλή τροφοδοσία του κυκλώματος.

Η υλοποίηση διαύλου αποκλειστικά μέσω λογισμικού για την σειριακή επικοινωνία ονομάζεται Bit-Banging [25] και προσφέρει το πλεονέκτημα ότι δεν χρειάζεται κάποιο επιπλέον ολοκληρωμένο κύκλωμα για την επίτευξη επικοινωνίας με τον υπολογιστή. Αντίθετα, η συγκεκριμένη μέθοδος παρουσιάζει σοβαρά μειονεκτήματα, όπως χαμηλές επιδόσεις και χαμηλή αξιοπιστία. Ακόμη, στη συγκεκριμένη σχεδίαση υπήρχε το θέμα της ασυμβατότητας με συγκεκριμένους υπολογιστές. Επειδή οι κατασκευαστές υλικού των υπολογιστών παρουσιάζουν διαφοροποιήσεις στις προδιαγραφές των USB controllers τους, κάποιοι είναι πιο ανεκτικοί το λογικό επίπεδο «High» να βρίσκεται στα 5V, ενώ άλλοι ορίζουν το μέγιστο στα 3,6V σύμφωνα με τις προδιαγραφές του πρωτοκόλλου, κάτι που καθιστά την σχεδίαση ασύμβατη με κάποια συστήματα. Η αναγνώριση αυτού του προβλήματος μας αποτρέπει από την χρήση αυτής της σχεδιαστική επιλογής στην νέα σχεδίαση.

2.3 Γραφική Διεπαφή

Η γραφική διεπαφή αποτελεί το πρόγραμμα με το οποίο ο χρήστης αλληλοεπιδρά μέσω υπολογιστή με την φυσική διεπαφή και το λογικό κύκλωμα που έχει συνδέσει σε αυτήν. Αποτελεί εξίσου σημαντικό κομμάτι της πλατφόρμας, καθώς η σχεδίαση της καθορίζει το πόσο διευκολύνεται ο χρήστης στον έλεγχο των παραμέτρων και στην γρήγορη ερμηνεία και κατανόηση των αποτελεσμάτων του Λογικού Κυκλώματος.



Σχήμα 2.5 : Η γραφική διεπαφή «MHL Development Board Simulator»

Η γραφική διεπαφή περιλαμβάνει τους διακόπτες των εξόδων, τα LEDs που αντιστοιχούν στις εισόδους, 3 Seven Segment Displays που αντιστοιχούν στις αντίστοιχες εισόδους, καθώς και έναν Shift Register, έναν Counter και ένα δεκαεξαδικό πληκτρολόγιο, τα οποία αντιστοιχούν στις αντίστοιχες εξόδους. Το design αποτελείται από διακριτά στοιχεία με το καθένα να εκτελεί μια συγκεκριμένη λειτουργία, δημιουργώντας έτσι ένα απλοποιημένο γραφικό περιβάλλον με όλη την πληροφορία συγκεντρωμένη σε ένα παράθυρο. Η διεπαφή έχει δημιουργηθεί σε JAVA ενώ για την διασύνδεση της διεπαφής με τους drivers του USB χρησιμοποιήθηκε ο «JAVA LibUSB Wrapper».

2.4 Ανάλυση και αξιολόγηση του συστήματος

Το σύστημα αναλύθηκε και αξιολογήθηκε με σκοπό να εξαχθούν χρήσιμες πληροφορίες για την σχεδίαση του νέου συστήματος. Αρχικά αναλύεται η τεχνική προσέγγιση για την επικοινωνία του συστήματος με τον H/Y μέσω του διαύλου USB με την μέθοδο του Bit-Banging ως προς την αξιοπιστία. Στη συνέχεια, επισημαίνεται ότι η απουσία προστασίας στις εισόδους/εξόδους, η ασυμβατότητα των λογικών επιπέδων μεταξύ του συστήματος και των ελεγκτών USB στον υπολογιστή καθώς και προβλήματα με τα προγράμματα οδήγησης (drivers), είναι τα προβλήματα που αποτρέπουν την ευρεία χρήση του συστήματος στο εργαστήριο.

Επικοινωνία με την μέθοδο Bit Banging

Με τον όρο “Bit Banging” καλούμε την μέθοδο με την οποία η μετάδοση των δεδομένων υλοποιείται εξ’ ολοκλήρου σε επίπεδο λογισμικού (software) από τον επεξεργαστή, έναντι χρήσης αποκλειστικής διεπαφής υλισμικού (dedicated hardware interface) ώστε να μεταδώσει ή να επεξεργαστεί τα σήματα.

Σε αυτή τη μέθοδο, ο μικροεπεξεργαστής είναι υπεύθυνος να δειγματοληπτεί τις καταστάσεις των εισόδων/εξόδων γενικής χρήσης (General Purpose Inputs/Outputs) του μικροελεγκτή, οι οποίες χρησιμοποιούνται για την επικοινωνία. Οι καταστάσεις των εισόδων/εξόδων τις στιγμές δειγματοληψίας αποτελούν την χρήσιμη πληροφορία. Ακόμη, ο μικροεπεξεργαστής ευθύνεται για την τήρηση των χρονικών περιορισμών ώστε να υπάρχει επικοινωνία.

Η προσομοίωση όμως της επικοινωνίας στον επεξεργαστή, καταναλώνει περισσότερους πόρους επεξεργασίας λόγω της συνεχούς δειγματοληψίας και της αλλαγής των καταστάσεων των εισόδων/εξόδων, σε βάρος άλλων διεργασιών. Τα σήματα που δημιουργούνται εμφανίζουν προβλήματα χρονισμού (jitter) και ακόλουθα μπορούν να δημιουργήσουν προβλήματα στην επικοινωνία και στις διεργασίες (glitches) σε περίπτωση που ο μικροεπεξεργαστής τα εκτελεί την ίδια στιγμή [25].

Από τα παραπάνω, συμπεραίνουμε ότι η συγκεκριμένη μέθοδος προσφέρει μη ικανοποιητικές επιδόσεις και πιθανότητες σφάλματος του συστήματος.

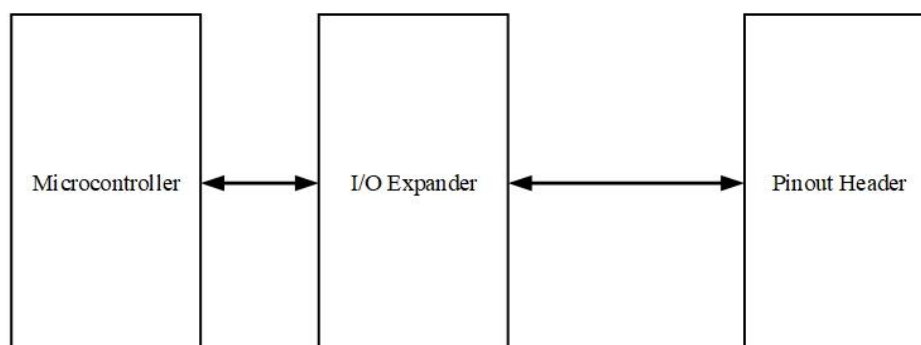
Ασυμβατότητα Λογικών επιπέδων μεταξύ Συστήματος και Η/Υ

Το σύστημα ήταν γνωστό ότι παρουσίαζε ασυμβατότητες με συγκεκριμένους υπολογιστές. Κατά την αξιολόγηση του συστήματος, μελετώντας το πρωτόκολλο επικοινωνίας USB και τις προδιαγραφές των ελεγκτών USB στα συστήματα των υπολογιστών, βρέθηκε ότι τα λογικά επίπεδα του συστήματος δεν ήταν όμοια μεταξύ των δύο.

Το πρωτόκολλο επικοινωνίας USB ορίζει στις προδιαγραφές ότι η μέγιστη τάση V_{\max} του διαφορικού ζεύγους D+ και D- για το λογικό επίπεδο «1» βρίσκεται στα 3.6V. Το σύστημα, λόγω της τροφοδοσίας μέσω του V_{BUS} , τροφοδοτείται με επίπεδο τάσης 5V και ορίζει αυτό το επίπεδο ως το επίπεδο λογικού «1». Η διαφορά αυτή δημιουργεί ασυμβατότητα ανάμεσα στα δύο συστήματα, με αποτέλεσμα να μην είναι δυνατή η χρήση του από ορισμένα συστήματα Η/Υ, τα οποία είναι αδύνατον να γνωρίζουμε από πριν. Στο σύστημα προστέθηκαν δύο δίοδοι Zener 3.6V χαμηλής κατανάλωσης ώστε τα δύο επίπεδα να συμβαδίζουν, ωστόσο με μικρή επιτυχία καθώς εμφανίζονται διαφορετικά φαινόμενα κατά τη χρήση του συστήματος.

Ευαισθησία συστήματος σε λάθος διασυνδεδεμένα κυκλώματα και σε θόρυβο

Το σύστημα είναι ευαίσθητο σε ηλεκτρομαγνητικό θόρυβο, ενώ σε περίπτωση λάθος διασύνδεσης του εξωτερικού λογικού κυκλώματος, παύει να είναι λειτουργικό με την βλάβη να είναι μη αναστρέψιμη. Αυτό συμβαίνει γιατί οι εισόδου/εξόδου δεν έχουν κάποια μορφή προστασίας, αλλά συνδέονται απευθείας με το εξωτερικό κύκλωμα.



Σχήμα 2.6 : Η διασύνδεση μεταξύ των ολοκληρωμένων I/O Expanders και των επαφών εισόδων/εξόδων της φυσικής διεπαφής

Η απευθείας επαφή των εισόδων/εξόδων του συστήματος με τους I/O Expanders χωρίς να παρεμβάλλεται κάποια λύση προστασίας, καθιστά το σύστημα επιρρεπές σε οποιαδήποτε λάθος διασύνδεση του εξωτερικού λογικού κυκλώματος. Τέτοιες περιπτώσεις αποτελούν βραχυκυκλώματα, απουσία κοινής γείωσης, στατικός ηλεκτρισμός και παράγοντες ηλεκτρομαγνητικού θορύβου. Σε όλες τις παραπάνω περιπτώσεις, οι I/O Expanders λόγω της ευαισθησίας τους παύουν να λειτουργούν αφήνοντας το σύστημα χωρίς εισόδους/εξόδους.

Για να γίνει το σύστημα ξανά λειτουργικό, θα πρέπει να αντικατασταθούν τα ολοκληρωμένα στο τυπωμένο κύκλωμα, μια χρονοβόρα διαδικασία που είναι ικανή να καταστρέψει το τυπωμένο κύκλωμα. Αυτό, καθιστά την ευελιξία του συστήματος περιορισμένη ενώ την συντήρησή του απαγορευτική.

Προβλήματα των προγραμμάτων οδήγησης

Η βιβλιοθήκη που επιλέχθηκε για να δίνει στα προγράμματα του υπολογιστή την δυνατότητα πρόσβασης στη συσκευή ήταν η βιβλιοθήκη «libusb». Η βιβλιοθήκη «libusb» αποτελεί την Διασύνδεση Προγραμματισμού Εφαρμογών (από εδώ και πέρα αναφερόμενη ως Application Programming Interface ή API) και δίνει την δυνατότητα στις εφαρμογές να αποκτήσουν πρόσβαση στην συσκευή από το λειτουργικό σύστημα μέσω εντολών.

Στην αξιολόγηση του συστήματος παρατηρήθηκε ασυμβατότητα μεταξύ του προγράμματος οδήγησης και της νεότερης έκδοσης του λειτουργικού συστήματος των Windows. Τα νέα λειτουργικά συστήματα για λόγους ασφαλείας, απαιτούν ψηφιακά υπογεγραμμένα πιστοποιητικά για να χορηγήσουν πρόσβαση στα προγράμματα οδήγησης, κάτι που δεν είναι δυνατό στην συγκεκριμένη υλοποίηση.

Το γεγονός αποτελεί πρόβλημα για την επεκτασιμότητα και την ενσωμάτωση του συστήματος σε μελλοντικά λειτουργικά συστήματα.

2.5 Ελάχιστες απαιτήσεις του νέου συστήματος

Από την αξιολόγηση του συστήματος, προέκυψαν οι παράγοντες που αποτρέπουν την ευρεία χρήση του συστήματος ως κύριο βοηθητικό μέσο στο εργαστήριο. Οι παράγοντες αυτοί θα πρέπει να εξαλείφονται, με την αντιμετώπισή τους να αποτελεί τις ελάχιστες απαιτήσεις του νέου συστήματος, ώστε να είναι σε θέση να χρησιμοποιηθεί για το σκοπό που υλοποιήθηκε. Συνοψίζοντας, το νέο σύστημα θα πρέπει να ικανοποιεί τις παρακάτω απαιτήσεις :

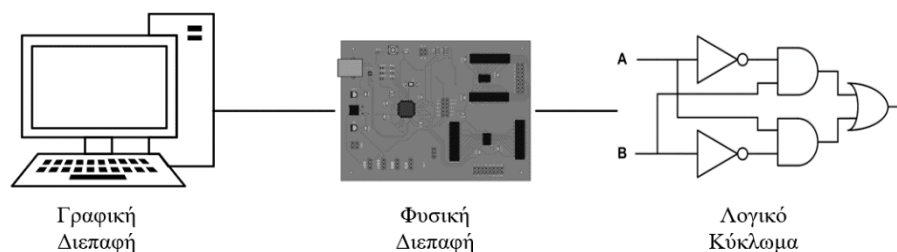
- Αξιόπιστη επικοινωνία με τον H/Y
- Συμβατότητα των λογικών επιπέδων μεταξύ H/Y και συσκευής
- Απομόνωση από φαινόμενα ηλεκτρομαγνητικού θορύβου
- Ανθεκτικότητα σε περιβάλλον εργαστηρίου (βραχυκυκλώματα, απουσία κοινής γείωσης, στατικός ηλεκτρισμός) μέσω κυκλωμάτων προστασίας
- Δυνατότητα επισκευής σε περίπτωση βλάβης
- Συμβατότητα με μελλοντικές εκδόσεις λειτουργικού συστήματος

Κεφάλαιο 3

Δομή και Λειτουργικότητα της νέας πλατφόρμας

Η πλατφόρμα που σχεδιάστηκε στα πλαίσια αυτής της διπλωματικής εργασίας, αποτελεί μια διαφορετική προσέγγιση σχετικά με τον ήδη υπάρχοντα εξοπλισμό των εργαστηρίων στο Πολυτεχνείο Κρήτης, αλλά και σε διάφορα εκπαιδευτικά ιδρύματα όπως ήδη εξετάστηκε σε προηγούμενο κεφάλαιο. Η νέα πλατφόρμα, εξακολουθεί να έχει ως γνώμονα τις βασικές ιδέες της προηγούμενης πλατφόρμας που αναπτύχθηκε στα πλαίσια της διπλωματικής «Μελέτη και Υλοποίηση πλατφόρμας πειραμάτων Λογικής Σχεδίασης βασισμένη σε Μικροελεγκτή AVR και γραφικής Εφαρμογής σε JAVA», ενώ είναι βασισμένη σε διαφορετική αρχιτεκτονική και μια διαφορετική υλοποίηση.

Σκοπός της πλατφόρμας είναι να παρέχει στον φοιτητή ένα ολοκληρωμένο περιβάλλον το οποίο του δίνει την δυνατότητα να υλοποιεί το Λογικό κύκλωμα που χρειάζεται και μία διεπαφή με την οποία μπορεί σε πραγματικό χρόνο να το παρακολουθεί, να το χειρίζεται και να συλλέγει τα δεδομένα που θέλει από αυτό.



Σχήμα 3.1 : Διασύνδεση μεταξύ των διακριτών στοιχείων της πλατφόρμας

Στο παραπάνω σχηματικό διάγραμμα παρουσιάζονται τα δομικά μέρη και η διασύνδεση της πλατφόρμας. Η πλατφόρμα αποτελείται από δύο κύρια μέρη : την φυσική διεπαφή «MHL Development Board» για την διασύνδεση με τα φυσικά κυκλώματα του εργαστηρίου, και την γραφική διεπαφή «MHL Development Board Control» στον υπολογιστή, για τον έλεγχο της φυσικής διεπαφής και την αποσφαλμάτωση των εργαστηριακών κυκλωμάτων.

Η φυσική διεπαφή, αποτελείται από έναν αριθμό εισόδων και εξόδων για τον έλεγχο και την παρατήρηση των εξόδων-εισόδων του εργαστηριακού κυκλώματος αντίστοιχα. Επίσης, παρέχει μια πηγή ρολογιού για τον χρονισμό των σύγχρονων κυκλωμάτων, ενώ παρέχει και την κατάλληλη τροφοδοσία για το κύκλωμα ώστε η χρήση επιπλέον εξωτερικής πηγής τροφοδοσίας να μην καθίσταται απαραίτητη. Με τον τρόπο αυτόν, η αποσφαλμάτωση των κυκλωμάτων μπορεί να γίνει εξ'ολοκλήρου με την χρήση της διεπαφής χωρίς την χρήση επιπλέον εξαρτημάτων, παρέχοντας την δυνατότητα αποσφαλμάτωσης των εργαστηριακών κυκλωμάτων και εκτός εργαστηριακού χώρου.

Η γραφική διεπαφή αποτελείται από τις ενδείξεις των καταστάσεων των εισόδων-εξόδων του συστήματος καθώς και τις επιλογές για τον έλεγχο των καταστάσεων αντίστοιχα. Ο χρήστης έχει την δυνατότητα να παρατηρεί και να τροποποιεί σε πραγματικό χρόνο τις καταστάσεις των εισόδων και εξόδων του εργαστηριακού κυκλώματος, ώστε να επαληθεύσει την σωστή λειτουργία του είτε να ανιχνεύσει τυχόν σφάλματα σε αυτό.

3.1 Προδιαγραφές της φυσικής διεπαφής «MHL Development Board»

Η φυσική διεπαφή «MHL Development Board» σχεδιάστηκε με κύριο γνώμονα την διευκόλυνση της χρήσης και της αποσφαλμάτωσης των εργαστηριακών κυκλωμάτων από τους φοιτητές στο μάθημα της Λογικής Σχεδίασης. Χρησιμοποιώντας ένα διαδραστικό, ολοκληρωμένο περιβάλλον το οποίο προσφέρει παράλληλα την δυνατότητα χρήσης αυτού πέραν του εργαστηριακού χώρου, δίνεται η δυνατότητα στους φοιτητές να ενισχύσουν τις δεξιότητές τους στην κατασκευή των λογικών κυκλωμάτων, να κατανοήσουν καλύτερα τις αρχές λειτουργίας τους και να εμβαθύνουν στην σχεδίαση πολυπλοκότερων κυκλωμάτων.

Αρχικά, με την δυνατότητα αυτή, εξαλείφονται οι χρονικοί περιορισμοί που θέτονται από το εργαστήριο για την ενασχόληση με το φυσικό κύκλωμα. Έτσι, ο φοιτητής έχει στη διάθεσή του περισσότερο χρόνο, ώστε να κατασκευάσει και να κατανοήσει καλύτερα τα απαιτούμενα κυκλώματα. Για το σκοπό αυτό, δόθηκε έμφαση στην φορητότητα της πλατφόρμας, χρησιμοποιώντας ως μέσο τροφοδοσίας τον δίαυλο USB, χωρίς να είναι αναγκαία η χρήση εξωτερικής πηγής τροφοδοσίας.

Ακόμη, δόθηκε μεγάλη βαρύτητα στην προστασία της αναπτυξιακής πλατφόρμας. Για να είναι οικονομικά βιώσιμη η ενσωμάτωση της πλατφόρμας στην εκπαιδευτική διαδικασία του εργαστηρίου, οι πλατφόρμες που θα προσφέρονται στους φοιτητές θα πρέπει να είναι ανεκτικές σε σχεδιαστικά λάθη και λάθη διασύνδεσης των κυκλωμάτων, ιδιαίτερα εφόσον προορίζεται για αρχάριους χρήστες χωρίς πρότερη εμπειρία στην κατασκευή κυκλωμάτων. Χωρίς κάποιο μέσο προστασίας, κάθε φυσική πλατφόρμα θα γινόταν μη λειτουργική απαιτώντας την αντικατάστασή της εξ' ολοκλήρου. Η εκδοχή της αντικατάστασης εξ' ολοκλήρου, θα δημιουργούσε μια σειρά από προβλήματα, όπως την δέσμευση οικονομικών πόρων του εργαστηρίου, την σπατάλη ηλεκτρονικού μη ανακυκλώσιμου υλικού, προβλήματα

κατασκευής πλατφορμών εκ νέου καθώς και προβλήματα διαθεσιμότητας τους στο εργαστήριο.

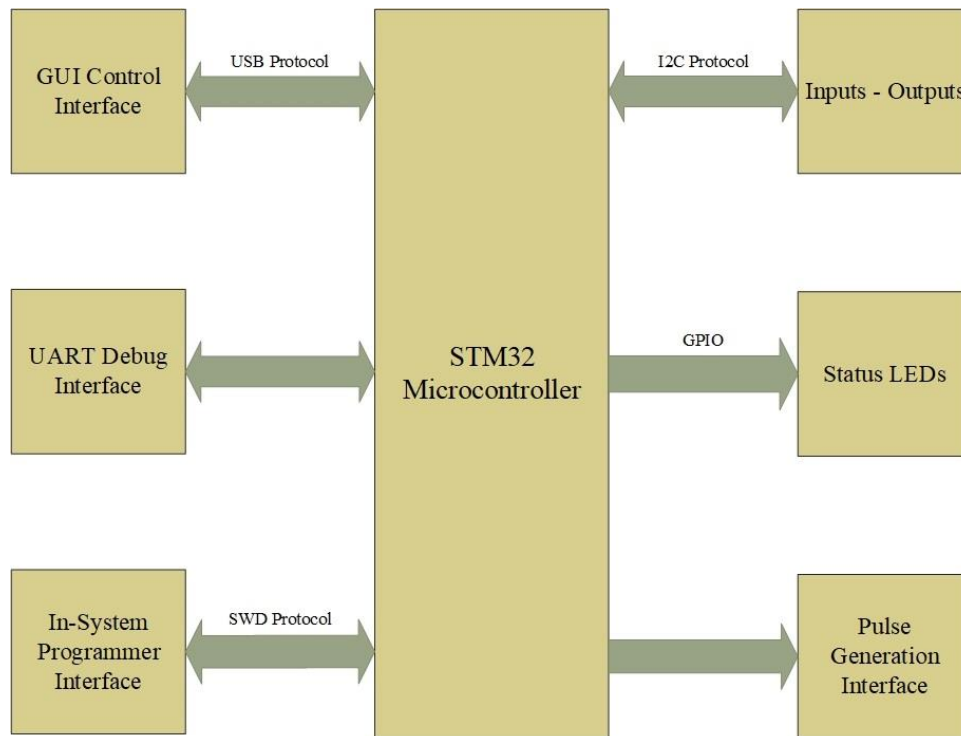
Τέλος, δόθηκε έμφαση στην συμβατότητα της γραφικής διεπαφής ελέγχου της πλατφόρμας, με μελλοντικά αλλά και παλαιότερα συστήματα. Δεδομένου ότι η εφαρμογή ελέγχου της πλατφόρμας θα πρέπει να είναι ικανή να λειτουργήσει σε πολλούς διαφορετικούς υπολογιστές με διαφορετικές αρχιτεκτονικές, παλαιότερες ή νεότερες εκδόσεις του λειτουργικού συστήματος των Windows, είτε ακόμα και διαφορετικά λειτουργικά συστήματα, η εφαρμογή θα πρέπει να μπορεί να λειτουργεί σε αυτά. Ακόμη, σημαντικό παράγοντα αποτελεί ότι η υποστήριξη της εφαρμογής στο μέλλον από άλλους μηχανικούς ή προσωπικό του ιδρύματος, για τυχόν ασυμβατότητες με νεότερες εκδόσεις λειτουργικών συστημάτων δεν μπορεί να είναι εγγυημένη. Έτσι, η γραφική διεπαφή σχεδιάστηκε και αναπτύχθηκε σε περιβάλλον, το οποίο εξαλείφει τα προβλήματα ασυμβατότητας και δεν χρειάζεται υποστήριξη στο μέλλον.

3.2 Δομή και Αρχιτεκτονική

Η φυσική διεπαφή σχεδιάστηκε με στόχο να παρέχει όλα τα διακριτά στοιχεία που χρειάζεται ένα λογικό κύκλωμα όπως την τροφοδοσία, τις εισόδους/εξόδους και την πηγή ρολογιού, ώστε να μπορεί να δουλέψει αυτόνομα. Έτσι, η φυσική διεπαφή αποτελείται από τα εξής στοιχεία :

- 16 ακροδέκτες Εισόδων προστατευόμενες από Buffer
- 16 ακροδέκτες Εξόδων προστατευόμενες από Buffer
- 3 ακροδέκτες Γεννήτριας Παλμών χρονισμού
- 3 ακροδέκτες Τροφοδοσίας τάσεως +5V
- 3 ακροδέκτες Τροφοδοσίας τάσεως +3.3V
- 3 ακροδέκτες Γείωσης
- 2 ακροδέκτες για σειριακή επικοινωνία με άλλες συσκευές
- 2 ακροδέκτες για έλεγχο της επικοινωνίας μέσω I²C
- 4 ακροδέκτες για λειτουργία αποσφαλμάτωσης του μικροελεγκτή
- 3 φωτοдиодοι κατάστασης του συστήματος
- 10 ακροδέκτες για σύνδεση με In-System Programmer

Παρακάτω, παρουσιάζεται η διασύνδεση του μικροελεγκτή με τα επιμέρους κύρια στοιχεία του συστήματος. Το σύστημα είναι βασισμένο σε αρχιτεκτονική ARM, ενώ ο συγκεκριμένος μικροελεγκτής διαθέτει όλα τα περιφερειακά που χρειαζόμαστε για την επικοινωνία με τον υπολογιστή, αλλά και τα υπόλοιπα δομικά στοιχεία του συστήματος.



Σχήμα 3.2 : Διασύνδεση του μικροελεγκτή με τα δομικά στοιχεία της φυσικής διεπαφής

Ο μικροελεγκτής είναι υπεύθυνος για τον έλεγχο των στοιχείων της φυσικής διεπαφής και την επικοινωνία με την γραφική διεπαφή ελέγχου στον Υπολογιστή. Μέσω του διαύλου USB, ο μικροελεγκτής εκτελεί τις εντολές που έρχονται από την γραφική διεπαφή ελέγχου στον Υπολογιστή, και ανταλλάσσει πληροφορίες για τις καταστάσεις των εισόδων/εξόδων είτε ανά ορισμένα χρονικά διαστήματα, είτε όποτε δεχθεί κάποιο interrupt για οποιαδήποτε αλλαγή στην κατάσταση των εισόδων. Οι βασικές εντολές που δέχεται ο μικροελεγκτής είναι τρεις : η αλλαγή κατάστασης των εξόδων, η δειγματοληψία των εισόδων και η δημιουργία παλμοσειράς για τον χρονισμό του λογικού κυκλώματος. Ακόμη, υπάρχουν κάποιες εντολές που δεν σχετίζονται άμεσα με την διαχείριση του Λογικού Κυκλώματος, όπως εντολές για τις φωτοдиодους κατάστασης και εντολές αποσφαλμάτωσης (debugging) του μικροελεγκτή. Το σύνολο των δυνατών εντολών περιγράφεται στη συνέχεια.

Για την εκτέλεση των εντολών, ο μικροελεγκτής επικοινωνεί με τα Input/Output Expander modules μέσω σειριακού πρωτοκόλλου I²C ώστε να τροποποιήσει ή να ενημερωθεί για τις καταστάσεις των εισόδων/εξόδων. Οι κωδικοποιημένες εντολές που πρέπει να χρησιμοποιήσει ο μικροελεγκτής για την επικοινωνία με τα modules περιγράφονται στη συνέχεια.

Τέλος, για την δημιουργία παλμοσειράς χρονισμού, χρησιμοποιείται εσωτερικός timer ώστε να παρέχεται ένας ακριβής, σταθερής διάρκειας παλμός.

3.3 Επικοινωνία μέσω διαύλου USB

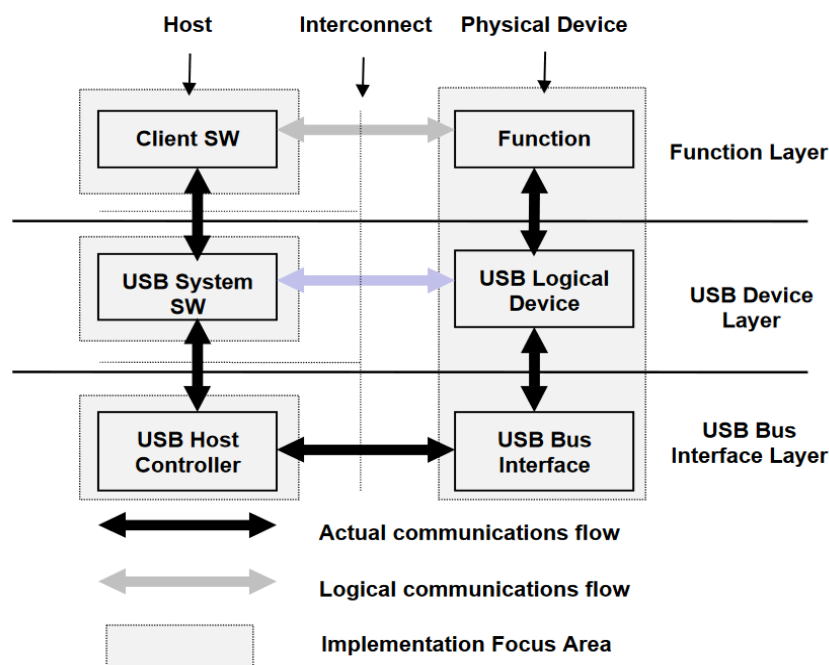
Όπως προαναφέρθηκε, οι εντολές που εκτελεί ο μικροελεγκτής, στέλνονται μέσω του διαύλου USB από την Γραφική Διεπαφή Ελέγχου του Υπολογιστή. Στη συνέχεια, η επικοινωνία μεταξύ των δύο είναι αμφίδρομη, για τον έλεγχο του Λογικού Κυκλώματος σε πραγματικό χρόνο.

Παρακάτω, γίνεται μια εισαγωγή στη λειτουργία του προτύπου USB καθώς και την αρχιτεκτονική των εντολών που χρησιμοποιήθηκαν για την επικοινωνία μεταξύ των δύο. Στην εργασία χρησιμοποιήθηκε το πρότυπο USB2.0 σε Full-Speed mode.

3.3.1 Τα χαρακτηριστικά του προτύπου Universal Serial Bus (USB)

Το πρότυπο Universal Serial Bus (USB) [26] είναι ένα βιομηχανικό πρότυπο που δημιουργήθηκε από τις εταιρείες τεχνολογίας, ώστε να καλύψει τις ανάγκες για την χρήση περιφερειακών συσκευών από κάποιον εξυπηρετητή (host), που συνήθως είναι ένα κύριο υπολογιστικό σύστημα. Το πρότυπο χρησιμοποιείται μέχρι και σήμερα, ενώ έχει εξελιχθεί σε νεότερες εκδόσεις, ώστε να ακολουθεί τις εξελίξεις και τις ανάγκες της τεχνολογίας στο μέλλον.

Το συγκεκριμένο πρότυπο είναι αρκετά πολύπλοκο, καθώς αποτελείται από πολλά διαφορετικά επίπεδα, ξεκινώντας από την φυσική ζεύξη έως τα διάφορα πρωτόκολλα επικοινωνίας στο επίπεδο εφαρμογών. Επειδή το πρότυπο καθορίζεται από ένα πολύ μεγάλο σύνολο κανόνων και συμβάσεων, στην ενότητα αυτή περιγράφονται συνοπτικά τα κομμάτια του πρωτοκόλλου που έχουν άμεση σχέση με την υλοποίηση της εργασίας.



Σχήμα 3.3 : Διάγραμμα της ροής δεδομένων μεταξύ του εξυπηρετητή και της συσκευής

Προδιαγραφές USB Connector

Ο USB Connector που χρησιμοποιήθηκε για να δέχεται το καλώδιο από την μεριά της φυσικής διεπαφής είναι ο “Type B”. Ο συγκεκριμένος τύπος connector επιλέχθηκε σε σχέση με άλλους, νεότερους τύπους διότι το μεγαλύτερο μέγεθος βύσματος και η στιβαρότητα του υποδοχέα πάνω στην φυσική διεπαφή, αποτρέπουν ένα μεγάλο ποσοστό πιθανών κινήσεων που σε διαφορετική περίπτωση θα κατέστρεφαν την πλακέτα. Παρακάτω, παρουσιάζονται τα διαγραμματικά των δύο τύπων connectors μαζί με τα pinouts που τους αντιστοιχούν.



Σχήμα 3.4 : Φυσική μορφή των “Type A” και “Type B” USB Connectors με αριθμημένες επαφές

Το πρότυπο USB ορίζει τα τέσσερα ακόλουθα σήματα για την σύνδεση USB 2.0 :

Αριθμός Επαφής	Σήμα	Χρώμα Καλωδίου
1	V _{BUS}	Κόκκινο
2	D-	Άσπρο
3	D+	Πράσινο
4	GND	Μαύρο

Πίνακας 3.1 : Τα σήματα του διαύλου USB και το αντίστοιχο χρώμα

- **V_{BUS}** : Το σήμα τροφοδοσίας του διαύλου. Χρησιμοποιείται κυρίως για την τροφοδοσία της περιφερειακής συσκευής που είναι συνδεδεμένη στον διάυλο, είτε για να σηματοδοτήσει την έναρξη της αμφίδρομης επικοινωνίας μεταξύ της συσκευής και του εξυπηρετητή, στην περίπτωση όπου η συσκευή είναι ενεργειακά αυτόνομη. Προσφέρει τάση επιπέδου $5V \pm 0.25V$ ενώ το μέγιστο ρεύμα που μπορεί να τροφοδοτήσει είναι $I_{MAX} = 100mA$ για συσκευές χαμηλής ενέργειας (Low-power bus powered) και $I_{MAX} = 500mA$ για συσκευές υψηλής ενέργειας (High-power bus powered).
- **D+ και D-** : Το ζεύγος των σημάτων που μεταφέρει τα δεδομένα. Αποτελείται από τα σήματα D+ και D- και το ζεύγος καλείται «διαφορικό ζεύγος», επειδή η πληροφορία μεταδίδεται μέσω δύο συμπληρωματικών σημάτων. Η χρήση της τεχνικής του διαφορικού ζεύγους προσδίδει αξιοπιστία στην επικοινωνία μέσω του διαύλου. Δεδομένου ότι οι δύο αγωγοί έχουν την ίδια σύνθετη αντίσταση, οι εξωτερικές μαγνητικές παρεμβολές τείνουν να επηρεάζουν και τους δύο αγωγούς με τον ίδιο τρόπο. Εφόσον ο δέκτης ανιχνεύει την διαφορά μόνο μεταξύ των δύο σημάτων, ο κοινός θόρυβος μεταξύ τους δεν λαμβάνεται υπ’ όψη. Ακόμη, η συσκευή USB κατά το στάδιο της σύνδεσης, θα πρέπει να υποδηλώνει την ταχύτητά της. Για λειτουργία σε Full-Speed mode, η γραμμή D+ χρησιμοποιεί pull-up

resistor αντίστασης $1.5k\Omega$ στα $3.3V$, ενώ για Low-Speed mode, τον χρησιμοποιεί στην γραμμή D-.

Κύκλωμα και Λογική φυσικής ζεύξης

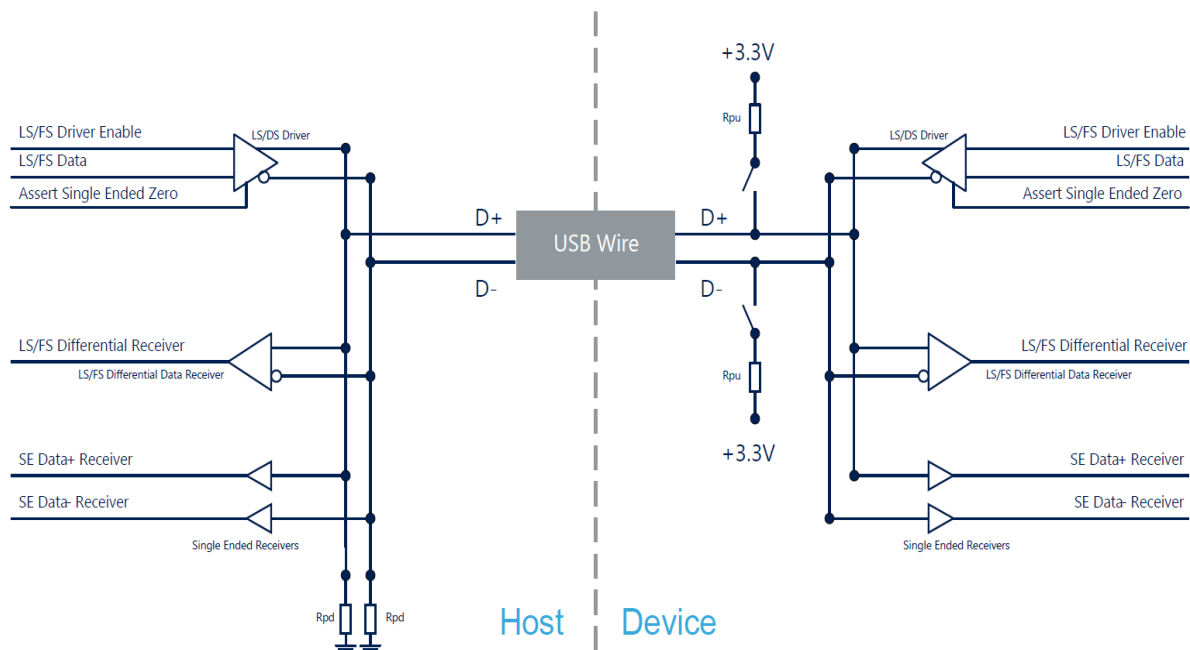
Στο επίπεδο της φυσικής ζεύξης, για την μετάδοση πληροφορίας το κύκλωμα χρησιμοποιεί τέσσερις βασικές καταστάσεις στο διαύλο :

Κατάσταση	Συνθήκη
Differential 0	<i>D- high , D+ low</i>
Differential 1	<i>D+ high , D- low</i>
Single Ended 0 (SE0)	<i>D+ and D- low</i>
Single Ended 1 (SE1)	<i>D+ and D- high</i>
Data J	<i>Low Speed : Differential 0 Full Speed : Differential 1</i>
Data K	<i>Low Speed : Differential 1 Full Speed : Differential 0</i>

Πίνακας 3.2 : Οι διαθέσιμες καταστάσεις του διαύλου και οι συνθήκες τους

Στις συσκευές Low-Speed και Full-Speed, κάθε σήμα δεδομένων στην κατάσταση χαμηλού δυναμικού θα πρέπει να έχει τάση μικρότερη από $V_{OL(max)} = 0.3V$ με χρήση pull-up αντιστάτη $1.5k\Omega$ στα $3.6V$, ενώ για να βρίσκεται στην κατάσταση υψηλού δυναμικού θα πρέπει τάση μεγαλύτερη από $V_{OH(min)} = 2.8V$ με χρήση pull-down αντιστάτη $15k\Omega$. Από τη μεριά του, ο διαφορικός δέκτης των εισόδων θα πρέπει να έχει ευαισθησία τουλάχιστον $V_{DI} = 200mV$ μεταξύ των δύο διαφορικών σημάτων.

Το κύκλωμα της φυσικής ζεύξης από τη μεριά του εξυπηρετητή, αποτελείται έναν διαφορικό δέκτη για τα δεδομένα, δύο δέκτες για τα Single-Ended σήματα καθώς και έναν οδηγό για να στέλνει δεδομένα και να ελέγχει την κατάσταση του διαύλου. Επίσης, περιλαμβάνει τους pull-down resistors που είναι απαραίτητοι για την λειτουργία των σημάτων. Από τη μεριά της συσκευής, αποτελείται πάλι από έναν αντίστοιχο διαφορικό δέκτη για τα δεδομένα, δύο δέκτες για τα Single-Ended σήματα και έναν οδηγό υπεύθυνο να στέλνει δεδομένα και να ελέγχει την κατάσταση του διαύλου. Η διαφορά είναι ότι από τη μεριά της συσκευής, η γραμμή D+ ή D- θα πρέπει να είναι συνδεδεμένη με κάποιον pull-up resistor R_{PU} ώστε να σηματοδοτεί την ταχύτητα του διαύλου για Full-Speed ή Low-Speed χρήση αντίστοιχα. Ακόλουθα, απεικονίζεται το κύκλωμα φυσικής ζεύξης και από τις δύο μεριές.



Σχήμα 3.5 : Κύκλωμα φυσικής ζεύξης μεταξύ του εξυπηρετητή (αριστερά) και του δέκτη (δεξιά)

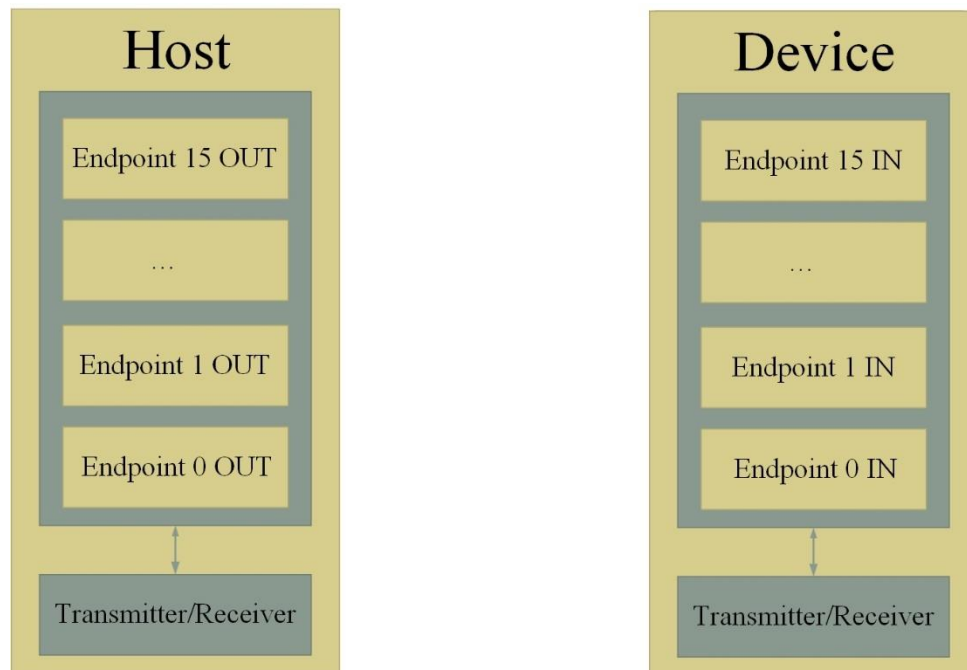
Ακόμη, είναι σημαντικό να τονιστεί ότι ο ρυθμός μετάδοσης-λήψης δεδομένων στον διάυλο είναι 12.000 Mb/s στο Full-Speed mode με ανοχή $\pm 0.25\%$ ή 2,500rpm. Έτσι, το σύστημα χρειάζεται μια αξιόπιστη πηγή ρολογιού για να λειτουργεί σωστά. Η επιλογή της πηγής ρολογιού περιγράφεται στο επόμενο κεφάλαιο.

3.3.2 Τα Πρωτόκολλα του USB

Αντίθετα με παλαιότερα πρωτόκολλα, τα οποία δεν ορίζουν κάποια διάταξη για τα δεδομένα που μεταφέρονται, το πρότυπο USB αποτελείται από αρκετά διαφορετικά επίπεδα πρωτοκόλλων. Παραπάνω, αναλύθηκαν κυρίως τα ηλεκτρικά χαρακτηριστικά και το κύκλωμα του διαύλου, τα οποία αποτελούν το χαμηλότερο επίπεδο επικοινωνίας του προτύπου. Αν και το πρότυπο USB έχει σχεδιαστεί έτσι ώστε η ανάπτυξη εφαρμογών στον υπολογιστή που επικοινωνούν ή χειρίζονται κάποια συσκευή, να μην απαιτεί την πλήρη μελέτη του προτύπου παρά μόνο κάποιες συγκεκριμένες τροποποιήσεις στα πρωτόκολλα υψηλού επιπέδου, η σχεδίαση ενός ενσωματωμένου συστήματος, απαιτεί μια ολοκληρωμένη γνώση καθώς ο μηχανικός πρέπει να καθορίσει χαρακτηριστικά των ενδιαμέσων επιπέδων μέχρι και την φυσική ζεύξη, ώστε να κάνει εφικτή την επικοινωνία μέσω του διαύλου. Παρακάτω, αναλύονται η αρχιτεκτονική των ενδιαμέσων πρωτοκόλλων και η διάταξη των βασικών στοιχείων επικοινωνίας.

Αρχιτεκτονική

Οι κύριες δομικές μονάδες που απαρτίζουν τα πρωτόκολλα USB, είναι τα Endpoints, και τα Pipes. Αυτά καθορίζουν την ροή των δεδομένων μεταξύ του εξυπηρετητή και της συσκευής.

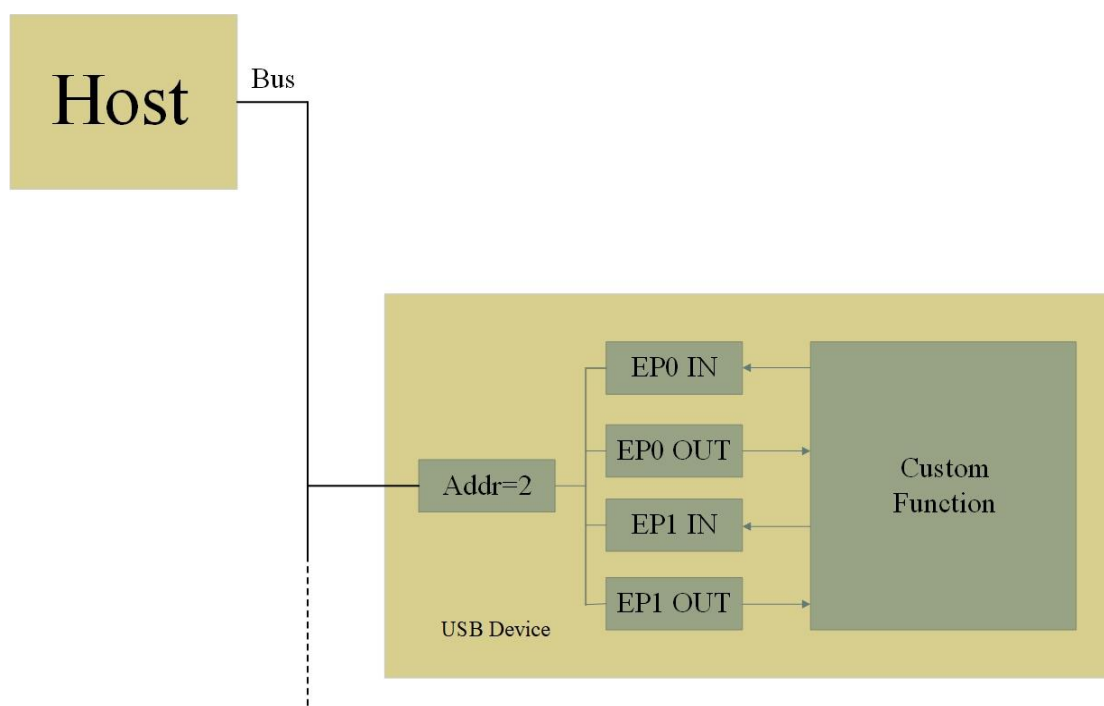


Σχήμα 3.6 : Τα Endpoints εγγραφής για τον εξυπηρετητή και τη συσκευή

- **Endpoints** : Τα Endpoints μπορούν να θεωρηθούν ως αποθήκες δεδομένων, είτε για γράψιμο, είτε για διάβασμα. Ουσιαστικά δρουν ως buffers, και είναι η διεπαφή μεταξύ της συσκευής και του εξυπηρετητή. Για παράδειγμα, ο εξυπηρετητής μπορεί να στείλει κάποια δεδομένα προς την συσκευή, τα οποία θα σταλούν στο OUT Endpoint 1. Το πρόγραμμα στον μικροελεγκτή της συσκευής, θα διαβάσει τα δεδομένα αυτά όταν αποφασίσει ότι είναι έτοιμο. Ακόλουθα, εάν ο μικροελεγκτής θέλει να επιστρέψει δεδομένα, θα πρέπει να τα στείλει στο IN Endpoint 1, καθώς δεν μπορεί να τα γράψει οπουδήποτε εφόσον ο εξυπηρετητής ελέγχει τον δίαυλο. Τα δεδομένα μένουν στο IN Endpoint 1 έως ότου ο εξυπηρετητής στείλει ένα πακέτο “IN” στο Endpoint 1 ζητώντας να διαβάσει τα δεδομένα. Τα Endpoints υπάρχουν μόνο από την μεριά των συσκευών, αλλά με την βοήθεια των Pipes, είναι εικονικά συνδεδεμένα και με τον εξυπηρετητή. Μια συσκευή μπορεί να έχει μέχρι 16 IN και 16 OUT Endpoints, ενώ κάθε Endpoint έχει μόνο μια κατεύθυνση για τα δεδομένα. Ως σύμβαση, το “OUT” δηλώνει κατεύθυνση πάντα από τον εξυπηρετητή προς την συσκευή, ενώ το “IN” από την συσκευή στον εξυπηρετητή.
- **Pipes** : Τα Pipes αποτελούν συνδέσεις μεταξύ μιας εφαρμογής στη μεριά του εξυπηρετητή και των Endpoints μιας συσκευής. Οι συνδέσεις αυτές είναι εικονικές και

πραγματοποιούνται μέσω λογισμικού, καθώς δεν υπάρχει κάποια συγκεκριμένη σύνδεση γι' αυτό το σκοπό στο επίπεδο της φυσικής ζεύξης.

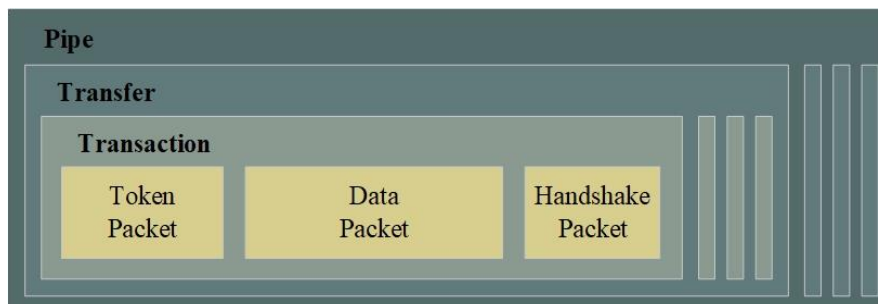
Ο εξυπηρετητής για να επικοινωνήσει με συγκεκριμένη συσκευή που έχει επιλέξει στέλνει κάποια πακέτα με συγκεκριμένη διεύθυνση, συνοδευόμενη από τον αριθμό του Endpoint που θέλει να γράψει τα δεδομένα. Από εκεί και πέρα, τα πακέτα που δεν μεταφέρουν δεδομένα, αλλά χρησιμοποιούνται για την αρχικοποίηση της επικοινωνίας μεταξύ των δύο, τα διαχειρίζεται το Function που έχουμε τροποποιήσει από τη μεριά του μικροελεγκτή. Το Function αποτελεί hardware το οποίο φιλτράρει τα SETUP πακέτα, εξετάζει από την διεύθυνση εάν προορίζονται για την συσκευή και στη συνέχεια τοποθετεί τα δεδομένα των επόμενων πακέτων στα Endpoints στα οποία προορίζονταν. Στη συνέχεια, θα στείλει πίσω ένα handshake packet ότι έλαβε το προηγούμενο πακέτο ενώ ταυτόχρονα θα δημιουργήσει ένα internal interrupt στον μικροελεγκτή ώστε να σηματοδοτήσει την άφιξη του πακέτου δεδομένων. Στη συνέχεια αναλαμβάνει το πρόγραμμα του μικροελεγκτή, να διαβάσει τα περιεχόμενα του Endpoint buffer και να πράξει ανάλογα.



Σχήμα 3.7 : Downstream Flow πακέτων από τον εξυπηρετητή στην συσκευή κατά την αρχικοποίηση της σύνδεσης

Διάταξη και τύποι πακέτων

Τα δεδομένα μεταφέρονται μέσω των *συναλλαγών*. Κάθε *συναλλαγή* αποτελείται από τρία πακέτα : το *token packet*, το *data packet* και το *handshake packet*. Το *token packet* είναι το αρχικό πακέτο στη σειρά και καθορίζει τα χαρακτηριστικά της συναλλαγής. Το *data packet* αποτελεί το πακέτο που περιέχει τα δεδομένα. Το *handshake packet* δηλώνει την κατάσταση της συναλλαγής.



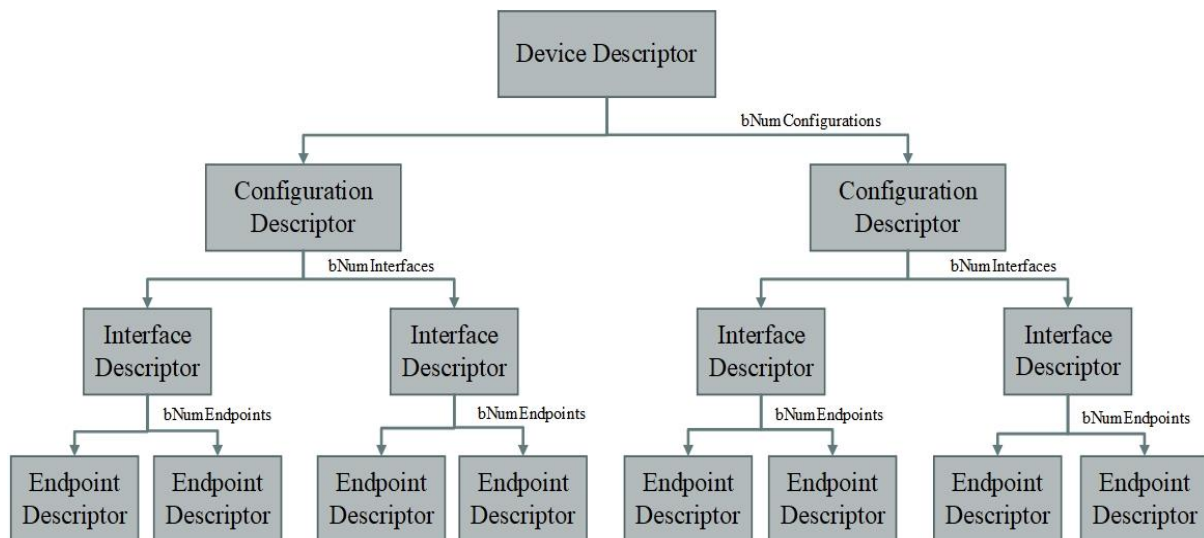
Σχήμα 3.8 : Το μοντέλο ενός Pipe και τα βασικά πακέτα μιας συναλλαγής

- **Token Packet** : Ελέγχει τον τύπο της συναλλαγής καθορίζοντας την κατεύθυνση, την διεύθυνση της συσκευής και το Endpoint. Αποτελείται από τα πεδία PID (Packet Identifier), ADDR (Address), ENDP (Endpoint) και CRC5.
- **Data Packet** : Μεταφέρει τα χρήσιμα δεδομένα στον δίαυλο. Αποτελείται από τα πεδία PID, DATA και CRC16. Το πεδίο Data μπορεί να έχει μέγεθος από 0 έως 1,024 bytes.
- **Handshake Packet** : Αποτελείται μόνο από το πεδίο PID και χρησιμοποιείται για την αναφορά της κατάστασης μιας συναλλαγής, ενώ μπορεί να επιστρέψει πληροφορίες που αφορούν τη σωστή λήψη δεδομένων, έλεγχο ροής και παύση λειτουργίας του διαύλου.

3.3.3 USB Descriptors

Οι συσκευές USB αναφέρουν τα γενικά χαρακτηριστικά τους στον εξυπηρετητή μέσω των *USB descriptors*. Οι descriptors αποτελούν δομές δεδομένων με προκαθορισμένη διάταξη (format), αποθηκευμένες στην συσκευή. Κάθε descriptor ξεκινά με ένα πεδίο μεγέθους ενός byte το οποίο περιέχει τον αριθμό των bytes ολόκληρου του descriptor, ακολουθούμενο από ακόμη ένα πεδίο μεγέθους ενός byte που περιγράφει τον τύπο του Descriptor.

Οι συσκευές αποτελούνται κυρίως από τέσσερις βασικούς τύπους descriptors με την ακόλουθη ιεραρχία : τους *Device Descriptors*, τους *Configuration Descriptors*, τους *Interface Descriptors* και τους *Endpoint Descriptors*. Η εργασία επικεντρώνεται κυρίως στους *Device Descriptors* και τους *Configuration Descriptors*, ενώ για τους *Interface* και *Endpoint Descriptors* ακολουθεί τις τυπικές τιμές που ορίζονται για αυτόν τον τύπο συσκευής. Κάθε συσκευή μπορεί να έχει μόνο έναν *Device Descriptor*, ενώ ακόλουθα ο *Device Descriptor* μπορεί να έχει έναν αριθμό από *Configuration Descriptors* ο οποίος ορίζεται από το πεδίο *bNumConfigurations*. Το ίδιο ισχύει ακόλουθα και για τους υπόλοιπους τύπους descriptors στην ιεραρχία όπως φαίνεται στην ακόλουθη εικόνα.



Σχήμα 3.9 : Ιεραρχία των βασικών τύπων descriptors και τα πεδία που καθορίζουν τον αριθμό τους

Ο Device Descriptor περιέχει πληροφορίες όπως την έκδοση USB που υποστηρίζει η συσκευή, τον κωδικό του μοντέλου και του κατασκευαστή (για εύρεση των κατάλληλων προγραμμάτων οδήγησης από τον εξυπηρετητή) καθώς και τα πιθανά configurations της συσκευής. Τα σημαντικότερα πεδία του descriptor είναι τα *iProduct*, *idProduct* και *iSerialNumber* όπου χρησιμοποιούνται για την αναγνώριση της συσκευής.

Οι Configuration Descriptors της συσκευής περιέχουν πληροφορίες για τις προτιμήσεις τροφοδοσίας της συσκευής. Δηλώνει εάν η συσκευή έχει αυτόνομη εξωτερική τροφοδοσία ή εάν τροφοδοτείται μέσω του διαύλου και διαπραγματεύεται το μέγιστο ρεύμα τροφοδοσίας που μπορεί να λάβει από τον δίαυλο. Μια συσκευή μπορεί να έχει διάφορα configurations και να διαλέγει ποιο θα χρησιμοποιήσει σε κάθε περίπτωση, ανάλογα με τις ανάγκες της. Σύμφωνα με τις προδιαγραφές του προτύπου σε λειτουργία Full-speed 2.0 ο δίαυλος μπορεί να παρέχει στη συσκευή μέγιστο ρεύμα έως 500mA. Για να είναι σε θέση η συσκευή να ικανοποιήσει πλήρως τις ανάγκες των εξωτερικών λογικών κυκλωμάτων, ο Configuration Descriptor της συσκευής διαπραγματεύεται το μέγιστο δυνατό ρεύμα μέσω του πεδίου *bMaxPower*.

3.3.4 Εντολές και Κωδικοποίηση

Για την εκτέλεση των λειτουργιών της φυσικής διεπαφής, ο μικροελεγκτής της συσκευής εκτελεί συγκεκριμένες λειτουργίες που έχουν οριστεί από πριν, κάθε φορά που λαμβάνει την εντολή από τον υπολογιστή. Η φυσική διεπαφή έχει σχεδιαστεί ώστε να μπορεί να εκτελέσει τις απαιτούμενες λειτουργίες με το σύνολο εντολών που περιγράφεται παρακάτω. Για να υπάρχει μια δομημένη προσέγγιση στο επίπεδο επικοινωνίας της διεπαφής και του υπολογιστή, οι εντολές είναι κωδικοποιημένες σε bytes, ενώ ορίζεται και ένα format για τις εντολές. Η συγκεκριμένη επιλογή καθιστά σαφέστερη την επικοινωνία μεταξύ των δύο και κάνει εφικτή την αποσφαλμάτωση της φυσικής και της γραφικής διεπαφής καθώς και εύκολη την προσθήκη και την επέκταση λειτουργιών στο μέλλον.

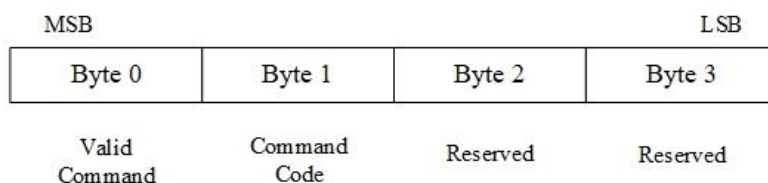
Οι λειτουργίες που εκτελεί η φυσική διεπαφή είναι οι ακόλουθες :

- Τροποποίηση κατάστασης των εξόδων της διεπαφής : ορίζει την κατάσταση κάθε εξόδου της συσκευής. Κάθε έξοδος βρίσκεται είτε σε κατάσταση υψηλού δυναμικού, είτε σε κατάσταση χαμηλού δυναμικού. Χρησιμοποιείται κυρίως για κάθε χειροκίνητη αλλαγή του χρήστη όταν θέλει να αλλάξει μια κατάσταση στο κύκλωμα. Η λειτουργία χρειάζεται μια ακολουθία από 2 bytes που αναπαριστούν την νέα επιθυμητή κατάσταση των εξόδων.
- Ανάγνωση κατάστασης των εξόδων της διεπαφής : διαβάζει και μεταδίδει την κατάσταση όλων των εξόδων της συσκευής. Χρησιμοποιείται κυρίως από την διεργασία παρασκηνίου της γραφικής διεπαφής, ώστε οι γραφικές ενδείξεις κατάστασης των εξόδων να είναι συγχρονισμένες με την πραγματική κατάσταση των εξόδων στη συσκευή.
- Ανάγνωση κατάστασης των εισόδων της διεπαφής : διαβάζει και μεταδίδει την κατάσταση όλων των εισόδων της συσκευής. Χρησιμοποιείται για την απεικόνιση της κατάστασης κάθε εισόδου σε πραγματικό χρόνο στην γραφική διεπαφή. Η ανάγνωση και μετάδοση των καταστάσεων των εισόδων πραγματοποιείται όταν υπάρξει κάποιο interrupt flag που σηματοδοτεί την αλλαγή τουλάχιστον μιας κατάστασης των εισόδων, ενώ επίσης πραγματοποιείται περιοδικά μέσω ενός timer στη συσκευή κάθε 50ms, ώστε η απεικόνιση των καταστάσεων στην γραφική διεπαφή να συμβαδίζει με τις πραγματικές καταστάσεις της συσκευής σε περίπτωση που χαθεί κάποιο interrupt.
- Δημιουργία ωρολογιακού παλμού : δημιουργεί έναν ωρολογιακό παλμό για τον χρονισμό του εξωτερικού λογικού κυκλώματος. Ο παλμός είναι διάρκειας 1ms και δημιουργείται μέσω timer στη συσκευή. Η λειτουργία δημιουργίας παλμού χρησιμοποιείται αποκλειστικά από την γραφική διεπαφή κάθε φορά που ο χρήστης επιλέγει χειροκίνητα να δημιουργήσει έναν.
- Αρχικοποίηση σύνδεσης με την διεπαφή : γνωστοποιεί στη συσκευή ότι η γραφική διεπαφή επικοινωνεί πλέον με αυτή, ώστε να ξεκινήσει η κανονική λειτουργία και η μετάδοση δεδομένων. Η φωτοδίοδος κατάστασης σύνδεσης USB ανάβει ώστε ο χρήστης να γνωρίζει ότι η σύνδεση με την διεπαφή είναι επιτυχής.
- Επαλήθευση σύνδεσης με την διεπαφή : ανιχνεύει μια συγκεκριμένη ακολουθία από bytes προερχόμενη από τον υπολογιστή, ώστε να επαληθεύσει την επικοινωνία μεταξύ της συσκευής και της γραφικής διεπαφής. Με αυτόν τον τρόπο, γνωστοποιείται στη συσκευή ότι το κανάλι επικοινωνίας με τον υπολογιστή εξακολουθεί να είναι ενεργό, ώστε η συσκευή να συνεχίσει την κανονική λειτουργία της. Περιοδικά, η διεργασία παρασκηνίου της διεπαφής στέλνει συγκεκριμένη ακολουθία από bytes ώστε να γνωστοποιεί στη συσκευή ότι η σύνδεση παραμένει ενεργή. Σε περίπτωση που η συσκευή δεν λάβει την ακολουθία για διάστημα μεγαλύτερο των 5sec, η σύνδεση θεωρείται ανενεργή, η φωτοδίοδος κατάστασης σύνδεσης USB σβήνει και παύει η λειτουργία της έως ότου να ενεργοποιηθεί εκ νέου.

- Αποσύνδεση συσκευής από την διεπαφή : τερματίζει την σύνδεση με την γραφική διεπαφή, παύοντας την κανονική λειτουργία και οποιαδήποτε μετάδοση δεδομένων. Η φωτοδίοδος κατάστασης σύνδεσης USB σβήνει ώστε να ενημερώσει για την επιτυχή αποσύνδεση της συσκευής.

Format εντολών

Το Format των εντολών παρουσιάζεται στην ακόλουθη εικόνα :



Σχήμα 3.10 : Το Format εντολών της γραφικής διεπαφής στη συσκευή

Κάθε εντολή που στέλνει η διεπαφή στην συσκευή αποτελείται από τέσσερα bytes. Το πρώτο byte της ακολουθίας αποτελεί το byte έγκυρης εντολής. Βλέποντας το συγκεκριμένο byte, η συσκευή επιβεβαιώνει ότι το line coding μεταξύ αυτής και του υπολογιστή είναι σωστό και ότι ακολουθεί ο κωδικός της εντολής. Το δεύτερο byte της ακολουθίας αποτελεί τον κωδικό της εντολής που πρέπει να εκτελεστεί. Εκφράζει μια από τις λειτουργίες της συσκευής που αναφέρθηκαν παραπάνω και η κωδικοποίησή τους ακολουθεί στον πίνακα κωδικοποίησης παρακάτω. Το τρίτο και το τέταρτο byte της ακολουθίας δεν έχουν εξ ορισμού κάποια προκαθορισμένη λειτουργία, αλλά είναι συμπληρωματικά για την λειτουργία κάποιων εντολών.

Πίνακας Κωδικοποίησης των εντολών

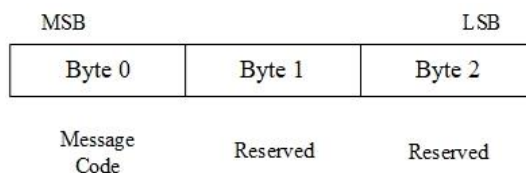
Ο πίνακας κωδικοποίησης των εντολών που στέλνει η γραφική διεπαφή στην συσκευή φαίνεται παρακάτω. Στον πίνακα παρουσιάζονται οι τιμές που θα πρέπει να έχει το κάθε byte για κάθε εντολή. Για την εντολή τροποποίησης εξόδων, τα Byte 2 και Byte 3 αποτελούν την επιπλέον πληροφορία για τις εξόδους. Εφόσον οι εξόδοι είναι 16, δύο bytes αρκούν για να περιγράψουν την κατάσταση κάθε εξόδου, με το κάθε bit να συμβολίζει κάθε έξοδο. Στον πίνακα εμφανίζονται με τον συμβολισμό «Ε.Κ.» ή αλλιώς Επιθυμητή Κατάσταση.

Εντολή	Byte 0	Byte 1	Byte 2	Byte 3
Τροποποίηση Εξόδων	0x00 ή 0xCB	0xA1	E.K.	E.K.
Ανάγνωση Εξόδων	0x00 ή 0xCB	0xA2	Don't care	Don't care
Ανάγνωση Εισόδων	0x00 ή 0xCB	0xA3	Don't care	Don't care
Δημιουργία Ωρολογιακού παλμού	0x00 ή 0xCB	0xA4	Don't care	Don't care
Αρχειοποίηση σύνδεσης με συσκευή	0x00 ή 0xCB	0xA5	0x75	0x31
Επαλήθευση σύνδεσης με συσκευή	0x00 ή 0xCB	0xA6	0x75	0x31
Αποσύνδεση με την συσκευή	0x00 ή 0xCB	0xA7	Don't care	Don't care
Reserved	0x00 ή 0xCB	0xA8	-	-
Reserved	0x00 ή 0xCB	0xA9	-	-
Debug Command	Don't Care	0xDC	-	-

Πίνακας 3.3 : Πίνακας κωδικοποίησης των εντολών της γραφικής διεπαφής προς στη συσκευή

Μηνύματα συσκευής

Ανάλογα με τις εντολές που λαμβάνει, η συσκευή θα πρέπει να μεταδώσει τις πληροφορίες που απαιτούνται με την μορφή μηνυμάτων στην διεπαφή. Τα μηνύματα αυτά έχουν διαφορετικό Format και κωδικοποίηση.



Σχήμα 3.11 : Το Format μηνυμάτων που μεταδίδει η συσκευή στην διεπαφή χρήστη

Τα μηνύματα της συσκευής αποτελούνται από τρία bytes. Το Byte 0 δηλώνει τον κωδικό του μηνύματος, ώστε η διεπαφή να κατηγοριοποιεί την πληροφορία που ακολουθεί στα επόμενα bytes. Τα Byte 1 και Byte 2 μεταφέρουν την κατάλληλη πληροφορία από την συσκευή.

Οι δυνατοί τύποι μηνυμάτων είναι τρεις : τα μηνύματα που μεταδίδουν τις καταστάσεις των εισόδων, τα μηνύματα που μεταδίδουν τις καταστάσεις των εξόδων και τα μηνύματα που ενημερώνουν περιοδικά ότι η σύνδεση είναι ενεργή. Παρακάτω, παρουσιάζεται ο πίνακας κωδικοποίησής τους.

Μήνυμα	Byte 0	Byte 1	Byte 2
Καταστάσεις εισόδων	0xB1	K.E.	K.E.
Καταστάσεις εξόδων	0xB2	K.E.	K.E.
Σύνδεση ενεργή	0xA6	0x75	0x31

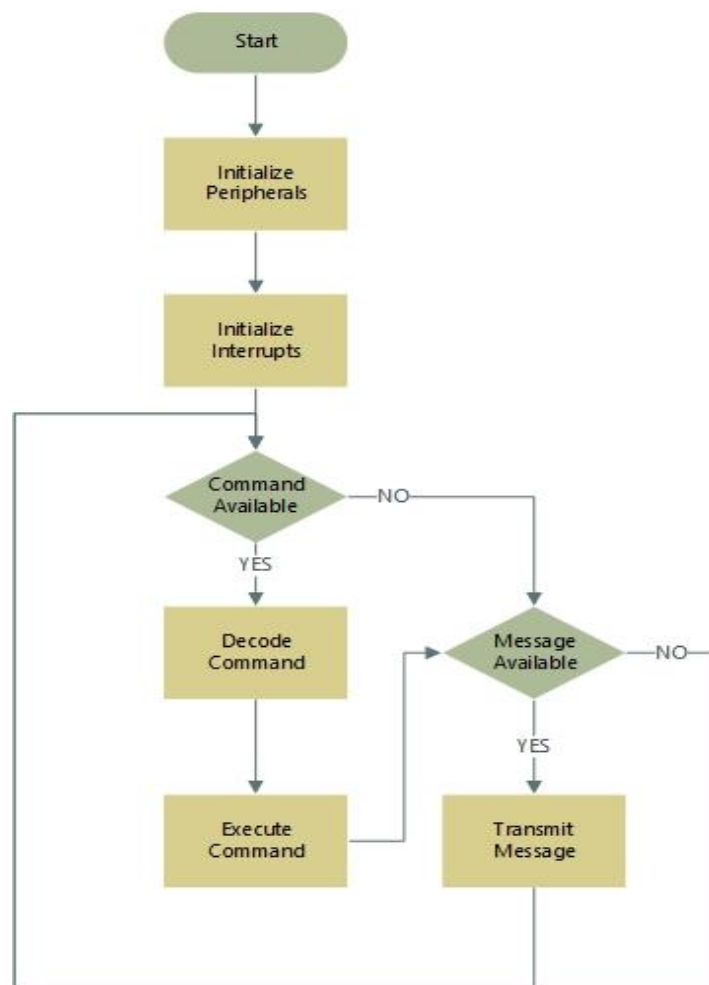
Πίνακας 3.4 : Πίνακας κωδικοποίησης των μηνυμάτων από τη συσκευή προς την γραφική διεπαφή

Για τα μηνύματα κατάστασης εισόδων και εξόδων ο πίνακας περιγράφει τον συμβολισμό «Κ.Ε.» ή Κατάσταση Εισόδων και Κατάσταση Εξόδων, όπου περιγράφουν αντίστοιχα τις καταστάσεις της συσκευής σε πραγματικό χρόνο.

3.4 Firmware μικροελεγκτή

Το firmware του μικροελεγκτή της συσκευής δημιουργήθηκε στην γλώσσα προγραμματισμού C και για την αρχικοποίηση και τον έλεγχο των περιφερειακών στοιχείων του μικροελεγκτή, χρησιμοποιήθηκαν οι Hardware Abstraction Layer (HAL) drivers από το framework της ST. Για το περιφερειακό στοιχείο USB του μικροελεγκτή χρησιμοποιήθηκε το USB stack που παρέχεται από την ST. Για την διασύνδεση του μικροελεγκτή με τα ολοκληρωμένα I/O Expanders μέσω διαύλου I²C δημιουργήθηκε η κατάλληλη βιβλιοθήκη συναρτήσεων. Παρακάτω, περιγράφονται τα διακριτά στοιχεία που αποτελούν το firmware του μικροελεγκτή.

Κύρια Διεργασία μικροελεγκτή



Σχήμα 3.12 : Το διάγραμμα ροής της διεργασίας κύριου βρόγχου

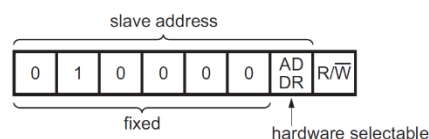
Παραπάνω, στο διάγραμμα ροής παρουσιάζεται η ακολουθία των διεργασιών που εκτελεί το σύστημα κατά την αρχικοποίηση και σε κάθε επανάληψη. Αρχικά, το σύστημα αρχικοποιεί τα περιφερειακά στοιχεία που χρειάζονται. Αυτά αποτελούνται από τον δίαυλο I²C, τον δίαυλο UART, τις εισόδους/εξόδους γενικής χρήσης GPIO, τους timers και τον δίαυλο USB. Στη συνέχεια, μέσω του Nested Vector Interrupt Controller (NVIC) το σύστημα ορίζει τις κατάλληλες προτεραιότητες, αρχικοποιεί τους interrupt handlers και ενεργοποιεί τα interrupts για τους timers, τα GPIO και το USB αντίστοιχα.

Στη συνέχεια, ξεκινάει ο κύριος βρόγχος επαναλήψεων του προγράμματος. Το σύστημα ελέγχει εάν έχει λάβει κάποια εντολή από τον υπολογιστή μέσω του USB. Σε περίπτωση που έχει λάβει κάποια εντολή, αρχικά αποκωδικοποιεί την εντολή και στη συνέχεια την εκτελεί, εφόσον ισχύουν οι προϋποθέσεις. Σε περίπτωση που δεν έχει λάβει κάποια εντολή, προχωράει στο επόμενο βήμα, το οποίο είναι ο έλεγχος για μετάδοση πληροφοριών στον υπολογιστή. Εάν το σύστημα έχει ορίσει ότι υπάρχει κάποιο μήνυμα προς μετάδοση στον υπολογιστή, το μεταδίδει στο συγκεκριμένο στάδιο της διεργασίας.

Αξίζει να τονιστεί ότι στο στάδιο μετάδοσης των μηνυμάτων, έχει οριστεί καθυστέρηση 20ms. Η καθυστέρηση προστέθηκε με σκοπό το debouncing των εισόδων κατά την σύνδεση, καθώς το σύστημα σχεδιάστηκε ώστε να είναι hot-pluggable. Κατά την επαλήθευση του συστήματος, ανιχνεύθηκε ότι ο μεγάλος αριθμός εναλλαγής των λογικών επιπέδων κατά την σύνδεση δημιουργεί συμφόρηση στον δίαυλο USB και κατά συνέπεια σε όλο το σύστημα. Το χρονικό διάστημα της καθυστέρησης ορίστηκε πειραματικά.

Επικοινωνία με τα ολοκληρωμένα I/O Expanders

Η επικοινωνία μεταξύ του μικροελεγκτή και των I/O Expanders γίνεται μέσω του διαύλου I²C. Το κάθε ολοκληρωμένο αποτελείται από ένα σύνολο από registers, οι οποίοι καθορίζουν τις ιδιότητες των Inputs-Outputs. Μέσω ενός συνόλου εντολών [27], ο μικροελεγκτής αποκτά πρόσβαση στους registers ώστε να τροποποιήσει τις ιδιότητες ή τις καταστάσεις των Inputs-Outputs.



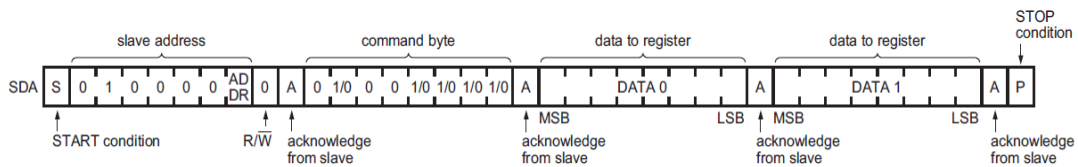
Σχήμα 3.13 : Η προκαθορισμένη διεύθυνση των ολοκληρωμένων I/O Expanders

Η επικοινωνία με τα ολοκληρωμένα γίνεται σε τρία στάδια. Αρχικά, σύμφωνα με το πρωτόκολλο I²C [28], κάθε συνδεδεμένη συσκευή πάνω στον δίαυλο έχει την δική της προκαθορισμένη διεύθυνση και ανταποκρίνεται στα μηνύματα με τα οποία το address byte αντιστοιχεί με την διεύθυνσή της. Τα ολοκληρωμένα I/O Expanders που επιλέχθηκαν αποτελούνται από μια σταθερή, προκαθορισμένη διεύθυνση μεγέθους 7 bits όπως φαίνεται στην παραπάνω εικόνα. Το έβδομο bit της διεύθυνσης είναι hardware selectable και

καθορίζεται μέσω της σχεδίασης του συστήματος. Η σχεδίαση της συσκευής χρησιμοποιεί δύο I/O Expanders, έναν για τις εισόδους και έναν για τις εξόδους του συστήματος. Το όγδοο bit καθορίζει την λειτουργία εγγραφής ή ανάγνωσης από τους registers αντίστοιχα.

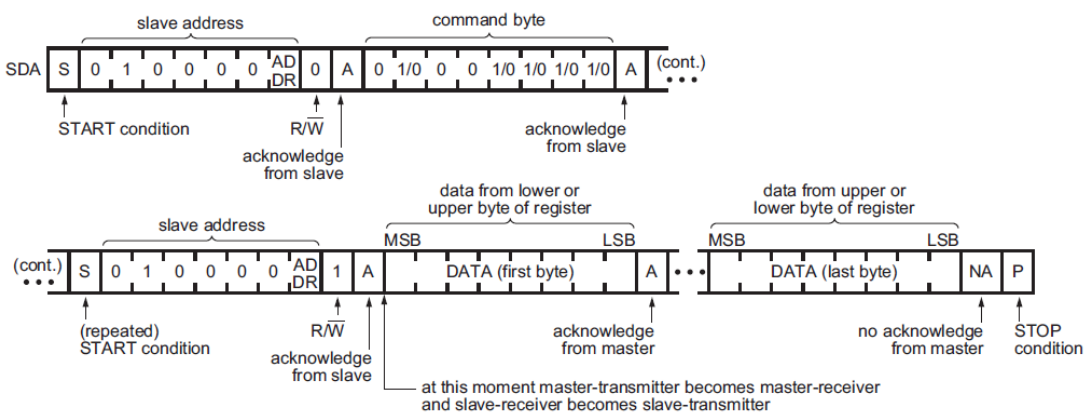
Στο δεύτερο στάδιο, ο μικροελεγκτής μέσω του command byte καθορίζει τον register στον οποίο θέλει να γράψει ή να διαβάσει αντίστοιχα. Το command byte που μεταδίδει ο μικροελεγκτής αποθηκεύεται στον Pointer register, ο οποίος κρατάει την τιμή του register στον οποίο θα γίνουν οι αλλαγές.

Στο τρίτο στάδιο, μεταφέρονται δεδομένα των registers στον διάυλο. Σε περίπτωση εγγραφής, τα δεδομένα κατευθύνονται από τον μικροελεγκτή στο ολοκληρωμένο και γράφονται στον κατάλληλο register. Σε περίπτωση ανάγνωσης, τα δεδομένα κατευθύνονται από το ολοκληρωμένο στον μικροελεγκτή, ώστε να γνωρίζει την κατάσταση των registers.



Σχήμα 3.14 : Ακολουθία εγγραφής δεδομένων σε register ενός I/O Expander

Για την ανάγνωση δεδομένων ένα ολοκληρωμένο, ο μικροελεγκτής πρέπει πρώτα να μεταδώσει την διεύθυνση σε λειτουργία εγγραφής και να υποδείξει τον register που θέλει να διαβάσει, ώστε να αποθηκευτεί στον Pointer register. Στη συνέχεια, ο μικροελεγκτής μεταδίδει την διεύθυνση σε λειτουργία ανάγνωσης, οπότε το ολοκληρωμένο ξεκινά να μεταδίδει στον διάυλο τα δεδομένα του register που αντιστοιχούν στον register που υποδεικνύει ο Pointer register.



Σχήμα 3.15 : Ακολουθία ανάγνωσης δεδομένων από register ενός I/O Expander

Για την διαχείριση της επικοινωνίας στο firmware του μικροελεγκτή, δημιουργήθηκε εκ νέου η βιβλιοθήκη συναρτήσεων `i2c_comm`. Στο αρχείο `i2c_comm.h` βρίσκονται όλες οι διαθέσιμες συναρτήσεις για το interfacing με τα ολοκληρωμένα και στο αρχείο `i2c_comm.c` βρίσκεται η υλοποίησή τους.

Δίαυλος USB

Για την διαχείριση του στοιχείου USB του μικροελεγκτή, χρησιμοποιήθηκε το Middleware της STMicroelectronics, ή αλλιώς USB Stack μέσω του STMCube™ [29]. Το USB Stack παρέχει μια κύρια δομή κώδικα για την διαχείριση του στοιχείου USB, όπου ο προγραμματιστής μπορεί να επεκτείνει ώστε να υλοποιήσει την επικοινωνία.

Η κλάση επικοινωνίας USB που επιλέχθηκε είναι η CDC ή Communications Device Class [30], η οποία ταυτίζεται με ανάγκες λειτουργίας της συσκευής. Η κλάση αυτή, χρησιμοποιείται κυρίως για τον έλεγχο μιας συσκευής και για μετάδοση δεδομένων. Ένα μεγάλο πλεονέκτημα της κλάσης είναι ότι δεν χρειάζεται να υπάρχουν οδηγοί (drivers) ώστε δουλέψει το σύστημα. Η κλάση επιτρέπει την δημιουργία μιας εικονικής σειριακής θύρας, ώστε τα παλαιότερα συστήματα να έχουν την δυνατότητα σύνδεσης με τη συσκευή, ενώ όλα τα νεότερα συστήματα εμπεριέχουν τους Virtual Com Port drivers (VCP) ώστε να συνδέονται με τις εικονικές σειριακές θύρες.

Timers

Ο μικροελεγκτής εκτελεί συγκεκριμένες λειτουργίες του με την βοήθεια τριών timers. Ο πρώτος timer, δημιουργεί ένα timebase χρονικής διάρκειας 1ms, που χρησιμοποιείται για την δημιουργία ωρολογιακών παλμών. Ο δεύτερος timer, δημιουργεί ένα timebase διάρκειας 50ms με σκοπό την περιοδική μετάδοση της κατάστασης των εισόδων για την ενημέρωση της γραφικής διεπαφής σε πραγματικό χρόνο. Ο τρίτος timer με timebase διάρκειας 5sec χρησιμοποιείται για να ελέγχει την κατάσταση της σύνδεσης με την διεπαφή στον υπολογιστή.

Για την παραμετροποίηση των timers, θα πρέπει να οριστούν οι τιμές του Prescaler και του Auto-Reload Register (ARR). Η συνάρτηση που συνδέει τις τιμές του timer με την συχνότητα που θέλουμε να επιτύχουμε δίνονται από την εξής σχέση [31] :

$$\frac{f_{periph}}{Prescaler \times ARR} = f_{timer}$$

όπου :

- f_{periph} = συχνότητα περιφερειακών στοιχείων μικροελεγκτή
- Prescaler = η τιμή του Prescaler
- ARR = η τιμή του Auto-Reload Register
- f_{timer} = συχνότητα του timer

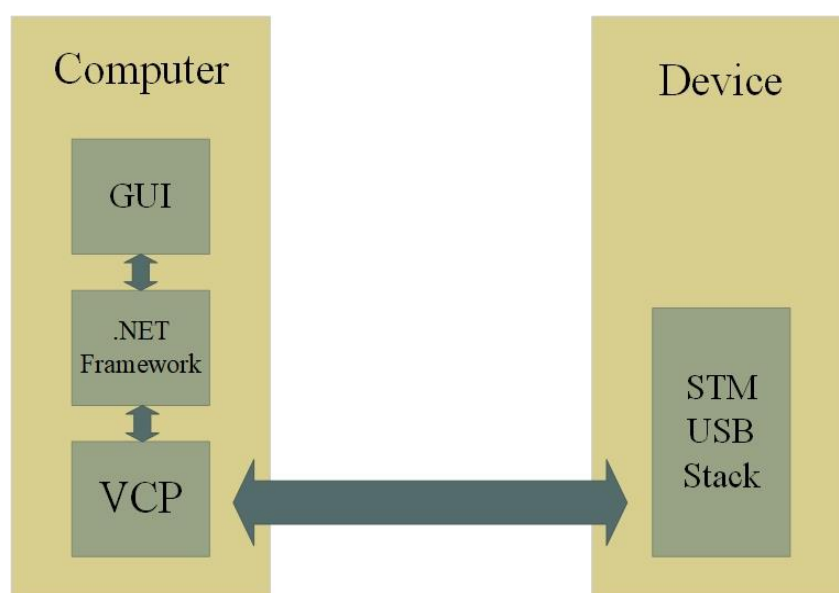
3.5 Γραφική Διεπαφή Χρήστη

Η γραφική διεπαφή χρήστη αποτελεί το δεύτερο μέρος της πλατφόρμας και είναι το αποκλειστικό μέσο με το οποίο ο χρήστης μπορεί να αλληλοεπιδρά με την φυσική διεπαφή της πλατφόρμας. Μέσω της γραφικής διεπαφής, ο χρήστης παρακολουθεί όλα τα σήματα εισόδου, ενώ ταυτόχρονα τροποποιεί τις εξόδους με τον τρόπο που επιθυμεί.

Η γραφική διεπαφή υλοποιήθηκε με γνώμονα την συμβατότητα με παλαιότερες αλλά και μελλοντικές εκδόσεις του λειτουργικού συστήματος των Windows, την αξιόπιστη επικοινωνία με την φυσική διεπαφή και την εύκολη και κλιμακούμενη δυνατότητα προσθήκης λειτουργιών στο γραφικό και λειτουργικό κομμάτι της. Η επιλογή χρήσης της γλώσσας προγραμματισμού C# παράλληλα με το .NET Framework [32] λειτουργιών ορίζει μια σταθερή βάση για την πλήρη λειτουργικότητα του συστήματος, ενώ ταυτόχρονα προσφέρει την δυνατότητα επέκτασης των λειτουργιών πολύ εύκολη, χωρίς την ανάγκη τροποποίησης του κομματιού επικοινωνίας του προγράμματος.

3.5.1 Δομή και Λειτουργικότητα

Η εφαρμογή της γραφικής διεπαφής αποτελεί πολυνηματική διεργασία και αποτελείται από δύο κομμάτια : το κομμάτι των γραφικών και την διεργασία παρασκηνίου. Η διεργασία παρασκηνίου είναι υπεύθυνη για την επικοινωνία της διεπαφής με την συσκευή και για την ενημέρωση των γραφικών στοιχείων σε πραγματικό χρόνο. Το κομμάτι των γραφικών είναι υπεύθυνο για την σωστή απεικόνιση των γραφικών στοιχείων στην οθόνη και την απόκρισή τους στις εντολές του χρήστη. Στην ακόλουθη εικόνα, απεικονίζονται τα δομικά στοιχεία και η ροή της επικοινωνίας μεταξύ του υπολογιστή και της συσκευής.

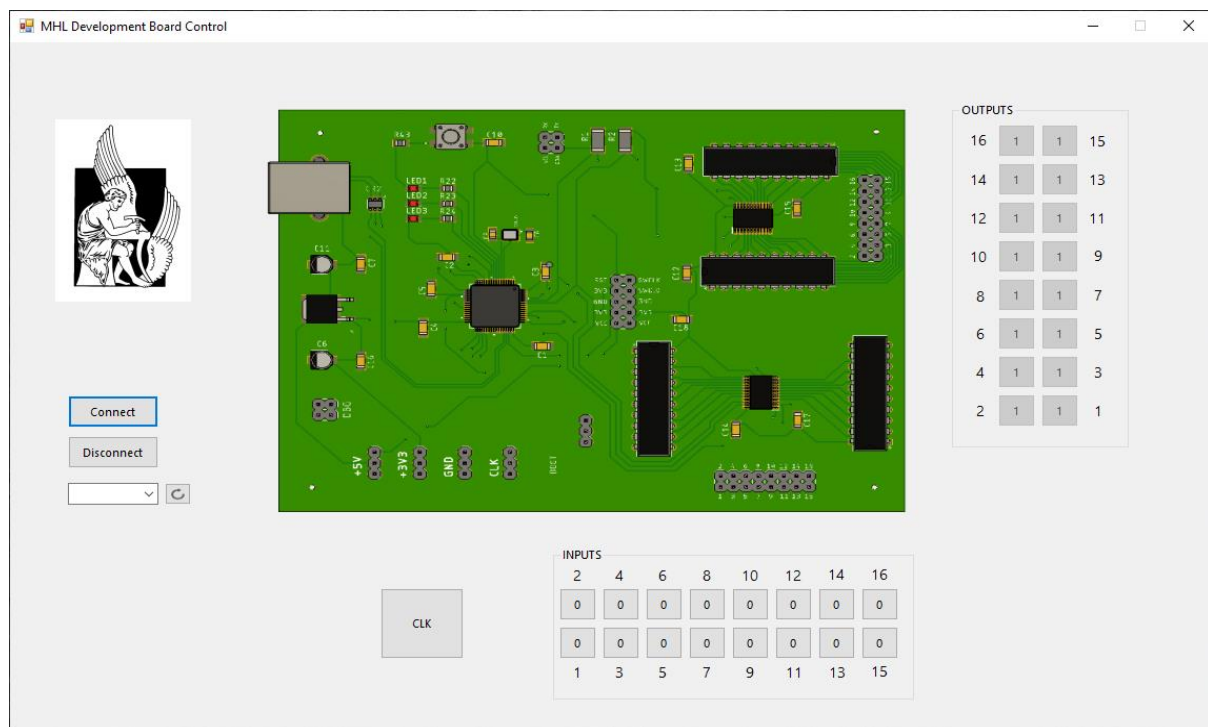


Σχήμα 3.16 : Η ροή της επικοινωνίας μεταξύ του υπολογιστή και της συσκευής. Ως “GUI” συμβολίζεται η γραφική διεπαφή χρήστη, ενώ ως “VCP” η υλοποίηση της εικονικής σειριακής θύρας

Η επικοινωνία της διεπαφής με την εικονική σειριακή θύρα (VCP) επιτυγχάνεται με την χρήση της βιβλιοθήκης *SerialPort Class* [33] του .NET Framework. Το .NET Framework παρέχει την διεπαφή προγραμματισμού εφαρμογών (API) για την αξιόπιστη πρόσβαση και χρήση των περιφερειακών στοιχείων του υπολογιστή, όπως είναι οι σειριακές θύρες. Το πλεονέκτημα της χρήσης αυτού του API είναι η πλήρης συμβατότητα με το λειτουργικό σύστημα, καθώς και η προσβασιμότητα στις θύρες χωρίς την αναγκαία χρήση εξατομικευμένων προγραμμάτων οδήγησης (custom drivers). Η χρήση εξατομικευμένων προγραμμάτων οδήγησης είναι απαγορευτική, καθώς μπορεί να αποτελέσει πρόβλημα σε νεότερες εκδόσεις του λειτουργικού συστήματος, λόγω της διαδικασίας ταυτοποίησης και επαλήθευσης των προγραμμάτων οδήγησης με μια ενοποιημένη βάση δεδομένων. Η καταχώρηση των προγραμμάτων οδήγησης σε βάση δεδομένων θα απαιτούσε αδειοδότηση (licensing) έναντι αντιτίμου, κάτι που ξεπερνά τα πλαίσια χρήσης της πλατφόρμας.

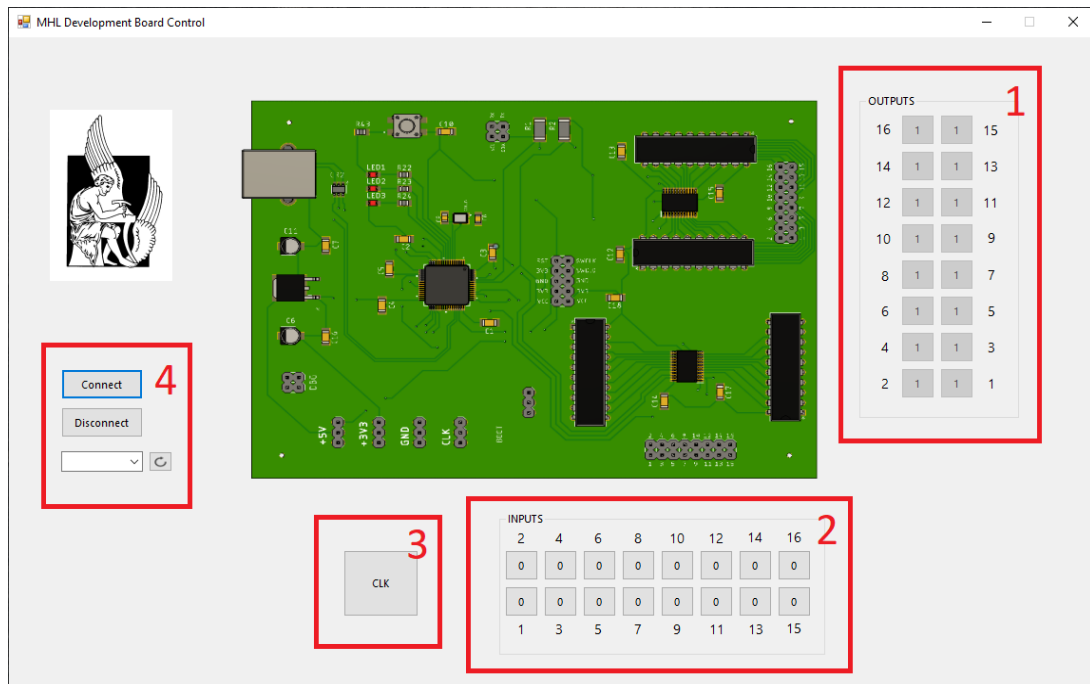
Ακόμη, η επικοινωνία μεταξύ της γραφικής διεπαφής και της συσκευής είναι ασύγχρονη. Η βιβλιοθήκη *SerialPort Class* προσφέρει την δυνατότητα ασύγχρονης επικοινωνίας μέσω event driven development. Κάθε φορά που η συσκευή μεταδίδει κάποια δεδομένα στην διεπαφή, δημιουργείται ένα καινούργιο *event* και καλείται ο *Event Handler* ώστε να αποκωδικοποιήσει τα μηνύματα και να ενημερώσει κατάλληλα τα γραφικά στοιχεία. Με την ασύγχρονη επικοινωνία, η γραφική διεπαφή μειώνει δραστικά την χρήση επεξεργαστικής ισχύος και μνήμης που χρειάζεται για να λειτουργεί, ελαχιστοποιώντας την συνολική επίδραση που έχει στο σύστημα.

3.5.2 Φυσική Διάταξη



Σχήμα 3.17 : Η γραφική διεπαφή «MHL Development Board Control»

Στην παραπάνω εικόνα απεικονίζεται η γραφική διεπαφή του συστήματος. Η γραφική διεπαφή σχεδιάστηκε με σκοπό να παρέχει μια πολύ απλή φυσική διάταξη η οποία είναι συμβατή με όλες τις παλαιότερες εκδόσεις του λειτουργικού συστήματος και εκτελεί αξιόπιστα τον κύριο πυρήνα λειτουργιών. Οι κύριες λειτουργίες του συστήματος, όπως αναλύθηκαν και παραπάνω, είναι ο έλεγχος των εισόδων του Εξωτερικού Λογικού Κυκλώματος, η παρακολούθηση της απόκρισής τους σε πραγματικό χρόνο και ο διακριτός έλεγχος του ρολογιού του κυκλώματος σε περίπτωση όπου αυτό είναι σύγχρονο.



Σχήμα 3.18 : Τα διακριτά στοιχεία της γραφικής διεπαφής «MHL Development Board Control»

Η διεπαφή αποτελείται από τέσσερα κύρια διακριτά στοιχεία :

- 1) Απεικόνιση εξόδων του κυκλώματος : στο στοιχείο με την ονομασία «OUTPUTS» παρουσιάζεται η κατάσταση των εξόδων του λογικού κυκλώματος που έχουν συνδεθεί στην φυσική διεπαφή, σε πραγματικό χρόνο
- 2) Διαχείριση εισόδων του κυκλώματος : μέσω του στοιχείου με την ονομασία «INPUTS», ο χρήστης μπορεί να ορίσει την επιθυμητή κατάσταση των εισόδων του λογικού κυκλώματος
- 3) Δημιουργία ωρολογιακού παλμού : μέσω του στοιχείου «CLK», ο χρήστης δημιουργεί έναν ωρολογιακό παλμό για τον χρονισμό του κυκλώματος
- 4) Σύνδεση με την φυσική διεπαφή : μέσω των στοιχείων σύνδεσης, ο χρήστης επιλέγει την κατάλληλη σειριακή θύρα για την σύνδεση με την φυσική διεπαφή, είτε για την αποσύνδεση από αυτήν

Κεφάλαιο 4

Hardware και Σχεδίαση φυσικής διεπαφής

Στην παρούσα διπλωματική εργασία, η φυσική διεπαφή που σχεδιάστηκε αποτελείται από ένα ενσωματωμένο σύστημα. Ενσωματωμένο Σύστημα καλείται το εξειδικευμένο υπολογιστικό σύστημα που αποτελείται από έναν μικροεπεξεργαστή, μνήμη και περιφερειακά με δικές τους εισόδους/εξόδους και έχει ως στόχο να εκτελεί μια συγκεκριμένη λειτουργία. Το σύστημα καλείται «Ενσωματωμένο» διότι αποτελεί κομμάτι ενός ευρύτερου συστήματος που δεν είναι απαραίτητα ηλεκτρονικό, ενώ τυπικά χρησιμοποιείται κυρίως για τον έλεγχο του συστήματος στο οποίο είναι ενσωματωμένο. Σε αντίθεση με τα κοινά υπολογιστικά συστήματα που έχουν σχεδιαστεί για να είναι ευέλικτα και να καλύπτουν ένα μεγάλο εύρος λειτουργιών, τα Ενσωματωμένα συστήματα έχουν σχεδιαστεί για να εκτελούν πολύ συγκεκριμένες λειτουργίες που συχνά θα πρέπει να ικανοποιούν χρονικούς περιορισμούς, εφόσον χρησιμοποιούνται ευρέως για τον έλεγχο φυσικών συστημάτων σε πραγματικό χρόνο.

Σε αυτήν την ενότητα περιγράφεται η επιλογή του hardware και η διαδικασία σχεδίασης της φυσικής διεπαφής. Αρχικά, γίνεται αναφορά στα βασικά μέρη και λειτουργίες ενός μικροελεγκτή. Στη συνέχεια περιγράφεται ο μικροελεγκτής και οι σχεδιαστικές τεχνικές επιλογές που επιλέχθηκαν για την σχεδίαση του νέου συστήματος. Ακόμη, αναλύεται το συμπληρωματικό hardware που επιλέχθηκε με σκοπό την επέκταση και την προστασία των εισόδων, την συνδεσιμότητα με τον υπολογιστή και την καλύτερη ακρίβεια του συστήματος. Έπειτα, αναλύεται η συνολική σχεδίαση μεταξύ του μικροελεγκτή και των επιμέρους κομματιών. Τέλος, παρουσιάζεται το layout του hardware σε τυπωμένο κύκλωμα.

4.1 Χαρακτηριστικά Ενσωματωμένων Συστημάτων

Τα ενσωματωμένα συστήματα, αποτελούν πλέον αναπόσπαστο κομμάτι της καθημερινότητας των ανθρώπων, με την λειτουργικότητά τους να είναι αναγκαία και την ύπαρξή τους συχνά μη αντιληπτή. Χρήσεις όπως τα συστήματα ABS και Cruise Control του αυτοκινήτου, το GPS, το «έξυπνο σπίτι», ο βηματοδότης, οι φωτογραφικές μηχανές και οι εκτυπωτές έως πιο σύνθετες εφαρμογές όπως ο έλεγχος μιας γραμμής παραγωγής, των συστημάτων ψύξης ενός πυρηνικού σταθμού ενέργειας ή των επιφανειών ελέγχου ενός αεροσκάφους, αποτελούν μόνο ένα κομμάτι από όλες τις εφαρμογές που χρησιμοποιούν ενσωματωμένα συστήματα για την λειτουργία τους σήμερα.

Για να μπορούν τα ενσωματωμένα συστήματα να εκτελέσουν από απλές έως πιο σύνθετες εφαρμογές, θα πρέπει να έχουν συγκεκριμένα ποιοτικά χαρακτηριστικά τα οποία συνοψίζονται στα εξής :

Αξιοπιστία

Η αξιοπιστία αποτελεί το κυριότερο χαρακτηριστικό των ενσωματωμένων συστημάτων, διότι αυτά πολλές φορές χρησιμοποιούνται σε safety-critical ή mission-critical εφαρμογές. Σε αυτές τις εφαρμογές, η σωστή λειτουργία του συστήματος είναι απολύτως αναγκαία, καθώς σε περίπτωση βλάβης του συστήματος οι ζημιές μπορεί να είναι καταστροφικές ή και θανάσιμες. Έτσι, είναι εμφανές ότι το σύστημα δεν θα πρέπει να παρουσιάζει συχνές και απρόβλεπτες βλάβες.

Απόκριση σε πραγματικό χρόνο

Τα ενσωματωμένα συστήματα πρέπει να είναι ικανά να ανταποκρίνονται σε πραγματικό χρόνο (ή τουλάχιστον να έχουν την γρηγορότερη δυνατή απόκριση) για τους ίδιους λόγους που αναφέρθηκαν και πριν. Για παράδειγμα, ένα σύστημα ψύξης ενός αντιδραστήρα σε εργοστάσιο παραγωγής ενέργειας, θα πρέπει να είναι ικανό να ανιχνεύσει την αύξηση της θερμοκρασίας και να ανοίξει ανάλογα την βαλβίδα για την ψύξη μέσα σε ένα χρονικό περιθώριο. Εάν το σύστημα δεν είναι ικανό να αποκριθεί σε πραγματικό χρόνο, χάνει την δυνατότητα πλήρους ελέγχου, συνεπώς και την αξιοπιστία του.

Ανθεκτικότητα στο περιβάλλον λειτουργίας

Τα ενσωματωμένα συστήματα χρησιμοποιούνται συχνά σε περιβάλλοντα με αντίξοες συνθήκες με υγρασία, πολύ υψηλές ή χαμηλές θερμοκρασίες, σκόνη, υψηλές πιέσεις ή ηλεκτρομαγνητική ακτινοβολία όπως πχ. ένα αντλιοστάσιο ύδρευσης, μια γραμμή παραγωγής ή ένα διαστημικό όχημα. Είναι απαραίτητο λοιπόν στο κομμάτι της σχεδίασης του συστήματος να ληφθούν υπ' όψη οι παράγοντες αυτοί και να υλοποιηθούν μηχανισμοί που θα προστατεύουν το σύστημα.

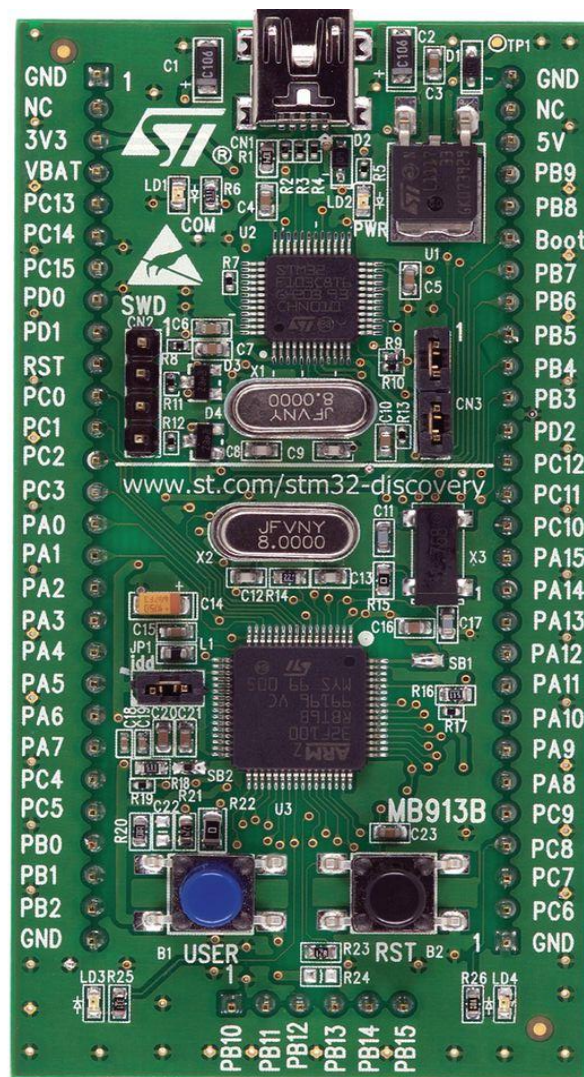
Ενεργειακή Απόδοση

Πολύ συχνά, τα ενσωματωμένα συστήματα τροφοδοτούνται από πηγές ηλεκτρικής ενέργειας, με τη μορφή αποθηκευμένης ενέργειας σε κάποιο μέσο αποθήκευσης – συνήθως μπαταρίες - ενώ σε πιο σπάνιες περιπτώσεις, με ανανεώσιμες πηγές ενέργειας. Αυτές οι πηγές ηλεκτρικής ενέργειας όμως παρουσιάζουν συγκεκριμένους περιορισμούς ως προς την κατανάλωση ρεύματος του συστήματος. Για να αποτελεί το σύστημα βιώσιμη επιλογή, θα πρέπει η κατανάλωσή του να βρίσκεται ανάμεσα σε αποδεκτά όρια κατανάλωσης ενέργειας, πχ. ένα

κινητό τηλέφωνο με μόνο μια ώρα διαθέσιμης χρήσης δεν αποτελεί βιώσιμη επιλογή. Τα τελευταία χρόνια οι εταιρείες στον χώρο των ημιαγωγών καινοτομούν ώστε να δημιουργήσουν την νέα γενιά ολοκληρωμένων με τις ελάχιστες καταναλώσεις ενέργειας (ultra low power electronics).

4.2 Πλατφόρμα ανάπτυξης συστήματος

Η πλατφόρμα με την οποία έγινε δυνατή η ανάπτυξη, ο έλεγχος και η επαλήθευση του συστήματος είναι η STM32F072B-DISCO της σειράς STM32F0 της STMicroelectronics, η οποία φαίνεται παρακάτω.



Σχήμα 4.1 : Η πλατφόρμα ανάπτυξης STM32F072B-DISCO

Η χρήση της αναπτυξιακής πλατφόρμας για την ανάπτυξη του συστήματος αποτελεί μονόδρομο, καθώς μας προσφέρει όλα τα απαραίτητα εργαλεία που χρειαζόμαστε για τον προγραμματισμό και την διασύνδεση του μικροελεγκτή σε χαμηλό κόστος. Από το παραπάνω σχήμα, μπορούμε να συμπεράνουμε ότι η αναπτυξιακή πλατφόρμα διαθέτει μια σειρά

λειτουργικών χαρακτηριστικών, πέραν της μονάδας του μικροελεγκτή. Αυτά, μεταξύ άλλων είναι :

1. Ενσωματωμένο ST-LINK programmer/debugger
2. USB Full-speed connector
- 3 . Φωτοдиодους LED
- 4 . Κρύσταλλο 8MHz και ταλαντωτή 32KHz
5. Push buttons
6. Pin headers
7. JTAG configuration header
8. Voltage Source configuration jumpers
9. Boot configuration header

Επίσης, η πλατφόρμα ενσωματώνει και πρόσθετη λειτουργικότητα, η οποία δεν είναι σχετική με την ανάπτυξη του συστήματος. Αντίθετα, οι λειτουργίες που απαριθμήθηκαν παραπάνω είναι απολύτως αναγκαίες. Η συγκεκριμένη πλατφόρμα, επιλέχθηκε διότι ως κύριο μικροελεγκτή για το σύστημα επιλέχθηκε ο μικροελεγκτής STM32F072RB με αρχιτεκτονική ARM Cortex M0, για λόγους που αναφέρονται στη συνέχεια.

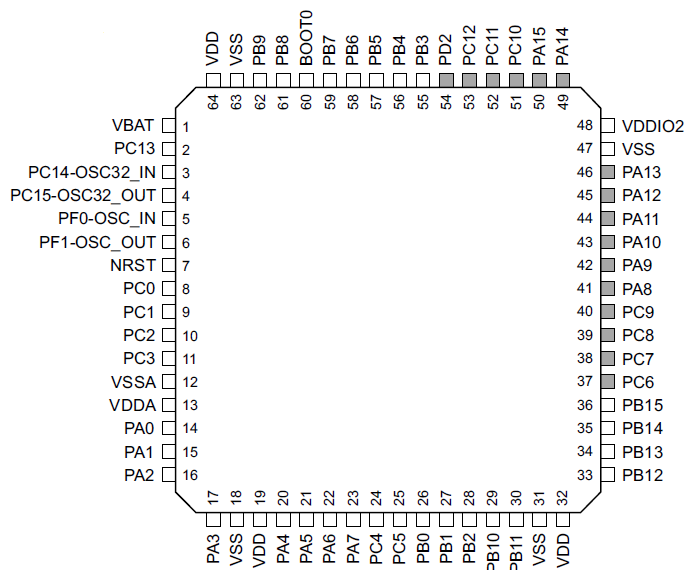
4.3 Μικροελεγκτής

Για την υλοποίηση του συστήματος, επιλέχθηκε ο μικροελεγκτής STM32F072RB από την STMicroelectronics. Ο μικροελεγκτής είναι βασισμένος σε αρχιτεκτονική ARM Cortex M0 και προσφέρει μια πληθώρα περιφερειακών συστημάτων, οι οποίες ικανοποιούν όλες τις προϋποθέσεις που ορίστηκαν για το νέο σύστημα. Αρχικά, ενσωματώνει αποκλειστική διεπαφή για συσκευές USB Full-speed, ώστε να αντιμετωπιστεί το πρόβλημα της συνδεσιμότητας. Επίσης, περιέχει όλα τα αναγκαία περιφερειακά για επικοινωνία με τα υπόλοιπα στοιχεία του συστήματος. Ακόμη, η επεξεργαστική ισχύς είναι παραπάνω από αρκετή, ενώ σε συνδυασμό με την αρχιτεκτονική ARM, η προσθήκη περαιτέρω λειτουργικότητας στο σύστημα δεν θα αποτελέσει πρόβλημα στο μέλλον. Ακόλουθα, παρουσιάζονται τα χαρακτηριστικά του μικροελεγκτή.

Ο μικροελεγκτής STMicroelectronics STM32F072RB διαθέτει τα εξής :

- Επεξεργαστή Cortex M0 32bit αρχιτεκτονικής ARM
- 128Kbytes In-System μνήμη Flash
- 16Kbytes μνήμη SRAM με parity check
- Μονάδα ελέγχου CRC
- Επιλογές λειτουργίας για χαμηλή κατανάλωση : Sleep, Stop, Standby
- Εσωτερικό ταλαντωτή RC 48MHz με Clock Recovery System

- 47 Εισόδους/εξόδους γενικού σκοπού
- Interrupt Vectors για όλες τις εισόδους/εξόδους
- Έναν 12-bit analog to digital converter (ADC)
- Real time clock
- Επτά 16-bit timers
- Έναν 32-bit timer
- Ανεξάρτητο watchdog timer
- Εσωτερικούς πολλαπλασιαστές για τον έλεγχο ρολογιού του συστήματος και των περιφερειακών
- Δύο διεπαφές I2C High-Speed και Fast Mode Plus
- Τέσσερις διεπαφές USART
- Διεπαφή USB 2.0 Full-speed
- Δύο διεπαφές SPI
- Μια διεπαφή CAN
- Διεπαφή Serial-Wire Debug (SWD)

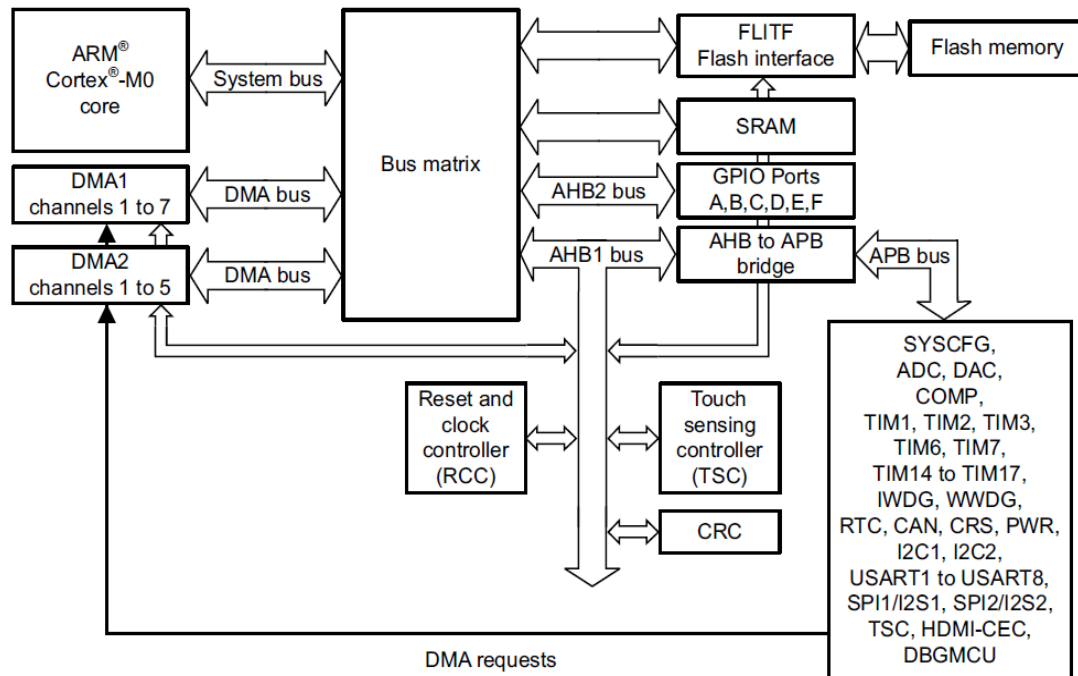


Σχήμα 4.2 : Σχηματικό διάγραμμα ακροδεκτών του μικροελεγκτή

4.3.1 Αρχιτεκτονική

Μία αφαιρετική εκδοχή της αρχιτεκτονικής του συστήματος, παρουσιάζεται στο σχήμα 4.3. Όπως φαίνεται και στο σχήμα, τα κύρια blocks που αποτελούν το σύστημα είναι ο επεξεργαστής Cortex M0, οι μνήμες Flash και SRAM, οι είσοδοι/εξοδοί γενικής χρήσης

(GPIOs), το Direct Memory Access module, 2 δίαυλοι Advanced High-performance Bus (AHB), ο δίαυλος Advanced Peripheral Bus (APB), ένα AHB to APB bridge καθώς και μια πληθώρα από περιφερειακά modules.



Σχήμα 4.3 : Block diagram της αρχιτεκτονικής του μικροελεγκτή STM32F072RB

Οι δίαυλοι Advanced High-performance Bus (AHB) και Advanced Peripheral Bus (APB) είναι δύο σημαντικά στοιχεία του συστήματος, καθώς ευθύνονται για την επικοινωνία μεταξύ των μονάδων του συστήματος. Όλα τα περιφερειακά του μικροελεγκτή, όπως οι timers και οι διεπαφές επικοινωνίας I²C και UART χρησιμοποιούν το APB και το AHB ώστε να μοιραστούν πληροφορίες με τον επεξεργαστή και τις υπόλοιπες μονάδες του συστήματος. Γι' αυτό, η σωστή επιλογή των ρολογιών τους και ο χρονισμός τους με τις υπόλοιπες μονάδες του συστήματος είναι αναγκαία για την λειτουργία του συστήματος. Ακόμη, η μονάδα «Bus Matrix» του συστήματος είναι υπεύθυνη για το bus arbitration στο σύστημα, δηλαδή την δυνατότητα να δίνει τον έλεγχο του διαύλου σε άλλες μονάδες του συστήματος που τον ζητούν.

4.4 Χρονισμός και συχνότητα λειτουργίας συστήματος

Αναλύοντας τους περιορισμούς και τις απαιτήσεις του συστήματος, και λαμβάνοντας υπ' όψη τους οδηγούς του κατασκευαστή, ο χρονισμός του συστήματος υλοποιήθηκε με εξωτερικό κρύσταλλο (High Speed External or HSE) υψηλής ακριβείας συχνότητας $f_{OSC_IN} = 32\text{MHz}$. Στο φύλλο χαρακτηριστικών του μικροελεγκτή, αναφέρεται ότι για την σωστή λειτουργία της περιφερειακής διεπαφής USB είναι απαραίτητη πηγή ρολογιού υψηλής ακριβείας, συχνότητας

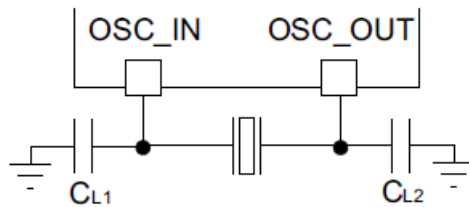
$f_{USB} = 48\text{MHz}$. Ακόμη, αναφέρεται ότι η ονομαστική μέγιστη συχνότητα της εξωτερικής πηγής ρολογιού είναι $f_{OSC_IN\ MAX} = 32\text{MHz}$.

Για να επιτευχθεί λοιπόν η συχνότητα λειτουργίας f_{OSC_IN} , πρέπει να χρησιμοποιηθεί το εσωτερικό σύστημα ελέγχου παλμών ρολογιού Phase-Locked Loop ή αλλιώς PLL. Το σύστημα ελέγχου παλμών ρολογιού PLL, είναι ένα σύστημα το οποίο μέσω ενός βρόγχου ανάδρασης, χρησιμοποιεί ένα σήμα εισόδου και ανάλογα, παράγει ένα σήμα εξόδου με φάση συναρτήσει της φάσης του σήματος εισόδου. Στην περίπτωση του μικροελεγκτή, το σύστημα PLL χρησιμοποιείται για τον πολλαπλασιασμό των παλμών του ρολογιού. Στην συγκεκριμένη περίπτωση, το PLL πολλαπλασιάζει τους παλμούς κατά έναν παράγοντα $PLL_Mul = 1.5$, ώστε η συχνότητα του συστήματος f_{SYS} να μπορεί να καλύψει τις ανάγκες της περιφερειακής διεπαφής USB. Η συχνότητα συστήματος f_{SYS} υπολογίζεται σύμφωνα με την σχέση [34]:

$$f_{SYS} = f_{OSCIN} \times PLL_Mul$$

οπότε για ονομαστικές τιμές $f_{OSC_IN} = 32\text{MHz}$ και $PLL_Mul = 1.5$, η συχνότητα συστήματος $f_{SYS} = 48\text{MHz}$ είναι κατάλληλη για την σωστή λειτουργία της διεπαφής USB. Στο σχήμα 4.5 παρουσιάζεται το clock tree του μικροελεγκτή.

Για την επιλογή του κρυστάλλου και την σχεδίαση του κυκλώματος τροφοδοσίας, λήφθηκαν υπ' όψη οι προδιαγραφές του πρωτοκόλλου USB, καθώς και οι προδιαγραφές του συστήματος εξωτερικού ρολογιού του μικροελεγκτή. Στο κομμάτι "Data Signaling Rate" των προδιαγραφών του πρωτοκόλλου, επισημαίνεται ότι το περιθώριο λάθους (data signaling tolerance) σε Full-speed mode είναι $\pm 0.25\%$ ή 2.500ppm . Θα πρέπει λοιπόν η επιλογή του κρυστάλλου να προϋποθέτει frequency tolerance $f_{TOL} \leq 2.500\text{ppm}$. Πράγματι, ο κρύσταλλος που επιλέχθηκε προσφέρει frequency tolerance $f_{TOL} = 10\text{ppm}$ ή 0.001% .



Σχήμα 4.4 : Κύκλωμα εξωτερικής πηγής ρολογιού του συστήματος

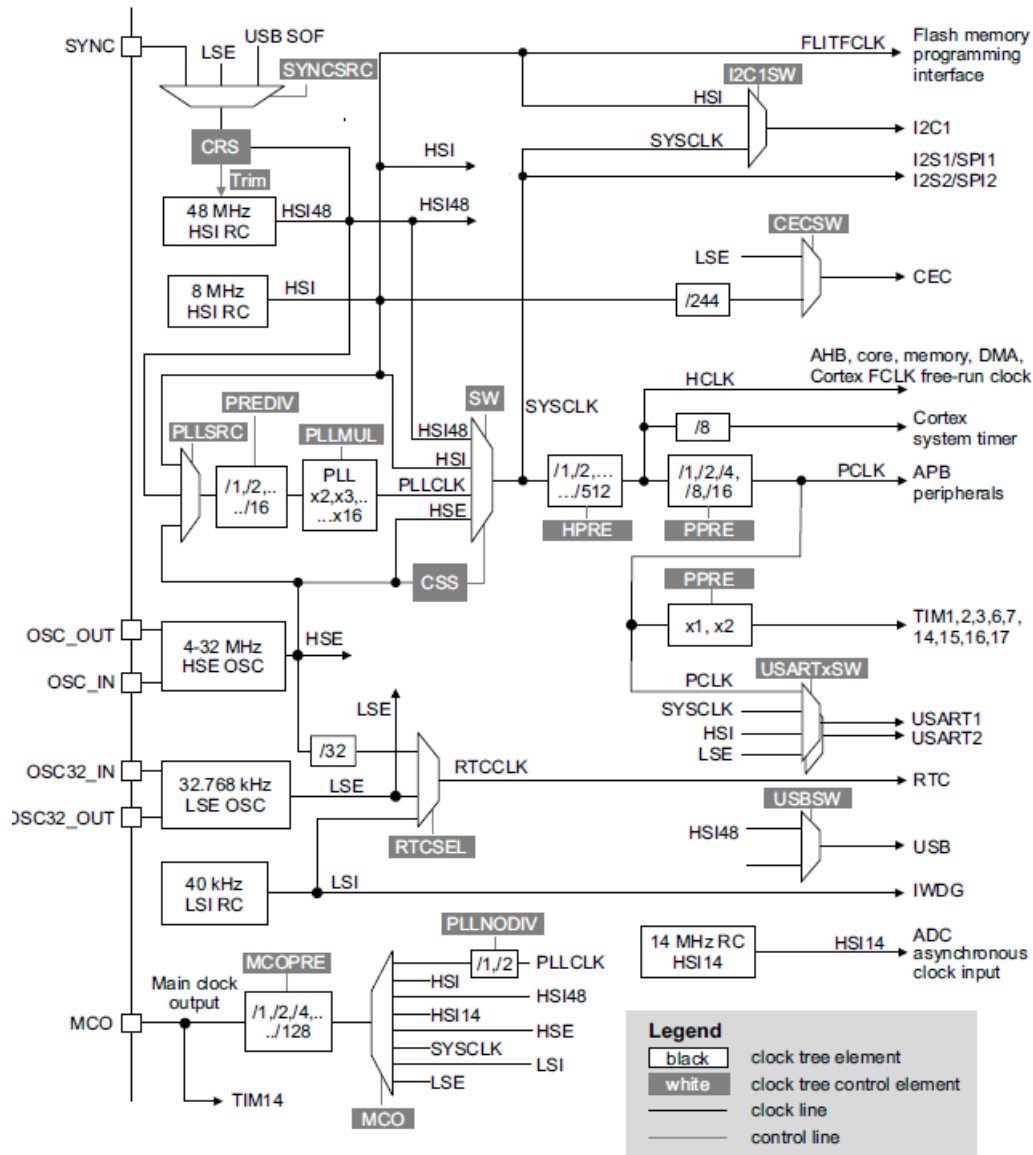
Το κύκλωμα της εξωτερικής πηγής ρολογιού αποτελείται από τον κρύσταλλο Q και δύο πυκνωτές (load capacitors) C_{L1} και C_{L2} , όπως παρουσιάζεται στο σχήμα 4.4. Οι χωρητικότητες των πυκνωτών υπολογίζονται από την ακόλουθη σχέση [35]:

$$C_L = \frac{C_{L1} \times C_{L2}}{C_{L1} + C_{L2}} + C_s$$

όπου :

- C_L = Load Capacitance of the crystal
- C_s = Stray capacitance of the circuit
- $C_{L1} = C_{L2}$ = Capacitance of the external capacitors

Η χωρητικότητα C_s εκφράζει την χωρητικότητα του τυπωμένου κυκλώματος, καθώς και των συνδέσεων του μικροελεγκτή στο κύκλωμα. Στην περίπτωση αυτή θεωρείται αμελητέα, δηλαδή $C_s = 0$. Για ονομαστική τιμή $C_L = 10\text{pF}$, υπολογίζεται $C_{L1} = C_{L2} = 20\text{pF}$ για τους δύο πυκνωτές.



Σχήμα 4.5 : Το clock-tree του μικροελεγκτή

Στη συνέχεια, έγινε ανάλυση για την συμβατότητα του ταλαντωτή του μικροελεγκτή με τον συγκεκριμένο κρύσταλλο, ως προς την εκκίνηση και την ευστάθεια της ταλάντωσης. Θεωρητικά, για να ξεκινήσει η ταλάντωση και να φτάσει σε μία ευσταθή κατάσταση, ο ταλαντωτής θα πρέπει να παρέχει ένα κέρδος ικανό να αντισταθμίσει τις απώλειες της ταλάντωσης και να προσφέρει την ενέργεια για την συνεχή αύξησή της μέχρι να φτάσει στην ευσταθή της κατάσταση. Αφότου η ταλάντωση βρεθεί στην ευσταθή κατάσταση, η ενέργεια που παρέχεται στον ταλαντωτή εξισώνεται με την ενέργεια που εκλύεται από την ταλάντωση.

Για να είναι το σύστημα ταλάντωσης ευσταθές, θα πρέπει να ισχύει η συνθήκη [35] :

$$gain_{margin} > 5$$

όπου :

$$gain_{margin} = \frac{g_m}{g_{mcrit}}$$

όπου :

- g_m = διαγωγιμότητα ταλαντωτή
- g_{mcrit} = ελάχιστη απαιτούμενη διαγωγιμότητα ταλαντωτή για διατήρηση ευσταθούς ταλάντωσης

Η g_{mcrit} υπολογίζεται σύμφωνα με την σχέση :

$$g_{mcrit} = 4 \times ESR \times (2\pi F)^2 \times (C_0 + C_L)^2$$

όπου :

- ESR = Equivalent Series Resistance
- F = Crystal nominal frequency
- C_0 = Shunt capacitance of the crystal
- C_L = Nominal load capacitance of the crystal

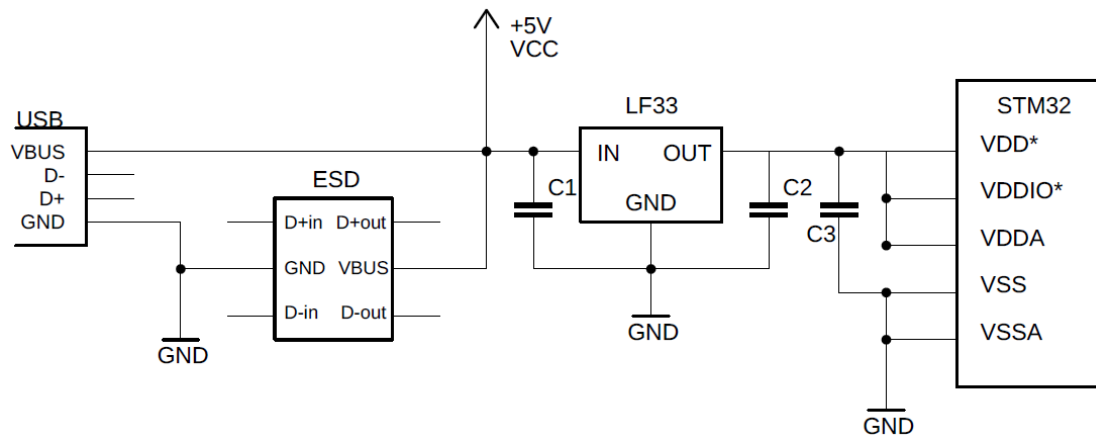
Με χαρακτηριστικά $ESR = 40\Omega$, $F = 32\text{MHz}$, $C_0 = 0$, $C_L = 10\text{pF}$ και $g_m = 10\text{mA/V}$ το περιθώριο κέρδους υπολογίζεται $gain_{margin} = 15.47$, οπότε η συνθήκη ευστάθειας ικανοποιείται.

4.5 Τροφοδοσία τάσης του συστήματος

Σύμφωνα με τις προδιαγραφές που ορίστηκαν, το νέο σύστημα θα πρέπει να είναι ευέλικτο και φορητό, ώστε να μπορεί να χρησιμοποιηθεί και εκτός του εργαστηριακού χώρου. Για να αποφευχθεί η ανάγκη χρήσης περισσότερων εξαρτημάτων, το σύστημα χρησιμοποιεί ως αποκλειστική πηγή τροφοδοσίας τον H/Y που συνδέεται, μέσω του διαύλου USB. Αυτό επιτυγχάνεται με την χρήση του μικροελεγκτή αρχιτεκτονικής ARM που χρησιμοποιήθηκε, έναντι της προηγούμενης σχεδίασης η οποία έκανε χρήση ενός μικροελεγκτή AVR.

Επειδή η παροχή ρεύματος που προσφέρει ο υπολογιστής μέσω της θύρας είναι περιορισμένος (500mA σύμφωνα με τις προδιαγραφές του πρωτοκόλλου USB2.0), η σχεδίαση του νέου συστήματος βασίστηκε στην ελαχιστοποίηση της κατανάλωσης ρεύματος στα 30mA, σε σχέση με την κατανάλωση του προηγούμενου συστήματος όπου είναι 200-400mA σε κατάσταση αναμονής. Η κατανάλωση 200-400mA, δηλαδή της τάξεως του 40-80% της διαθέσιμης ενέργειας σε περίπτωση αποκλειστικής τροφοδοσίας μέσω της θύρας του υπολογιστή, είναι απαγορευτική καθώς δεν αφήνει αρκετό περιθώριο για την οδήγηση των εξωτερικών κυκλωμάτων που θα συνδεθούν στην πλατφόρμα. Αντίθετα, το νέο σύστημα με κατανάλωση ~30mA κάνει την τροφοδοσία αποκλειστικά μέσω θύρας εφικτή, καθώς αφήνει αρκετό περιθώριο για την οδήγηση των εξωτερικών κυκλωμάτων.

Ο μικροελεγκτής λειτουργεί με τάση τροφοδοσίας έως 3.6V, ενώ τα υπόλοιπα στοιχεία του κυκλώματος με τάση τροφοδοσίας 5V. Γι' αυτό το λόγο, το σύστημα έχει δύο power rails, ένα τροφοδοτούμενο στα 5V και ένα στα 3.3V αντίστοιχα. Για την μετατροπή από 5V σε 3.3V για τον μικροελεγκτή χρησιμοποιείται low-dropout regulator LF33. Στο ακόλουθο σχήμα παρουσιάζεται το κύκλωμα τροφοδοσίας του μικροελεγκτή.

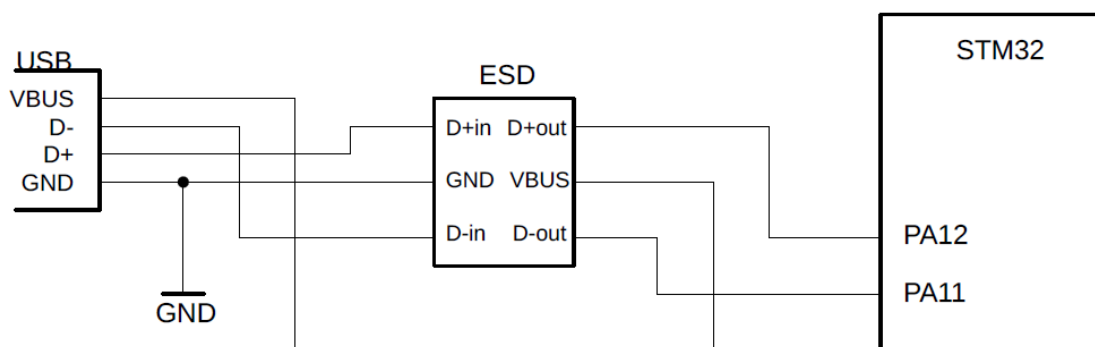


Σχήμα 4.6 : Κύκλωμα τροφοδοσίας του μικροελεγκτή και των ολοκληρωμένων κυκλωμάτων

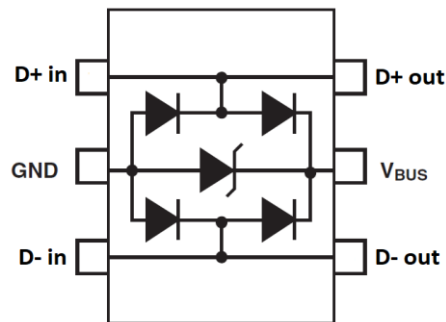
4.6 Ο διάυλος USB

Ο διάυλος USB υλοποιήθηκε μέσω της αποκλειστικής διεπαφής USB που προσφέρει ο μικροελεγκτής. Τα σήματα που αποτελούν το πρωτόκολλο είναι η τροφοδοσία διαύλου +5V, η γείωση και το διαφορικό ζεύγος σημάτων D+ και D- για την μεταφορά των δεδομένων.

Για τη συμμόρφωση του συστήματος με τις προδιαγραφές του πρωτοκόλλου USB, αλλά και για την προστασία της συσκευής και του υπολογιστή, προστέθηκε το ολοκληρωμένο κύκλωμα προστασίας ηλεκτροστατικής εκφόρτισης (ESD protection module) USBLC6. Το ολοκληρωμένο αποτελείται από διόδους καταστολής μεταβατικής κατάστασης (transient voltage suppression diodes), οι οποίες προστατεύουν το κύκλωμα σε περίπτωση υπέρτασης. Ακόμη, οι γραμμές του διαφορικού ζεύγους D+ και D- στο τυπωμένο κύκλωμα, σχεδιάστηκαν να είναι κοντά και να έχουν όμοια μήκη, ώστε να αλληλοαναιρούνται τα φαινόμενα ηλεκτρομαγνητικού θορύβου. Παρακάτω, παρουσιάζονται το κύκλωμα του διαύλου USB, καθώς και το λειτουργικό διάγραμμα του κυκλώματος προστασίας ηλεκτροστατικής εκφόρτισης.



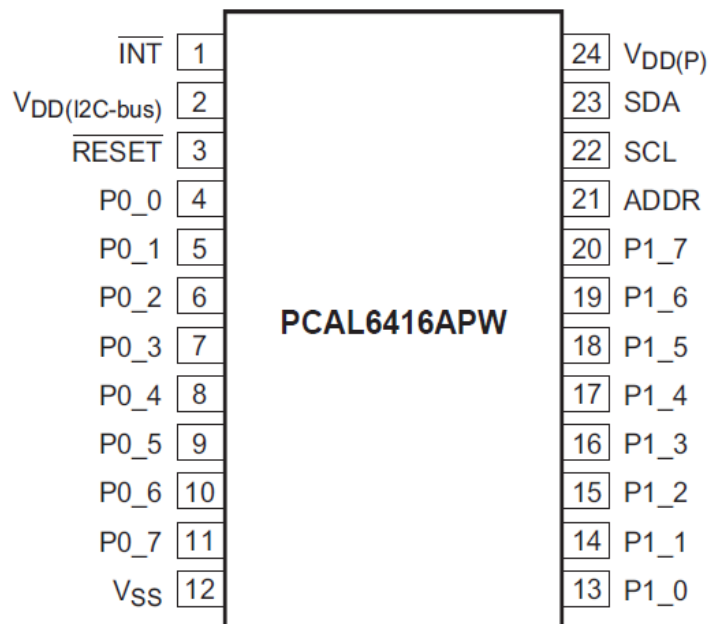
Σχήμα 4.7 : Κύκλωμα του διαύλου USB



Σχήμα 4.8 : Λειτουργικό διάγραμμα του ολοκληρωμένου κυκλώματος προστασίας ηλεκτροστατικής εκφόρτισης USBLC6

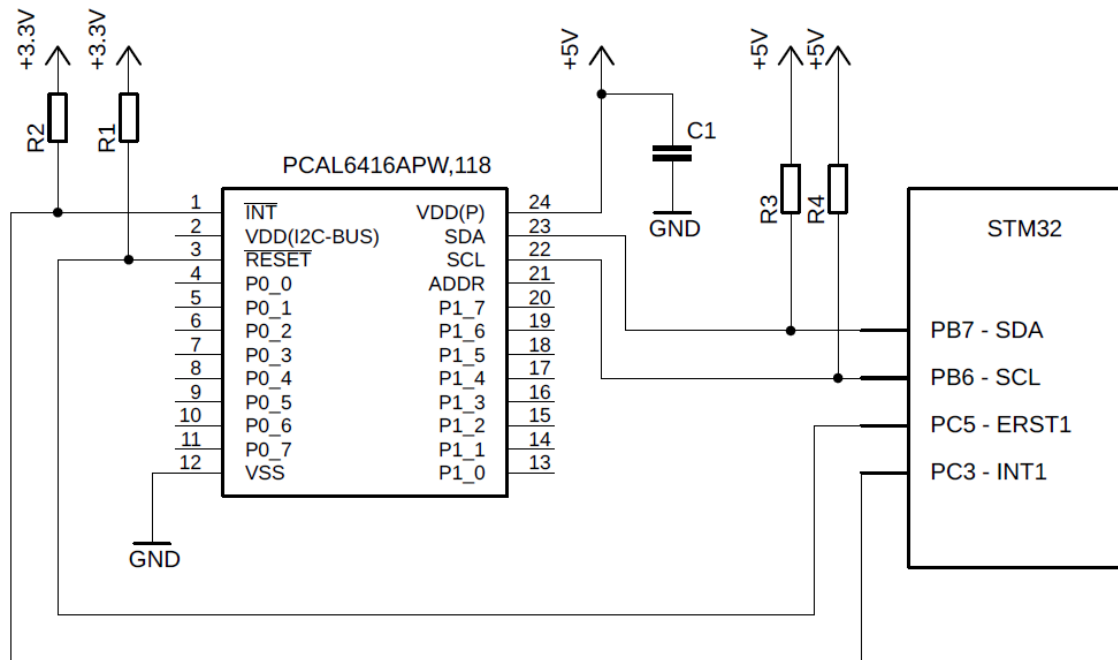
4.7 Τα ολοκληρωμένα I²C to GPIO

Για να είναι ικανή η αναπτυξιακή πλατφόρμα να χρησιμοποιηθεί για τα διάφορα κυκλώματα του εργαστηρίου, θα πρέπει να προσφέρει έναν επαρκή αριθμό εισόδων και εξόδων στους χρήστες. Τον ρόλο της επέκτασης των διαθέσιμων πόρων έχουν τα ολοκληρωμένα I/O Expanders.



Σχήμα 4.9 : Το ολοκληρωμένο κύκλωμα PCAL6416A

Τα ολοκληρωμένα που επιλέχθηκαν είναι τα PCAL6416A της NXP. Τα συγκεκριμένα προσφέρουν από 2 πόρτες των 8 προγραμματιζόμενων εισόδων/εξόδων, πρωτόκολλο I²C, τάση λειτουργίας έως 5.5V, ακροδέκτη διευθυνσιοδότησης ολοκληρωμένου και δυνατότητα interrupt για αλλαγές στις καταστάσεις των εισόδων. Στην σχεδίαση χρησιμοποιήθηκε ένα ολοκληρωμένο για τις εισόδους και ένα για τις εξόδους του συστήματος. Παρακάτω, παρουσιάζεται η διασύνδεση του κάθε ολοκληρωμένου με τον μικροελεγκτή.

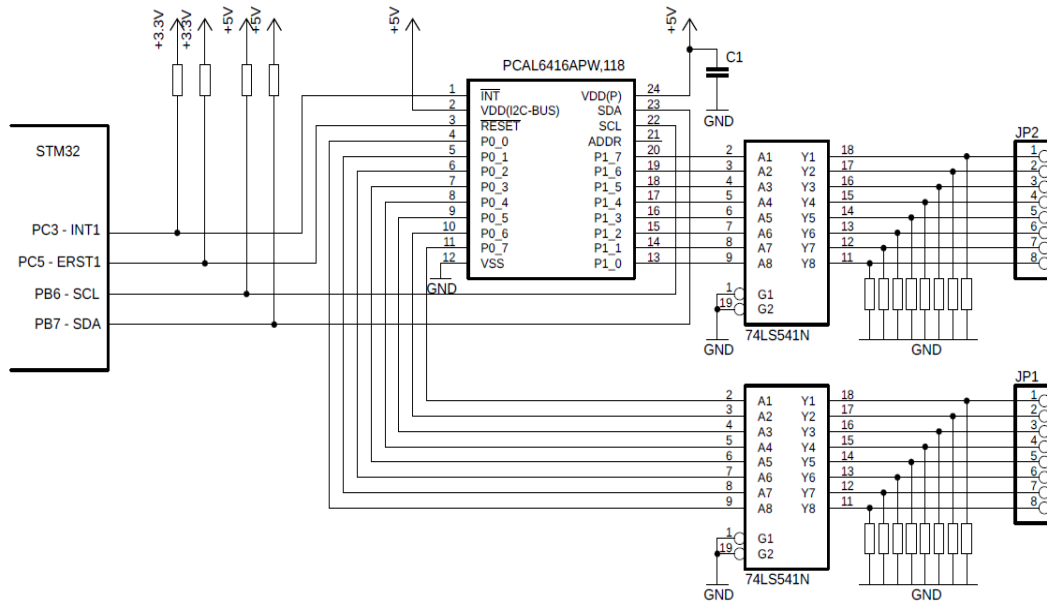


Σχήμα 4.10 : Διασύνδεση μεταξύ των I/O Expanders και του μικροελεγκτή

4.8 Προστασία ακροδεκτών συστήματος

Η προστασία των ολοκληρωμένων κυκλωμάτων του συστήματος αποτελεί προδιαγραφή υψίστης σημασίας, καθώς σε περίπτωση απώλειας οποιουδήποτε ολοκληρωμένου κυκλώματος, η φυσική διεπαφή παύει να λειτουργεί και χρειάζεται αντικατάσταση. Είναι εμφανές ότι σε τέτοια την περίπτωση, η ενσωμάτωση της πλατφόρμας στον χώρο του εργαστηρίου δεν θα αποτελούσε βιώσιμη επιλογή, καθώς η διαδικασία κατασκευής είναι περίπλοκη και οι πόροι του εργαστηρίου περιορισμένοι.

Για τον σκοπό αυτό, στη σχεδίαση του συστήματος προστέθηκαν buffers – line drivers, ώστε σε περίπτωση λάθος διασύνδεσης ενός εξωτερικού κυκλώματος, το μέγεθος της ζημιάς που δημιουργείται να μειώνεται από επίπεδο συστήματος, σε επίπεδο ενός εξαρτήματος. Σε περίπτωση λάθος διασύνδεσης του εξωτερικού κυκλώματος, επηρεάζεται μόνο η λειτουργικότητα των buffers, ενώ ταυτόχρονα το σύστημα σχεδιάστηκε με τρόπο, ώστε οι buffers προστασίας να μπορούν να αντικαθίστανται εύκολα, χωρίς την χρήση κάποιου εργαλείου. Παρακάτω, παρουσιάζεται η συνδεσμολογία των ακροδεκτών του συστήματος.



Σχήμα 4.11 : Συνδεσμολογία μεταξύ του μικροελεγκτή και των ακροδεκτών του συστήματος

Στην συνδεσμολογία που παρουσιάζεται παραπάνω, ανάμεσα στους buffers προστασίας και τους φυσικούς ακροδέκτες του συστήματος, οι γραμμές είναι ενωμένες με pull-down αντιστάσεις. Ο σκοπός των pull-down αντιστάσεων, είναι για να κρατάνε την κατάσταση των εισόδων σε μία σταθερή λογική κατάσταση, όταν οι φυσικοί ακροδέκτες του συστήματος δεν είναι συνδεδεμένοι σε κάποιο κύκλωμα, αλλιώς η τιμή εισόδου του ακροδέκτη είναι απροσδιόριστη και τυχαία.

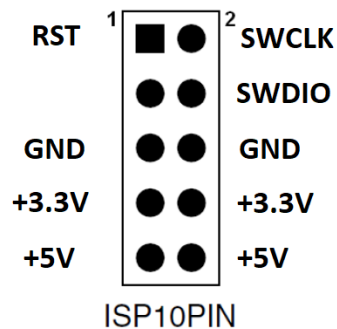
Οι pull-down αντιστάσεις που χρησιμοποιήθηκαν έχουν τιμή $R_{PD} = 1k\Omega$, ικανές να παρέχουν την λογική μετάβαση σε χαμηλό δυναμικό σε πολύ μικρό χρόνο, μειώνοντας τον χρόνο απόκρισης του συστήματος. Το ρεύμα που θα καταναλώνει κάθε αντίσταση συνδεδεμένη σε παροχή τάσης $V_{CC} = 5V$ θα είναι :

$$I = \frac{V}{R} = \frac{5V}{1k\Omega} = 5mA$$

Για το σύνολο των 16 pull-down αντιστάσεων που αντιστοιχούν στις 16 εισόδους του συστήματος, θα υπάρχει συνολική κατανάλωση ρεύματος $I = 80\text{mA}$.

4.9 Προγραμματισμός μικροελεγκτή

Για την δυνατότητα προγραμματισμού του μικροελεγκτή, εφόσον βρίσκεται ήδη στην φυσική διεπαφή, η σχεδίαση περιλαμβάνει μια θύρα προγραμματισμού 10 ακροδεκτών σύμφωνα με τις προδιαγραφές του κατασκευαστή.



Σχήμα 4.12 : Υποδοχή Serial Wire Debug (SWD) In-System Programming

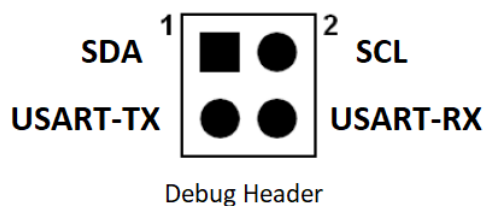
Ακόμη, παρουσιάζεται ο πίνακας με την περιγραφή των σημάτων της διεπαφής προγραμματισμού του μικροελεγκτή.

Σήμα	Ακροδέκτης	I/O	Περιγραφή
+5V	9,10	-	Τροφοδοσία 5V
+3.3V	7,8	-	Τροφοδοσία 3.3V
SWDIO	4	Είσοδος/Εξοδος	Σήμα δεδομένων προγραμματισμού
SWCLK	2	Είσοδος	Σειριακό ρολόι
RST	1	Είσοδος	Reset
GND	5,6	-	Γείωση

Πίνακας 4.1 : Σήματα της διεπαφής προγραμματισμού της φυσικής διεπαφής

4.10 UART Debug Interface

Για την διευκόλυνση του μηχανικού να τροποποιήσει ή να επεκτείνει την λειτουργικότητα της φυσικής διεπαφής, στη σχεδίαση του συστήματος εμπεριέχεται διεπαφή σειριακής επικοινωνίας UART. Ακόμη, στην ίδια διάταξη ο μηχανικός έχει πρόσβαση και στον δίαυλο I²C του μικροελεγκτή για την ανάλυση της επικοινωνίας μεταξύ του μικροελεγκτή και των ολοκληρωμένων περιφερειακών I/O Expanders. Στην ακόλουθη εικόνα, παρουσιάζεται η διάταξη των σημάτων της διεπαφής.



Σχήμα 4.13 : Διάταξη της διεπαφής σειριακής επικοινωνίας

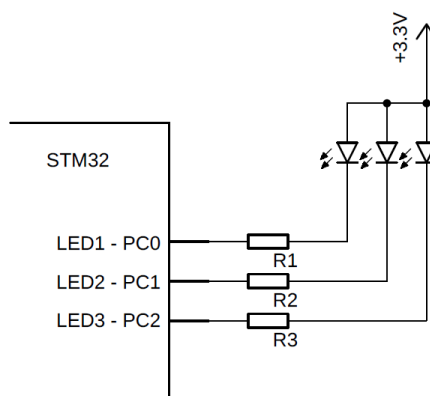
Ακόλουθα, ο πίνακας περιγραφής των σημάτων :

Σήμα	Ακροδέκτης	Πρωτόκολλο	Περιγραφή
SDA	1	I ² C	Αμφίδρομη μεταφορά δεδομένων
SCL	2	I ² C	Σειριακό ρολόι
USART-TX	3	UART	Σειριακή αποστολή
USART-RX	4	UART	Σειριακή λήψη

Πίνακας 4.2 : Σήματα της διεπαφής αποσφαλμάτωσης

4.11 Φωτοдиодοι κατάστασης συστήματος

Η σχεδίαση του συστήματος προσφέρει τρεις φωτοдиодους κατάστασης του συστήματος, με σκοπό την ορθή χρήση της από τον χρήστη και την συντήρησή της από το προσωπικό του εργαστηρίου. Το κύκλωμα των φωτοдиодων παρουσιάζεται στο ακόλουθο σχήμα.



Σχήμα 4.14 : Κύκλωμα φωτοдиодων κατάστασης συστήματος

Ακόλουθα, ο πίνακας περιγραφής των φωτοдиодων :

Φωτοдиодος	Χρώμα	Ακροδέκτης	Λειτουργία
LED1	Κόκκινο	PC0	Κατάσταση τροφοδοσίας
LED2	Κίτρινο	PC1	Κατάσταση σύνδεσης περιφερειακών
LED3	Μπλε	PC2	Κατάσταση σύνδεσης USB

Πίνακας 4.3 : Σήματα των φωτοдиодων κατάστασης συστήματος

- LED1: Η ένδειξη της φωτοδιόδου σηματοδοτεί εάν υπάρχει τροφοδοσία στο σύστημα ή όχι. Εφόσον ο μικροελεγκτής τροφοδοτείται με επαρκή τάση και λειτουργεί ομαλά, η ένδειξη ανάβει.
- LED2: Η ένδειξη της φωτοδιόδου σηματοδοτεί εάν υπάρχει επικοινωνία μεταξύ του μικροελεγκτή και των περιφερειακών ολοκληρωμένων I/O Expanders. Ο μικροελεγκτής μέσω πρωτοκόλλου I²C, στέλνει ένα σήμα στην διεύθυνση που έχει οριστεί για τα ολοκληρωμένα, ώστε να ελέγξει εάν λαμβάνει απάντηση από αυτά. Εφόσον λάβει απάντηση, σημαίνει ότι τα ολοκληρωμένα I/O Expanders είναι λειτουργικά και λαμβάνουν μηνύματα στη σωστή διεύθυνση. Αντίθετα, απουσία της ένδειξης σηματοδοτεί πρόβλημα στα ολοκληρωμένα και θα πρέπει να διερευνηθεί.
- LED3: Η ένδειξη της φωτοδιόδου σηματοδοτεί εάν υπάρχει επικοινωνία μεταξύ της φυσικής διεπαφής και του H/Y μέσω USB. Αρχικά, με την επίτευξη επικοινωνίας της φυσικής διεπαφής με την γραφική διεπαφή χρήστη στον H/Y η ένδειξη ανάβει, ενώ περιοδικά ο H/Y στέλνει πακέτα στην φυσική διεπαφή ώστε να κρατήσει την σύνδεση σταθερή. Εάν η φυσική διεπαφή παύει να λαμβάνει τα πακέτα αυτά, η σύνδεση τερματίζεται και η ένδειξη σβήνει.

4.12 Εργαλεία ανάπτυξης Λογισμικού (Firmware)

Η ανάπτυξη λογισμικού του μικροελεγκτή αρχιτεκτονικής ARM έγινε μέσω του λογισμικού STM32CubeIDE. Επίσης, για τον έλεγχο της ορθής λειτουργίας του μικροελεγκτή χρησιμοποιήθηκε το εργαλείο STM Studio. Για το In-System-Programming της φυσικής διεπαφής χρησιμοποιήθηκε το εργαλείο STM32CubeProg ενώ για την περιφερειακή λειτουργικότητα USB του μικροελεγκτή χρησιμοποιήθηκε το STM USB Stack. Όλα τα παραπάνω προσφέρονται από την STMicroelectronics.

4.13 Εργαλεία Σχεδίασης Κυκλώματος

Η σχεδίαση των κυκλωμάτων έγινε με τη βοήθεια του εργαλείου EAGLE της Autodesk. Με τη βοήθεια του εργαλείου, σχεδιάστηκε το πλήρες κύκλωμα της φυσικής διεπαφής παράλληλα με το τυπωμένο κύκλωμα. Οι βιβλιοθήκες των εξαρτημάτων που χρησιμοποιήθηκαν παράχθηκαν από το εργαλείο SamacSys της Mouser και UltraLibrarian, ενώ όσα δεν προσφέρονταν δημιουργήθηκαν στο EAGLE. Για την απεικόνιση των φυσικών διαστάσεων της διεπαφής, χρησιμοποιήθηκε το πρόγραμμα Fusion 360.

4.14 Εκτύπωση και συναρμολόγηση τυπωμένου κυκλώματος

Για την εκτύπωση του κυκλώματος αρχικά, δημιουργήθηκε ένα πρωτότυπο μέσω της βοήθειας του Εργαστηρίου Τηλεπικοινωνιών. Στη συνέχεια, τα τυπωμένα κυκλώματα προήλθαν από εξωτερικό πάροχο. Η συναρμολόγηση των τυπωμένων κυκλωμάτων πραγματοποιήθηκε στο εργαστήριο Μικροεπεξεργαστών και Υλικού.

Κεφάλαιο 5

Επαλήθευση του Συστήματος

Για την ανάπτυξη και την αποσφαλμάτωση του συστήματος χρησιμοποιήθηκε η πλατφόρμα STM32F072B-DISCO όπως αναφέρεται και στην ενότητα 3.2. Ακόμη, στο σχήμα 4.1 απεικονίζεται η πλατφόρμα ανάπτυξης.

5.1 Περιβάλλον δοκιμής και αποσφαλμάτωση στο στάδιο ανάπτυξης του συστήματος

Στο αρχικό στάδιο της υλοποίησης, το setup δοκιμών αποτελούνταν από την πλατφόρμα και τα ολοκληρωμένα κυκλώματα I/O Expanders NXP PCAL6416A, τα οποία ήταν soldered σε breakout boards. Ολόκληρο το στήσιμο υλοποιήθηκε πάνω σε breadboard με τις συνδέσεις μεταξύ της πλατφόρμας ανάπτυξης και των ολοκληρωμένων να γίνεται με απλά καλώδια. Σε πρώτο στάδιο, μέσω της συμπληρωματικής θύρας USB που παρέχει η πλατφόρμα, ελέγχθηκε η συνδεσιμότητα του μικροελεγκτή με τον υπολογιστή μέσω του διαύλου USB, ώστε να τροποποιηθεί κατάλληλα το USB Stack που χρησιμοποιήθηκε, και να επαληθευτεί η αξιόπιστη επικοινωνία μεταξύ τους. Ορίστηκαν όλες οι τροποποιήσεις που αφορούν τις κλάσεις επικοινωνίας του πρωτοκόλλου USB και όλα τα attributes που περιγράφουν το hardware. Η αποσφαλμάτωση και η επικοινωνία έγιναν μέσω σειριακού terminal από τον υπολογιστή, ώστε να ελεγχθεί η σωστή λήψη και μετάδοση δεδομένων.

Στη συνέχεια, ελέγχθηκε η σωστή διασύνδεση και η επικοινωνία με τα ολοκληρωμένα κυκλώματα. Μέσω ενός συνόλου εντολών για επικοινωνία μέσω διαύλου I²C, επαληθεύτηκε η σωστή λειτουργικότητα και επικοινωνία των ολοκληρωμένων. Ακολούθησε η ανάπτυξη της βιβλιοθήκης λειτουργιών μέσω του διαύλου I²C με τα ολοκληρωμένα ενώ παράλληλα γινόταν η πλήρης αποσφαλμάτωσή της.

Έπειτα, ακολούθησε η διαδικασία σχεδίασης του πλήρους κυκλώματος που προοριζόταν για τοποθέτηση σε τυπωμένο κύκλωμα (PCB). Αφιερώθηκε αρκετός χρόνος στην σχεδίαση του κυκλώματος, καθώς για την υλοποίησή του πρέπει να ληφθούν υπ' όψη όλες οι διαφορετικές παράμετροι που ορίζει ο κατασκευαστής, σε όλα τα φυλλάδια που αφορούν την συγκεκριμένη σχεδίαση. Μετά την σχεδίαση του κυκλώματος, και την προσθήκη επιπλέον hardware για την προστασία του, ακολούθησε η διαδικασία εύρεσης όλων των διακριτών ηλεκτρονικών στοιχείων που είναι συμβατά με το σύστημα.

Ακόλουθα, έχοντας την λίστα με τα κατάλληλα υλικά (bill of materials), ακολούθησε το κομμάτι σχεδίασης του τυπωμένου κυκλώματος. Ορίστηκαν όλες οι παράμετροι του τυπωμένου κυκλώματος, σύμφωνα με τις προδιαγραφές των ηλεκτρονικών στοιχείων που την απαρτίζουν. Για κάθε ηλεκτρονικό εξάρτημα δημιουργήθηκε βιβλιοθήκη για το αποτύπωμά του στο τυπωμένο κύκλωμα. Στη συνέχεια, ολοκληρώθηκε η σχεδίαση του τυπωμένου κυκλώματος και δημιουργήθηκαν πρωτότυπα. Κατά την αποσφαλμάτωση του τυπωμένου κυκλώματος, παρατηρήθηκε ότι το αποτύπωμα του ρυθμιστή τάσης (voltage regulator) δεν δημιουργήθηκε σωστά από το εργαλείο, οπότε το αποτύπωμα δημιουργήθηκε εκ νέου χειροκίνητα.

Τέλος, δημιουργήθηκε η γραφική διεπαφή χρήστη. Κατά την δημιουργία της, επαληθεύτηκε η ικανότητα μετάδοσης και λήψης από τη συσκευή, μεταδίδοντας συγκεκριμένες ακολουθίες από bytes κάθε φορά.

5.2 Επαλήθευση λειτουργίας

Η επαλήθευση της ορθής λειτουργίας του συστήματος, πραγματοποιήθηκε μέσω παρατήρησης της λειτουργίας του μικροελεγκτή σε πραγματικό χρόνο και την δοκιμή του συστήματος με πραγματικές εργαστηριακές ασκήσεις.

Αρχικά, μέσω του ολοκληρωμένου περιβάλλοντος ανάπτυξης STM32CubeIDE έγινε παρατήρηση της λειτουργίας του μικροελεγκτή σε πραγματικό χρόνο. Οι αντίστοιχοι registers που ευθύνονται για τον έλεγχο των περιφερειακών στοιχείων του μικροελεγκτή όπως τα modules για επικοινωνία I²C, USB και στοιχεία όπως GPIO παρουσίαζαν τις κατάλληλες τιμές και τις σωστές μεταβολές τους κατά την λειτουργία. Ακόμη, στο firmware του μικροελεγκτή προστέθηκαν καθολικές (global) μεταβλητές με τις τιμές των timers του συστήματος. Οι τιμές αυτές ιχνηλατήθηκαν με την βοήθεια την βοήθεια του προγράμματος STMStudio, το οποίο τις καταγράφει και τις εμφανίζει σε πραγματικό χρόνο.

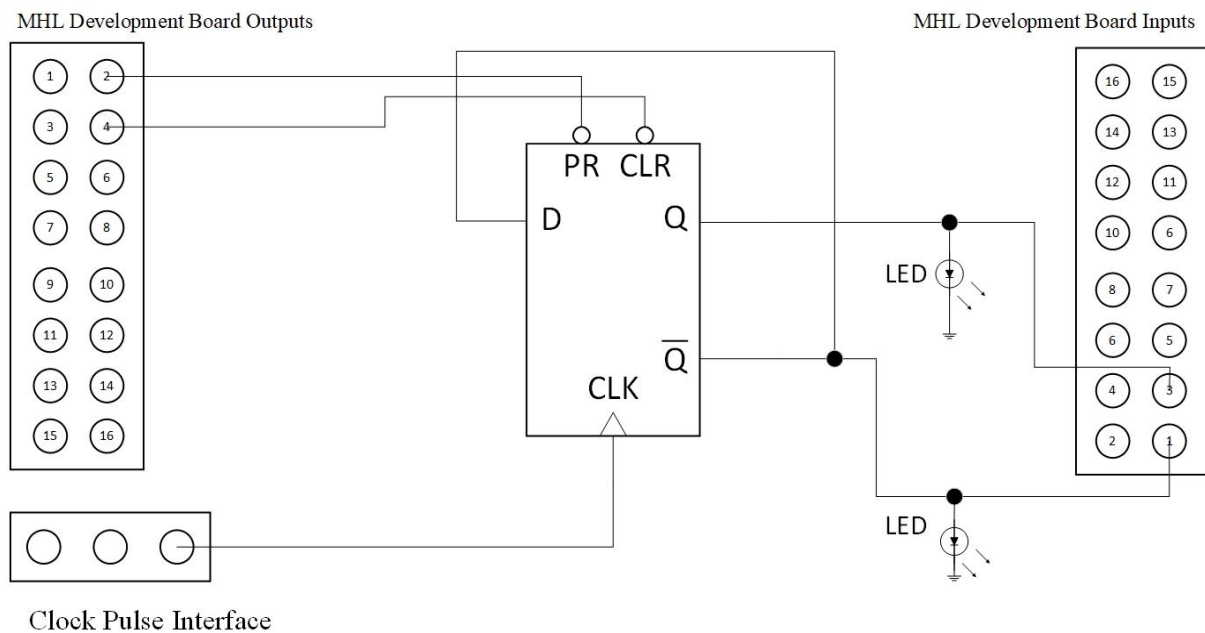
Ακόμη, έγινε λειτουργική δοκιμή του συστήματος χρησιμοποιώντας τα ολοκληρωμένα κυκλώματα που εκτελούνται στο εργαστήριο. Χρησιμοποιήθηκαν ολοκληρωμένα κυκλώματα με πύλες AND, NAND, OR οι οποίες τροφοδοτούνταν αποκλειστικά μέσω της φυσικής διεπαφής, ενώ οι εισοδοί και οι εξοδοί τους ήταν συνδεδεμένες στο σύστημα. Αλλάζοντας τις καταστάσεις των εισόδων κάθε φορά και παίρνοντας τις κατάλληλες εξόδους (σύμφωνα με την λειτουργικότητα των ολοκληρωμένων) επιβεβαιώσαμε την λειτουργία των λογικών πυλών.

Η επιβεβαίωση λειτουργίας του συστήματος με σύγχρονα στοιχεία έγινε με την βοήθεια των D flip-flops. Χρησιμοποιώντας το ολοκληρωμένο 74LS74 και τροφοδοτώντας το αποκλειστικά μέσω της φυσικής διεπαφής, έγινε λεπτομερής παρατήρηση για την επιθυμητή λειτουργία του συστήματος. Συνδέοντας την είσοδο D και τα σήματα PR και CLR με τις ελεγχόμενες εξόδους της φυσικής διεπαφής, τις εξόδους Q και Q' στις εισόδους της διεπαφής

και το σήμα CLK στις επαφές γεννήτριας παλμοσειρών του συστήματος, εξετάσαμε την συμπεριφορά του κυκλώματος. Ακόμη, στο κύκλωμα συνδέθηκαν δύο LEDs στις εξόδους Q και Q' του flip-flop ώστε να διασταυρωθούν οι καταστάσεις που παρουσιάζονται στην γραφική διεπαφή με τις πραγματικές καταστάσεις, οι οποίες μπορούν να παρατηρηθούν μέσω των δύο LEDs.

Δίνοντας ωρολογιακούς παλμούς στο σύστημα και αλλάζοντας τις καταστάσεις της εισόδου D, παρατηρείται η σωστή μετάβαση των εξόδων Q και Q' στην κατάσταση της εισόδου D εκείνη την χρονική στιγμή. Τα LEDs που είναι συνδεδεμένα και αυτά στις εξόδους Q και Q' επιβεβαιώνουν τις καταστάσεις που παρουσιάζονται στην γραφική διεπαφή.

Στην συνέχεια έγινε έλεγχος σε συνδεσμολογία του D flip-flop, όπου η είσοδος D είναι συνδεδεμένη στην έξοδο Q' του flip-flop. Με την δημιουργία ωρολογιακών παλμών, το σύστημα φαίνεται να μεταβαίνει συνεχώς μεταξύ των δύο καταστάσεων, επιβεβαιώνοντας την αναμενόμενη λειτουργία του flip-flop και επαληθεύοντας τις ενδείξεις κατάστασης που φαίνονται στην γραφική διεπαφή αλλά και στα LEDs. Στην ακόλουθη εικόνα παρουσιάζεται η συνδεσμολογία.



Σχήμα 5.1 : Συνδεσμολογία κυκλώματος επαλήθευσης λειτουργίας με σύγχρονα στοιχεία

Με τον παραπάνω τρόπο επιβεβαιώνεται η σωστή λειτουργία του συστήματος. Αρχικά, οι εξοδοί της φυσικής διεπαφής μπορούν να αλλάζουν λογικές καταστάσεις μέσω της γραφικής διεπαφής ελέγχου, ελέγχοντας με αυτόν τον τρόπο τις εισόδους των εξωτερικών λογικών κυκλωμάτων του χρήστη. Ακόμη, οι λογικές καταστάσεις των εξόδων του λογικού κυκλώματος παρουσιάζονται κανονικά και σε πραγματικό χρόνο στην γραφική διεπαφή του συστήματος. Έπειτα, οι ωρολογιακοί παλμοί που δημιουργούνται αλλάζουν τις καταστάσεις του κυκλώματος, επιβεβαιώνοντας ότι οι παλμοί έχουν την κατάλληλη διάρκεια για τον έλεγχο ρολογιού των σύγχρονων κυκλωμάτων.

Τέλος, εξετάστηκε η συνδεσμολογία του κυκλώματος της 4^{ης} εργαστηριακής άσκησης του εργαστηρίου. Χρησιμοποιώντας το ολοκληρωμένο κύκλωμα 74LS00 για τις πύλες NAND και το ολοκληρωμένο κύκλωμα 74LS74 για flip-flops, υλοποιήθηκε το κύκλωμα που υλοποιεί την μηχανή πεπερασμένων καταστάσεων της 4^{ης} εργαστηριακής άσκησης. Ενώνοντας τις εισόδους D1 και D2 των δύο flip-flops στο σύστημα και δίνοντάς τους ωρολογιακούς παλμούς, παρατηρήθηκε ότι η μηχανή πεπερασμένων καταστάσεων ακολουθεί την προβλεπόμενη ακολουθία καταστάσεων κάθε φορά. Με αυτόν τον τρόπο, επιβεβαιώνεται η δυνατότητα ελέγχου και ο χρονισμός κυκλωμάτων που αποτελούνται από έναν αριθμό διαφορετικών ολοκληρωμένων κυκλωμάτων.

Κεφάλαιο 6

Συμπεράσματα

6.1 Απολογισμός

Σκοπός της διπλωματικής εργασίας ήταν η υλοποίηση μιας αναπτυξιακής πλατφόρμας η οποία αποτελεί βοηθητικό εργαλείο για τους φοιτητές του εργαστηρίου στην υλοποίηση των ασκήσεων του εργαστηρίου. Η αναπτυξιακή πλατφόρμα θα έπρεπε να ξεπερνά όλα τα προβλήματα της προηγούμενης προσπάθειας που έγινε, ώστε να αποτελεί μια βιώσιμη λύση για το εργαστήριο.

Η φυσική διεπαφή που σχεδιάστηκε, είναι υπεύθυνη για την αυτόνομη τροφοδοσία, παρακολούθηση και τροποποίηση των παραμέτρων των λογικών κυκλωμάτων σε πραγματικό χρόνο. Η φυσική διεπαφή είναι βασισμένη σε αρχιτεκτονική ARM και χρησιμοποιεί τον μικροελεγκτή STM32F072RB της STMicroelectronics. Ο μικροελεγκτής που επιλέχθηκε προσφέρει όλα τα απαραίτητα περιφερειακά στοιχεία για την λειτουργικότητα του συστήματος, με το σημαντικότερο από αυτά να είναι ο περιφερειακός ελεγκτής USB. Το σύστημα ακόμη χρησιμοποιεί τα ολοκληρωμένα PCAL6416A της NXP, με τα οποία επικοινωνεί μέσω πρωτοκόλλου I²C, καθώς και τους Buffers/Line Drivers SN74LS541 της Texas Instruments για την προστασία του. Επίσης, χρησιμοποιήθηκε το ολοκληρωμένο USBLC6 της STMicroelectronics για την προστασία του διαύλου USB από φαινόμενα στατικού ηλεκτρισμού. Το σύστημα αναπτύχθηκε με την βοήθεια της πλατφόρμας STM32F072-DISCO, ενώ η σχεδίαση του τυπωμένου κυκλώματος πραγματοποιήθηκε μέσω του EAGLE.

Το λογισμικό (firmware) του μικροελεγκτή αναπτύχθηκε στην γλώσσα προγραμματισμού C, και περιλαμβάνει βιβλιοθήκη για την αλληλεπίδραση με τα ολοκληρωμένα μέσω I²C, καθώς και το USB Stack της STMicroelectronics με τις κατάλληλες τροποποιήσεις. Η κύρια διεργασία διαχειρίζεται όλα τα περιφερειακά στοιχεία όπως timers, GPIOs, interrupts και UART και την επικοινωνία μεταξύ της φυσικής διεπαφής και του υπολογιστή. Το firmware αναπτύχθηκε με την βοήθεια του περιβάλλοντος STM32CubeIDE, του εργαλείου STMCubeMX για τις βιβλιοθήκες λειτουργίας του μικροελεγκτή και του εργαλείου STMCubeProg για τον προγραμματισμό του μικροελεγκτή.

Η γραφική διεπαφή στον υπολογιστή αναπτύχθηκε στην γλώσσα προγραμματισμού C# και χρησιμοποιεί το .NET Framework και στοιχεία Windows Forms της Microsoft. Για την ανάπτυξη της εφαρμογής χρησιμοποιήθηκε το περιβάλλον VisualStudio της Microsoft.

6.2 Μελλοντική εργασία

Η αναπτυξιακή πλατφόρμα που υλοποιήθηκε αποσκοπεί να χρησιμοποιηθεί ευρέως στο εργαστήριο του μαθήματος της Λογικής Σχεδίασης. Μέχρι στιγμής, η γραφική διεπαφή της πλατφόρμας, προσφέρει όλες τις βασικές λειτουργίες που χρειάζονται για την υλοποίηση των πειραμάτων του εργαστηρίου. Σε μελλοντικό στάδιο, είτε λόγω επέκτασης των πειραματικών ασκήσεων του εργαστηρίου, είτε προαιρετικά για περισσότερη αλληλεπίδραση των φοιτητών με τα στοιχεία της Λογικής Σχεδίασης, θα ήταν πολύ χρήσιμη η προσθήκη επιπλέον γραφικών στοιχείων στην γραφική διεπαφή χρήστη όπως λειτουργία μετρητή, λειτουργία καταχωρητή ολίσθησης και λειτουργία γεννήτριας τυχαίων αριθμών. Η διεπαφή σχεδιάστηκε με τρόπο, ώστε η προσθήκη επιπλέον γραφικών στοιχείων και λειτουργιών να είναι εύκολη και συμβατή με τα εργαλεία ανάπτυξης στο μέλλον.

Ακόμη, μια προσθήκη που θα διευκόλυνε την χρήση της πλατφόρμας θα ήταν η ενσωμάτωση ενός περιβάλλοντος προσομοίωσης των λογικών κυκλωμάτων στην γραφική διεπαφή, το οποίο θα αλληλοεπιδρά πλήρως με τα γραφικά στοιχεία της διεπαφής ελέγχου του κυκλώματος. Με αυτόν τον τρόπο, οι φοιτητές θα μπορούν να εξασκούνται στην χρήση της πλατφόρμας και να υλοποιούν κυκλώματα όταν δεν έχουν διαθέσιμη την φυσική διεπαφή, ενώ το εργαστήριο θα μπορούσε να εξυπηρετήσει τους φοιτητές σε περίπτωση μη διαθέσιμων φυσικών κυκλωμάτων ή ανάγκης εξέτασης εξ' αποστάσεως.

Τέλος, ένα μελλοντικό βήμα που μπορεί να γίνει είναι η συρρίκνωση του τυπωμένου κυκλώματος της φυσικής διεπαφής. Η συρρίκνωση του real estate που καταλαμβάνει η φυσική διεπαφή δεν θα είχε κάποιο αντίκτυπο στο κόστος κατασκευής της, αλλά θα μπορούσε να διευκολύνει την μεταφορά της και να είναι περιβαλλοντικά πιο οικονομική.

Ακρωνύμια

ADC Analog-to-digital converter. 49

AHB Advanced High-performance Bus. 50

ALU Arithmetic logic unit. 2, 7

APB Advanced Peripheral Bus. 50

API Application Programming Interface. 21, 43

ARR Auto-Reload Register. 41

BCD Binary coded decimal. 2,7

CAN Controller Area Network. 49

CDC Communications device class. 41

CRC Cyclic redundancy check. 41

CRS Clock recovery system. 48

DMA Direct memory access. 50

EP Endpoint. 32

ESD Electrostatic discharge. 54

ESR Equivalent series resistance. 53

FPGA Field Programmable Gate Array. 2, 8, 9, 14

FSM Finite state machine. 3, 7, 11

GPIO General purpose input output. 19, 39, 55, 64

GPS Global Positioning System. 46

GUI Graphical user interface. 26, 42

HAL Hardware Abstraction Layer. 38

HDL Hardware Description Language. 3, 11

HSE High speed external. 50

I2C Inter-Integrated Circuit. 16, 25, 26, 38, 39, 50, 55, 56, 58, 59, 60, 61, 64

LSB Least significant bit. 36, 40

MHL Microprocessor and Hardware Laboratory. 14, 43, 44

MSB Most significant bit. 36, 40

NVIC Nested Vector Interrupt Controller. 39

PAL/GAL Programmable Array Logic/Generic Array Logic. 11

PCB Printed circuit board. 62

PLD Programmable logic device. 3, 7, 11

PLL Phase-locked loop. 51

SPI Serial Peripheral Interface. 49

SRAM Static random-access memory. 48, 49

SW Software. 27

SWD Serial-wire debug. 49

TTL Transistor-transistor logic. 2, 11

UART Universal asynchronous receiver-transmitter. 26, 39, 50, 58, 59, 64

USB Universal Serial Bus. 14, 15, 17, 18, 19, 20, 27, 28, 35, 41, 53, 54, 60, 61, 64

VCP Virtual COM Port. 41, 42, 43

VGA Video Graphics Array. 3

Βιβλιογραφία

- [1] Κ. Κοττίκας, «Μελέτη και Υλοποίηση πλατφόρμας πειραμάτων Λογικής Σχεδίασης βασισμένη σε Μικροελεγκτή AVR και Γραφικής Εφαρμογής σε JAVA,» 2009. [Ηλεκτρονικό]. Available: <https://dias.library.tuc.gr/view/12276>.
- [2] M. R. Mano και M. D. Ciletti, Digital Design, Prentice Hall, 2006.
- [3] J. F. Wakerly, Digital Design: Principles and Practices, Pearson, 2005.
- [4] D. Harris και S. Harris, Digital Design and Computer Architecture, Morgan Kaufmann, 2012.
- [5] R. J. Tocci, N. S. Widmer και G. L. Moss, Digital Systems: Principles and Applications, Prentice Hall, 2003.
- [6] «Introduction to Digital Systems,» Rose-Hulman University, [Ηλεκτρονικό]. Available: <https://www.rose-hulman.edu/academics/course-catalog/current/programs/Electrical%20Engineering/ece-233.html>.
- [7] «Digital Logic Design, Lab Handbook,» University of California, Davis, [Ηλεκτρονικό]. Available: <http://american.cs.ucdavis.edu/academic/ecs154a.sum14/postscript/cosc205.pdf>.
- [8] «Digital Electronics course,» University of Cambridge, [Ηλεκτρονικό]. Available: <https://www.cl.cam.ac.uk/teaching/1112/DigElec/>.
- [9] «Introduction to Logic Design, Laboratory Experiments handbook,» University of Illinois, Chicago, [Ηλεκτρονικό]. Available: <http://pages.cs.wisc.edu/~kzhao32/projects/ece265logicDesignLabs.pdf>.
- [10] «Digital Electronics 1 course page,» Imperial College, University of London, Department of Electrical & Electronic Engineering, [Ηλεκτρονικό]. Available: http://www.ee.ic.ac.uk/pcheung/teaching/ee1_digital/.
- [11] «Digital Systems Laboratory course page,» University of Illinois, Urbana Champaign, [Ηλεκτρονικό]. Available: <https://ece.illinois.edu/academics/courses/ECE385>.
- [12] «Digital Logic Design Lab Manual,» Rutgers University, Electrical & Computer Engineering, [Ηλεκτρονικό]. Available: https://www.ece.rutgers.edu/~marsic/Teaching/DLD/lab-man_2012.pdf.
- [13] «Digital Systems Laboratory,» New Jersey Institute of Technology, [Ηλεκτρονικό]. Available: <http://ecelabs.njit.edu/ece394/>.

- [14] V. P. Nelson, T. H. Nagle, I. J. David και B. D. Carroll, Ανάλυση και σχεδίαση κυκλωμάτων Ψηφιακής Λογικής, Εκδόσεις Επίκεντρο, 2007.
- [15] Μ. Ρουμελιώτης και Σ. Σουραβλάς, Ψηφιακή Σχεδίαση: Αρχές και Εφαρμογές, Εκδόσεις ΤΖΙΟΛΑΣ, 2012.
- [16] W. J. Dally και C. R. Harting, Ψηφιακή Σχεδίαση, Πανεπιστημιακές Εκδόσεις Κρήτης, 2013.
- [17] Κ. Ευσταθίου, Ψηφιακή Σχεδίαση, Εκδόσεις Νέων Τεχνολογιών, 2013.
- [18] «Εργαστήριο Λογικού Σχεδιασμού,» Τμήμα Μηχανικών Η/Υ και Πληροφορικής, Πανεπιστήμιο Πατρών, [Ηλεκτρονικό]. Available: https://www.ceid.upatras.gr/webpages/faculty/alexiou/dig_design/#%CE%B5%CF%81%CE%B3%CE%B1%CF%83%CF%84%CE%AE%CF%81%CE%B9%CE%BF.
- [19] «Εργαστηριακές Ασκήσεις,» Εργαστήριο Ψηφιακών Συστημάτων, Τμήμα Ηλεκτρολόγων Μηχανικών και Μηχανικών Η/Υ, Εθνικό Μετσόβιο Πολυτεχνείο, [Ηλεκτρονικό]. Available: <http://users.ntua.gr/mexarhos/askhseis.html>.
- [20] «Ψηφιακή Σχεδίαση,» Τμήμα Επιστήμης Υπολογιστών, Πανεπιστήμιο Κρήτης, [Ηλεκτρονικό]. Available: <https://www.csd.uoc.gr/~hy120/index.html>.
- [21] Εργαστηριακές Ασκήσεις, Τμήμα Ηλεκτρολόγων Μηχανικών και Μηχανικών Η/Υ, Δημοκρίτειο Πανεπιστήμιο Θράκης.
- [22] «Ψηφιακή Σχεδίαση Ι,» Τμήμα Πληροφορικής, Πανεπιστήμιο Ιωαννίνων, [Ηλεκτρονικό]. Available: <http://www.cs.uoi.gr/~kabousia/DigitalDesign%CE%99GR.htm>.
- [23] D. Tsaliagos, «FPGA Configuration to Simulate a Simple Accumulator Based Processor on an Educational Board,» [Ηλεκτρονικό]. Available: https://www.csd.uoc.gr/~hy120/07f/dpath_brd_tsaliag.pdf.
- [24] PCA9505 I/O Expander Product Datasheet, NXP Semiconductors.
- [25] Wikipedia, «Bit-Banging,» [Ηλεκτρονικό]. Available: https://en.wikipedia.org/wiki/Bit_banging.
- [26] «Universal Serial Bus Specification,» Compaq, Hewlett-Packard, Intel, Lucent, Microsoft, NEC, Phillips, [Ηλεκτρονικό]. Available: http://sdphca.ucsd.edu/lab_equip_manuals/usb_20.pdf.
- [27] PCAL6416A I/O Expander Product Manual, NXP Semiconductors.
- [28] Wikipedia, «I2C Protocol,» [Ηλεκτρονικό]. Available: <https://en.wikipedia.org/wiki/I%C2%B2C>.
- [29] STMCube USB Device library - UM1734, STMicroelectronics.
- [30] Wikipedia, «USB Communication Device Class,» [Ηλεκτρονικό]. Available: https://en.wikipedia.org/wiki/USB_communications_device_class.
- [31] General-purpose timer cookbook for STM32 microcontrollers - AN4776, STMicroelectronics.

- [32] Wikipedia, «.NET Framework,» [Ηλεκτρονικό]. Available:
https://en.wikipedia.org/wiki/.NET_Framework.
- [33] «Serial Port Class - .NET Framework,» Microsoft, [Ηλεκτρονικό]. Available:
<https://docs.microsoft.com/en-us/dotnet/api/system.io.ports.serialport?view=dotnet-plat-ext-3.1>.
- [34] STM32F0 Microcontroller Reference Manual - RM0091, STMicroelectronics.
- [35] Oscillator Design Guide for STM32 MCUs - AN2867, STMicroelectronics.

Παράρτημα Α

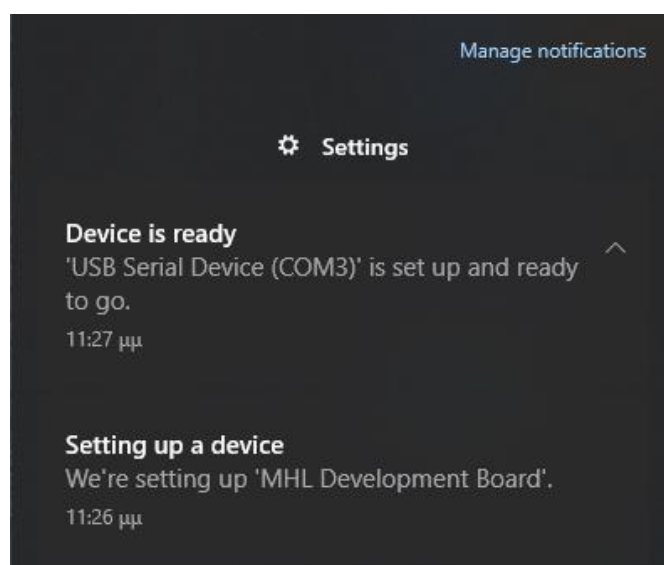
Εγχειρίδιο Χρήστη

A.1 Εγκατάσταση προγραμμάτων οδήγησης (drivers)

Για την εγκατάσταση της συσκευής, θα πρέπει να έχετε στη διάθεσή σας την φυσική διεπαφή «MHL Development Board» μαζί με το συνοδευτικό καλώδιο USB Type B.

Windows 10™

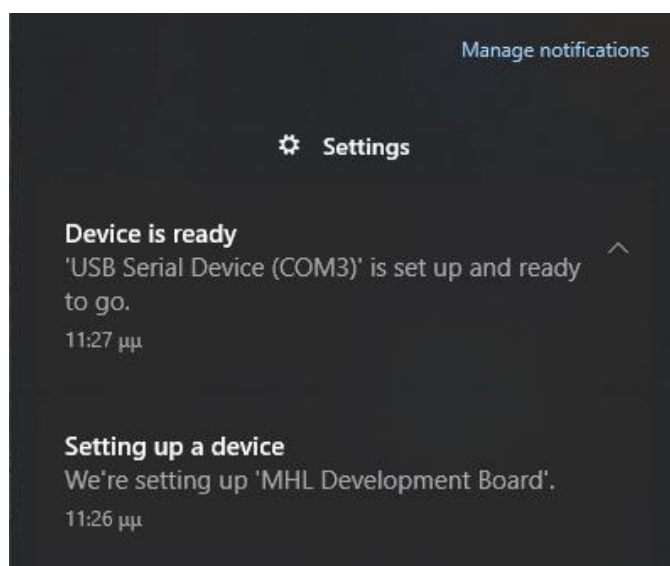
Στην περίπτωση χρήσης της έκδοσης του λειτουργικού Windows 10 ή νεότερη, τότε δεν χρειάζεται να πραγματοποιήσετε κάποια εγκατάσταση για την χρήση της διεπαφής. Απλά ενώστε την πλακέτα στον υπολογιστή, και θα εμφανιστούν τα δύο εξής μηνύματα. Εφόσον τα μηνύματα εμφανιστούν, η πλακέτα είναι έτοιμη για χρήση.



Παλαιότερες εκδόσεις των Windows™

Σε περίπτωση χρήσης παλαιότερων εκδόσεων του λειτουργικού συστήματος των Windows, ο χρήστης θα πρέπει να προβεί στην εγκατάσταση των Virtual COM Port (VCP) drivers. Οι Virtual COM Port drivers μπορούν να βρεθούν [εδώ](#). Για τις οδηγίες εγκατάστασης των Virtual COM Port drivers ακολουθείτε τις οδηγίες που βρίσκονται στον σύνδεσμο.

Μετά την εγκατάσταση των VCP drivers, ενώστε την πλακέτα στον υπολογιστή και θα εμφανιστούν τα μηνύματα στην ακόλουθη εικόνα. Εφόσον τα μηνύματα εμφανιστούν, η πλακέτα είναι έτοιμη για χρήση.

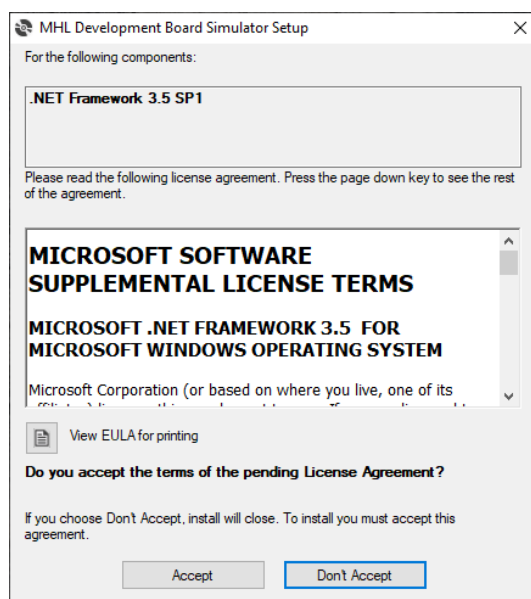


Σε περίπτωση που παρουσιαστεί κάποιο πρόβλημα κατά την εγκατάσταση των VCP drivers, δοκιμάστε να εκτελέσετε την εφαρμογή με δικαιώματα διαχειριστή.

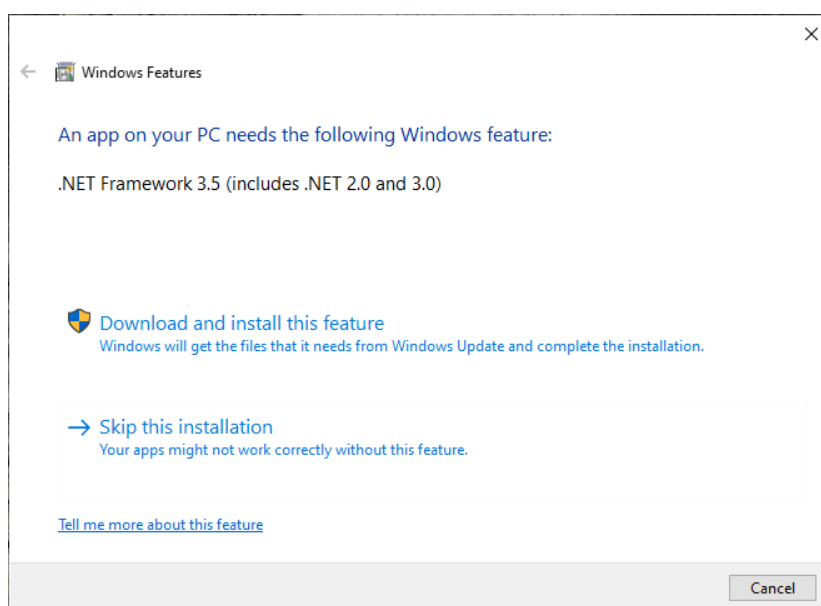
A.2 Εγκατάσταση γραφικής διεπαφής

Για την εγκατάσταση της γραφικής διεπαφής, θα χρειαστεί να έχετε τα διαθέσιμα αρχεία που παρέχονται από το εργαστήριο. Ακόμη, για την λειτουργία του προγράμματος, απαιτείται η έκδοση .NET Framework 3.5. Εάν η έκδοση .NET Framework 3.5 δεν είναι εγκατεστημένη στον υπολογιστή σας, το πρόγραμμα θα σας ζητήσει να την εγκαταστήσει από μόνο του. Ακολουθούν τα βήματα όπως παρουσιάζονται στις εικόνες.

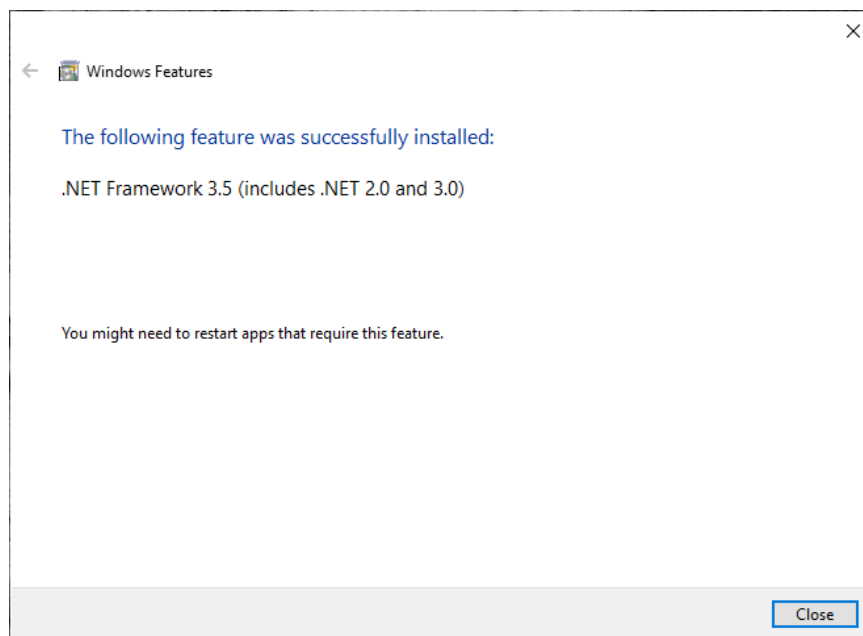
1. Εντοπίστε στον υπολογιστή σας τον φάκελο με τα αρχεία εγκατάστασης που χρειάζεστε.
2. Από τα αρχεία που είναι διαθέσιμα, εκτελέστε το αρχείο «setup».
3. Αποδεχτείτε τους Όρους και τις Προϋποθέσεις για την εγκατάσταση



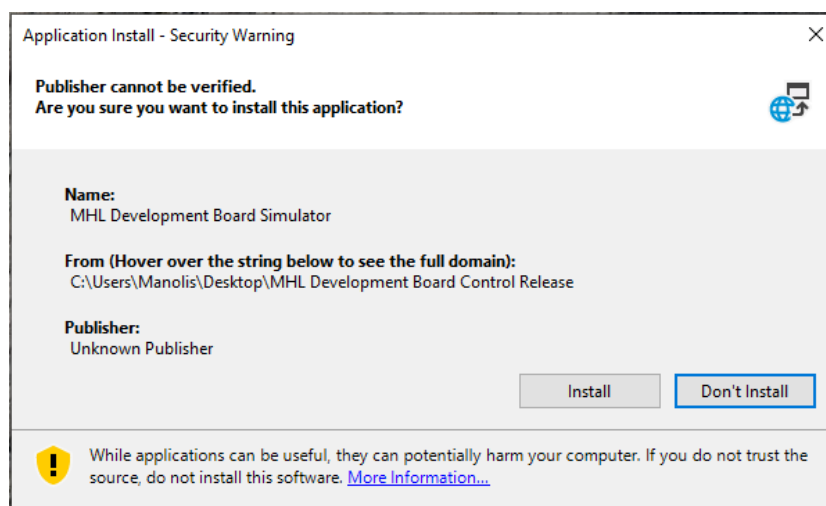
4. Θα σας ζητηθεί να εγκαταστήσετε το .NET Framework 3.5. Επιλέξτε «λήψη και εγκατάσταση» ώστε να εγκατασταθεί η δυνατότητα.



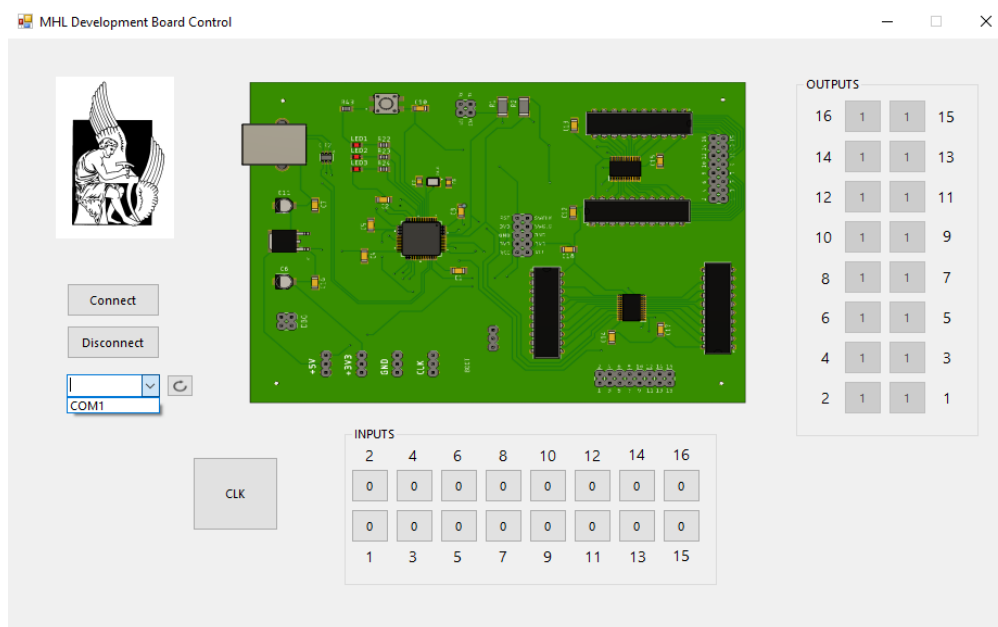
5. Εφόσον εγκατασταθεί το .NET Framework 3.5, κλείστε το ακόλουθο παράθυρο.



6. Ακόλουθα, θα ξεκινήσει η εγκατάσταση του προγράμματος της γραφικής διεπαφής. Αποδεχθείτε την εγκατάσταση.



7. Μετά το τέλος της εγκατάστασης, ανοίγει το παράθυρο της γραφικής διεπαφής. Ακόλουθα, μπορείτε να συνδεθείτε με την γραφική διεπαφή, όπως περιγράφεται στο εγχειρίδιο χρήσης.

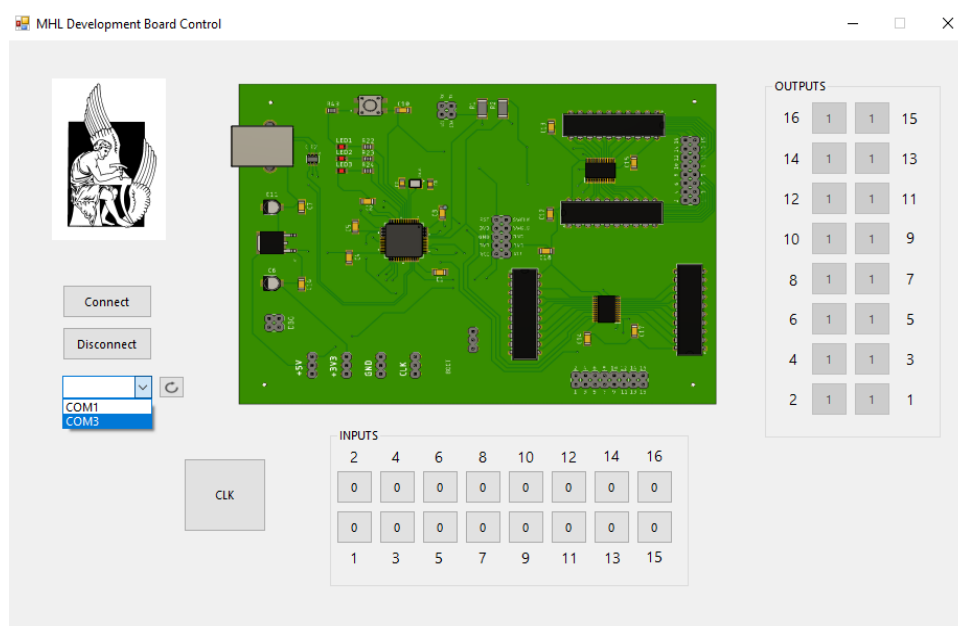


Σημαντικό : Με την εγκατάσταση της γραφικής διεπαφής, δεν δημιουργείται εικονίδιο συντόμευσης στην επιφάνεια εργασίας. Για την εκτέλεση του προγράμματος ξανά, κατευθυνθείτε στο μενού έναρξης και κάντε αναζήτηση της εφαρμογής «MHL Development Board Control».

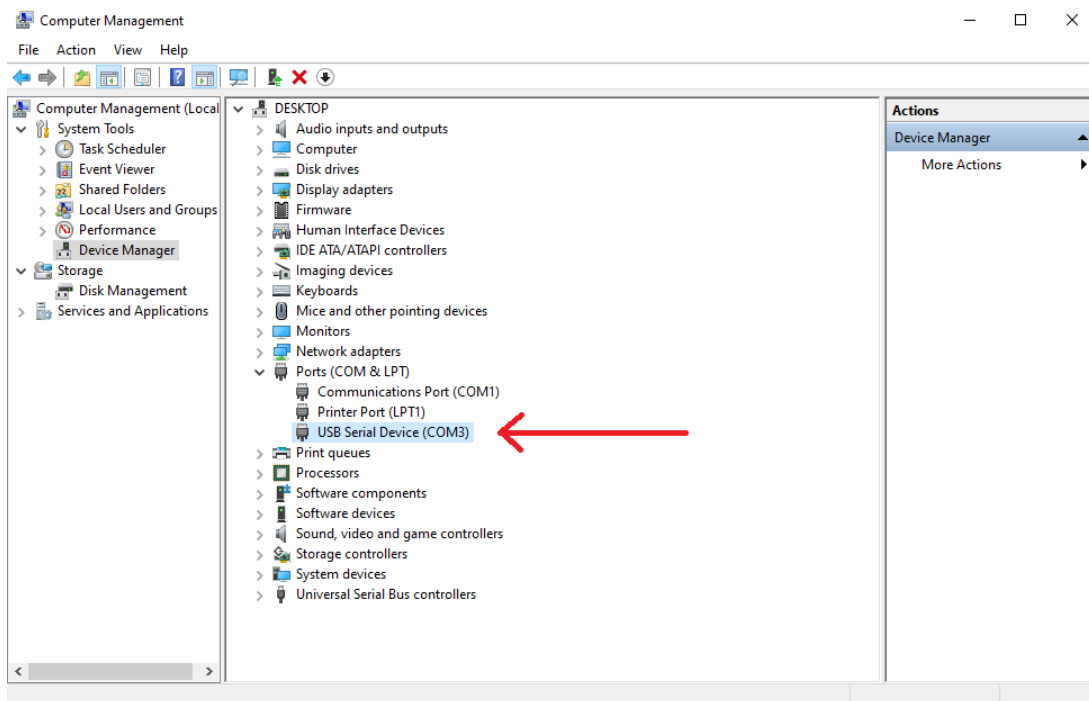
A.3 Χρήση της γραφικής διεπαφής

Αρχικά, η γραφική διεπαφή πρέπει να συνδεθεί με την πλακέτα. Για να γίνει αυτό, ακολουθούμε την εξής διαδικασία :

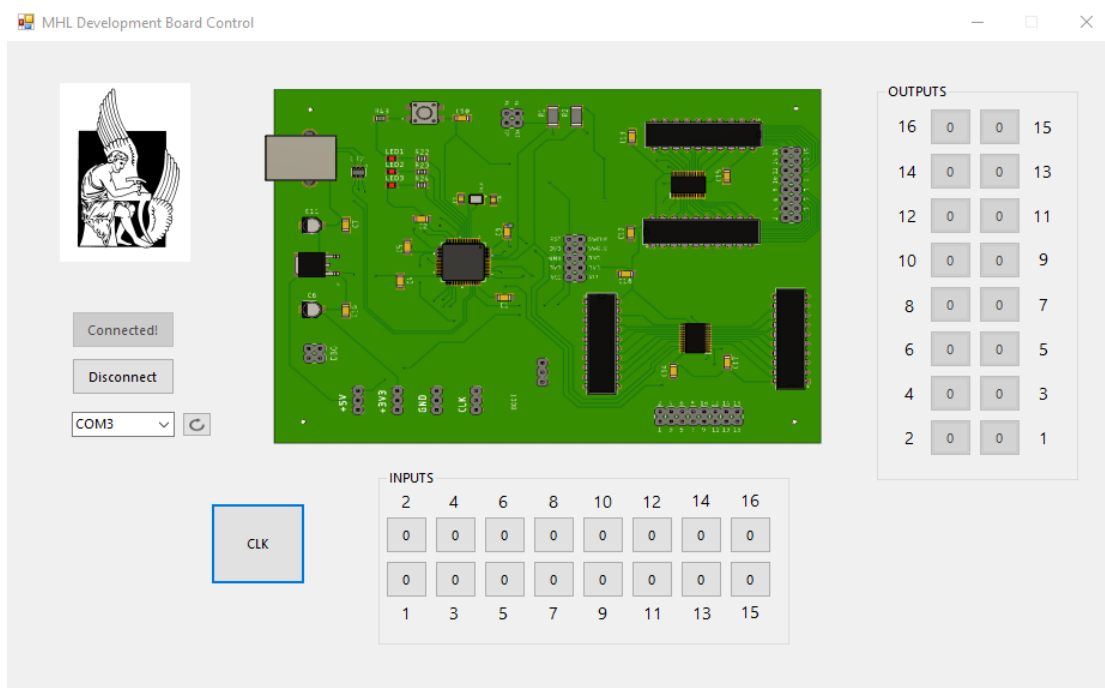
1. Ανοίγουμε την γραφική διεπαφή «MHL Development Board Control».
2. Ανοίγουμε την λίστα που βρίσκεται στα αριστερά της διεπαφής και βλέπουμε τις διαθέσιμες θύρες σύνδεσης.



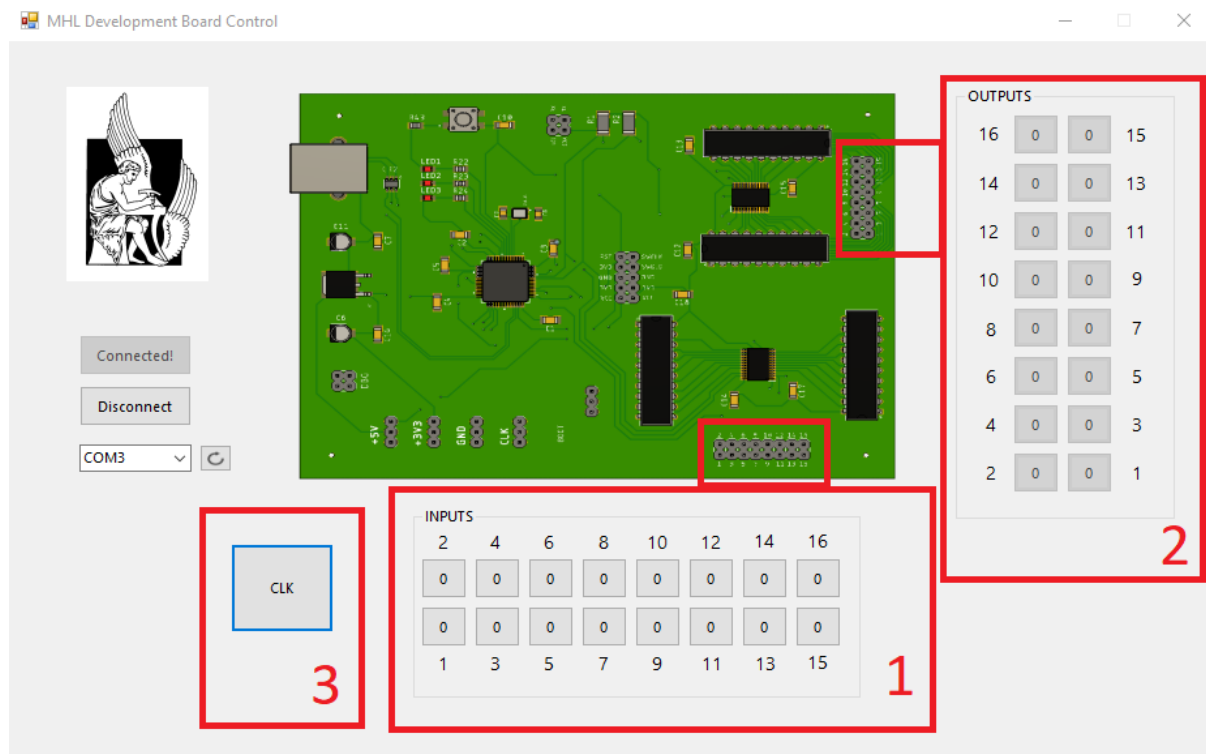
3. Διαλέγουμε σε ποια θύρα θέλουμε να συνδεθούμε. Για να βρούμε σε ποια από τις θύρες αντιστοιχεί η πλακέτα, ανοίγουμε την διαχείριση συσκευών ([Διαχείριση Συσκευών](#)) και βλέπουμε ποια θύρα αντιστοιχεί στο όνομα «USB Serial Device». Εάν την συσκευή στην διαχείριση συσκευών, σιγουρευόμαστε ότι την έχουμε συνδέσει σωστά στην θύρα και προσπαθούμε ξανά. Εάν δεν βλέπουμε την θύρα της συσκευής στο μενού της γραφικής διεπαφής, τότε ανανεώνουμε την λίστα με τις θύρες, πατώντας το βελάκι ανανέωσης, το οποίο βρίσκεται δίπλα από την λίστα θυρών.



4. Πατάμε το κουμπί «Connect». Στην περίπτωση επιτυχούς σύνδεσης με την πλακέτα, το κείμενο μέσα στο κουμπί εμφανίζεται ως «Connected!», και το αντίστοιχο λαμπάκι φωτίζει πάνω στην πλακέτα.

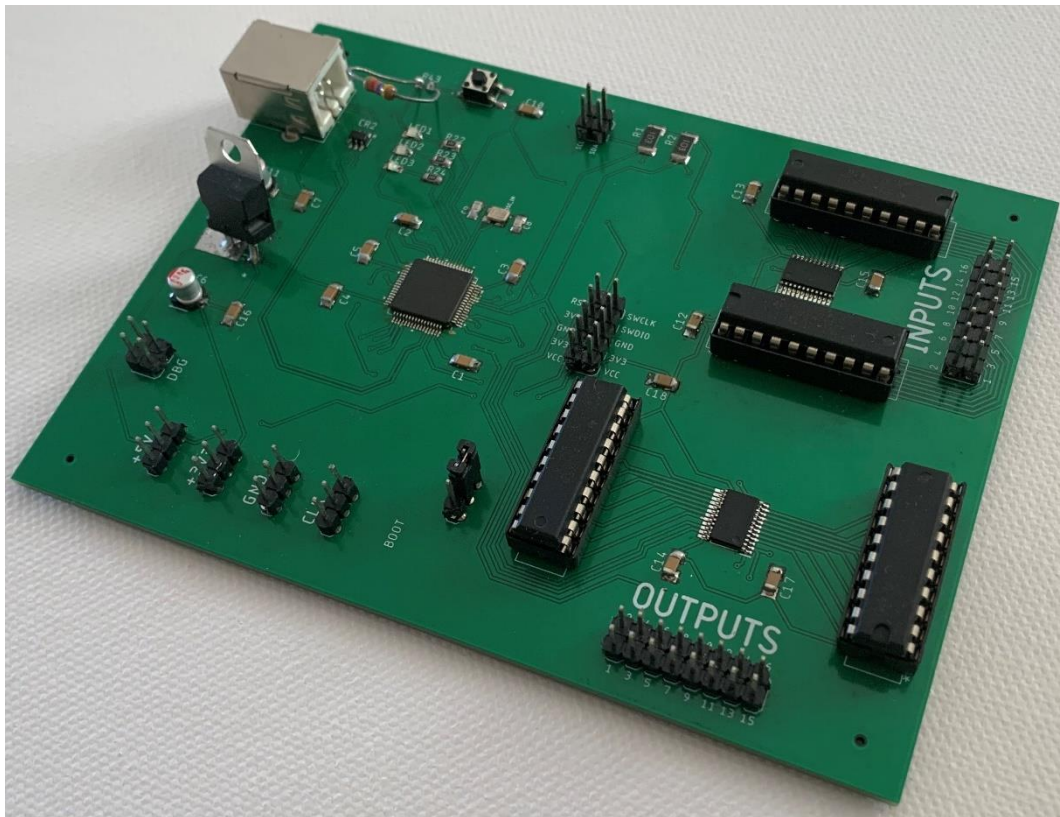


Παρακάτω, παρουσιάζονται τα δομικά κομμάτια της γραφικής διεπαφής :



1. Το κομμάτι ελέγχου εισόδων της πλακέτας. Σε αυτό το κομμάτι, ο χρήστης ελέγχει την κατάσταση των εισόδων του κυκλώματος. Πατώντας κάθε κουμπί, αλλάζει την κατάσταση της αντίστοιχης εισόδου, από Λογικό «0» σε Λογικό «1» και αντίστροφα.
2. Το κομμάτι κατάστασης των εξόδων του κυκλώματος. Εδώ, παρουσιάζονται σε πραγματικό χρόνο οι καταστάσεις των εξόδων του Λογικού Κυκλώματος που έχουν συνδεθεί στην πλακέτα. Σε περίπτωση χαμηλού δυναμικού, το κουτάκι εμφανίζει το «0» σε γκριζό φόντο, ενώ σε περίπτωση υψηλού δυναμικού, το κουτάκι εμφανίζει το «1» σε πράσινο φόντο.
3. Το κομμάτι δημιουργίας ωρολογιακού παλμού. Πατώντας το κουμπί με το σύμβολο «CLK», ο χρήστης δημιουργεί έναν ωρολογιακό παλμό. Ο παλμός χρησιμοποιείται για τον χρονισμό των σύγχρονων κυκλωμάτων του εργαστηρίου. Κάθε πάτημα, αντιστοιχεί σε έναν νέο παλμό.

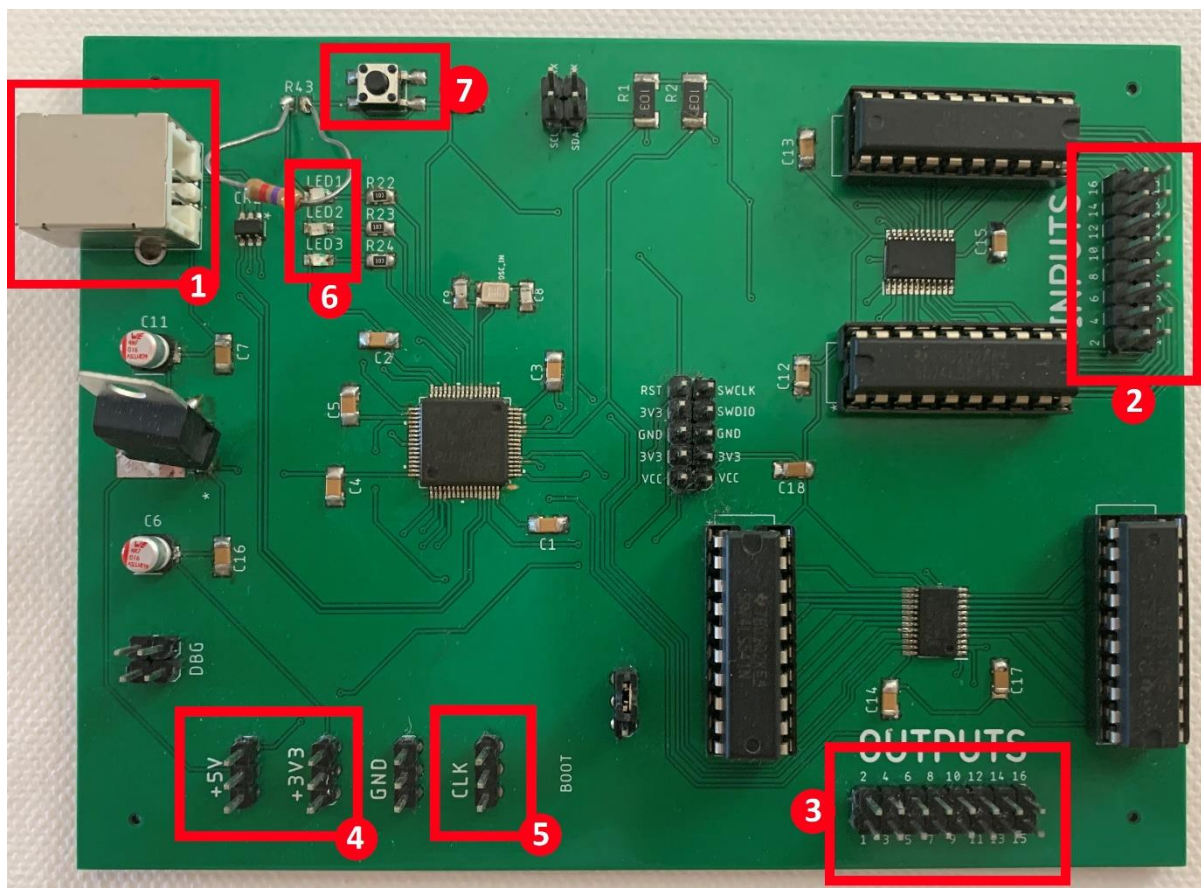
A.4 Χρήση της αναπτυξιακής πλακέτας



Η αναπτυξιακή πλακέτα περιλαμβάνει τα ακόλουθα :

- 16 ακροδέκτες εισόδων
- 16 ακροδέκτες εξόδων
- 3 ακροδέκτες ωρολογιακών παλμών
- 3 ακροδέκτες τροφοδοσίας 3.3V
- 3 ακροδέκτες τροφοδοσίας 5V
- 3 ακροδέκτες γείωσης
- 3 LEDs κατάστασης
- 1 πιεστικό διακόπτη Reset της διεπαφής

Παρακάτω, παρουσιάζονται αναλυτικά τα στοιχεία πάνω στην πλακέτα.



Τα στοιχεία που παρουσιάζονται αριθμημένα παραπάνω είναι τα εξής :

1. Υποδοχή θύρας USB
2. Ακροδέκτες εισόδων της πλακέτας
3. Ακροδέκτες εξόδων της πλακέτας
4. Ακροδέκτες τροφοδοσίας των κυκλωμάτων (3 ακροδέκτες τάσης 3.3V και 3 ακροδέκτες τάσης 5V)
5. Ακροδέκτες ωρολογιακών παλμών
6. Ενδεικτικά LED κατάστασης. Το LED 3 σηματοδοτεί την σύνδεση με τον H/Y και την γραφική διεπαφή. Το LED 1 σηματοδοτεί σφάλμα στην λειτουργία του συστήματος. Το LED 2 απευθύνεται στους μηχανικούς και δεν ενδιαφέρει τον χρήστη.
7. Ο πιεστικός διακόπτης Reset

Για την σύνδεση με τον υπολογιστή, ενώστε την πλακέτα μέσω του καλωδίου USB, επιλέξτε την κατάλληλη θύρα στην γραφική διεπαφή και πατήστε το πλήκτρο «Connect». Με την επιτυχή σύνδεση, θα πρέπει να βλέπετε το LED 3 αναμμένο και την γραφική διεπαφή να φαίνεται «Connected!».

Από εκεί και πέρα, μπορεί να γίνει η σύνδεση μεταξύ της πλακέτας και του λογικού κυκλώματος που έχετε κατασκευάσει. Οι έξοδοι του κυκλώματός σας θα πρέπει να συνδεθούν στις εισόδους της πλακέτας (No.2 πάνω δεξιά). Οι εισοδοι του κυκλώματός σας θα πρέπει να συνδεθούν στις εξόδους της πλακέτας (No.3 κάτω δεξιά). Σε περίπτωση που το λογικό κύκλωμα είναι σύγχρονο, ως πηγή ρολογιού για το λογικό κύκλωμα ενώνετε τους ακροδέκτες με ένδειξη «CLK» της πλακέτας (No.5). Για την τροφοδοσία του λογικού κυκλώματος, επιλέγετε είτε τους ακροδέκτες με ένδειξη «+3V3», είτε τους ακροδέκτες με ένδειξη «+5V» (No 4). Η γείωση γίνεται μέσω των ακροδεκτών με ένδειξη «GND».

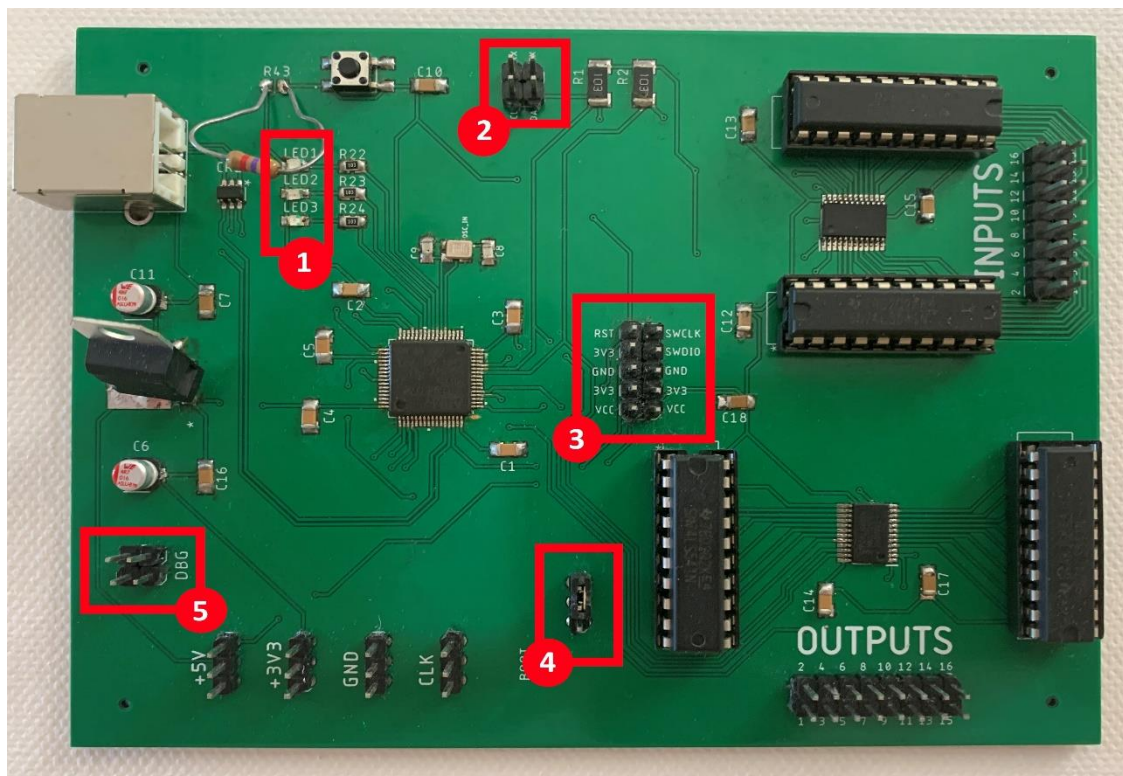
ΠΡΟΣΟΧΗ!! Στην περίπτωση που κατασκευάσετε ένα μεγάλο λογικό κύκλωμα το οποίο έχει ενεργειακές ανάγκες μεγαλύτερες της πλακέτας, τότε θα πρέπει να υπάρχει κοινή γείωση μεταξύ της εξωτερικής τροφοδοσίας του λογικού κυκλώματος και της πλακέτας, αλλιώς υπάρχει κίνδυνος ζημιάς στην πλακέτα. Ακόμη, οι εισοδοι/έξοδοι της πλακέτας είναι ανεκτικοί σε βραχυκυκλώματα, ωστόσο δεν σημαίνει ότι θα πρέπει να γίνονται. Σε περίπτωση βραχυκυκλώματος υπάρχει πιθανότητα καταστροφής των buffers προστασίας, οι οποίοι θα πρέπει να αντικατασταθούν.

Παράρτημα Β

Εγχειρίδιο Μηχανικού

Β.1 Φυσική Διεπαφή

Στην ακόλουθη εικόνα, περιγράφονται τα στοιχεία της φυσικής διεπαφής που ενδιαφέρουν τον μηχανικό.



Τα στοιχεία αντιστοιχούν στα εξής :

1. Φωτοдиодοι κατάστασης
2. Ακροδέκτες για probing I²C και UART γραμμών
3. Ακροδέκτες για προγραμματισμό του μικροελεγκτή
4. Ακροδέκτες για αλλαγή του Boot-mode
5. GPIOs του μικροελεγκτή για αποσφαλμάτωση

Αρχικά, κάθε νέα φυσική διεπαφή που μόλις έχει κολληθεί, θα πρέπει να προγραμματιστεί με το κατάλληλο firmware. Ο προγραμματισμός γίνεται μέσω των αντίστοιχων ακροδεκτών (No. 3) με την χρήση του In-System Programmer STLinkV2 και του προγράμματος STMCubeProg.

Για την κανονική χρήση της φυσικής διεπαφής, ο jumper στους ακροδέκτες «BOOT» (No. 4) θα πρέπει να βρίσκεται στην πάνω θέση, όπως στην εικόνα. Σε περίπτωση που ο μηχανικός θέλει να προσθέσει Direct Firmware Upgrade (DFU) μέσω USB, ο μηχανικός μπορεί να μετακινήσει τον jumper στην κάτω θέση.

Οι φωτοδίοδοι κατάστασης παρέχουν πληροφορίες για την κατάσταση του συστήματος. Η πρώτη φωτοδίοδος «LED 1» ανάβει όταν ο μικροελεγκτής δεν εκτελεί σωστά την ροή της κύριας διεργασίας και υπάρχει κάποιο σφάλμα. Απαιτείται επανεκκίνηση του συστήματος.

Η δεύτερη φωτοδίοδος «LED 2» ανάβει όταν ο έλεγχος επικοινωνίας μεταξύ του μικροελεγκτή και των ολοκληρωμένων I/O Expanders είναι επιτυχής. Αυτό σημαίνει ότι δεν υπάρχει κάποιο πρόβλημα στα I/O Expanders και ότι η διεπαφή λειτουργεί κανονικά. Η φωτοδίοδος είναι μόνιμα αναμμένη. Εάν φαίνεται σβηστή, τότε σημαίνει ότι υπάρχει κάποιο πρόβλημα με τα ολοκληρωμένα, και πιθανόν να χρειάζονται αντικατάσταση. Για να εντοπίσει το πρόβλημα, ο μηχανικός μπορεί να δειγματοληπτεί την επικοινωνία μέσω των ακροδεκτών I²C (No. 2).

Η τρίτη φωτοδίοδος «LED 3» ανάβει όταν η σύνδεση με την γραφική διεπαφή στον υπολογιστή είναι επιτυχής. Σε περίπτωση που σταματήσει η επικοινωνία, η φωτοδίοδος σβήνει μετά την πάροδο 5sec.

Σε περίπτωση που ο μηχανικός θέλει να προσθέσει λειτουργίες μέσω του firmware του μικροελεγκτή, έχει περεταίρω δυνατότητα αποσφαλμάτωσης μέσω των ακροδεκτών «DBG» που προσφέρονται (No. 5).

Οι είσοδοι/έξοδοι της φυσικής διεπαφής είναι προστατευμένες μέσω buffers/line drivers. Σε περίπτωση όπου δεν συμπεριφέρονται σωστά, ίσως υπάρχει κάποιο πρόβλημα στους buffers. Το σύστημα έχει σχεδιαστεί έτσι ώστε οι buffers να αντικαθίστανται εύκολα, βγάζοντας τους παλιούς από το socket και αντικαθιστώντας με το χέρι.

Σε περίπτωση που ο υπολογιστής δεν αναγνωρίζει την διεπαφή ως σειριακή θύρα, τότε θα πρέπει να εγκατασταθούν οι VCP drivers, όπως περιγράφεται στο φυλλάδιο χρήστη.

ΠΡΟΣΟΧΗ!! Κατά την αντικατάσταση των buffers, να δοθεί η κατάλληλη προσοχή στην κατεύθυνση που πρέπει να τοποθετηθούν. Σε περίπτωση ανάποδης τοποθέτησης, τα αποτελέσματα είναι απρόβλεπτα.

ΣΗΜΑΝΤΙΚΟ ΣΗΜΕΙΩΜΑ!! Για την υλοποίηση αρκετά μεγάλων κυκλωμάτων με αρκετά σύγχρονα στοιχεία, θα πρέπει να μελετηθεί η δυνατότητα οδήγησης των ωρολογιακών παλμών για όλα τα στοιχεία. Το fanout της γεννήτριας ωρολογιακών παλμών δεν έχει διερευνηθεί και ίσως, σε μεγάλα κυκλώματα να χρειαστεί κάποιο στοιχείο για την οδήγηση του σήματος της γεννήτριας.

B.2 Γραφική Διεπαφή

Η γραφική διεπαφή που συνοδεύει την πλατφόρμα, δεν χρειάζεται κάποια τροποποίηση ούτε προγράμματα οδήγησης για να λειτουργήσει. Η γραφική διεπαφή υλοποιήθηκε μέσω Windows Forms, στο πρόγραμμα Visual Studio και σε γλώσσα προγραμματισμού C#. Χρησιμοποιεί το .NET Framework 3.5 ώστε να είναι συμβατή με παλαιότερες εκδόσεις των Windows™.

Σε περίπτωση που ο μηχανικός θέλει να προσθέσει περαιτέρω γραφικά στοιχεία και λειτουργικότητα, μπορεί να ανοίξει το project που παρέχεται και απευθείας να κάνει τροποποιήσεις.

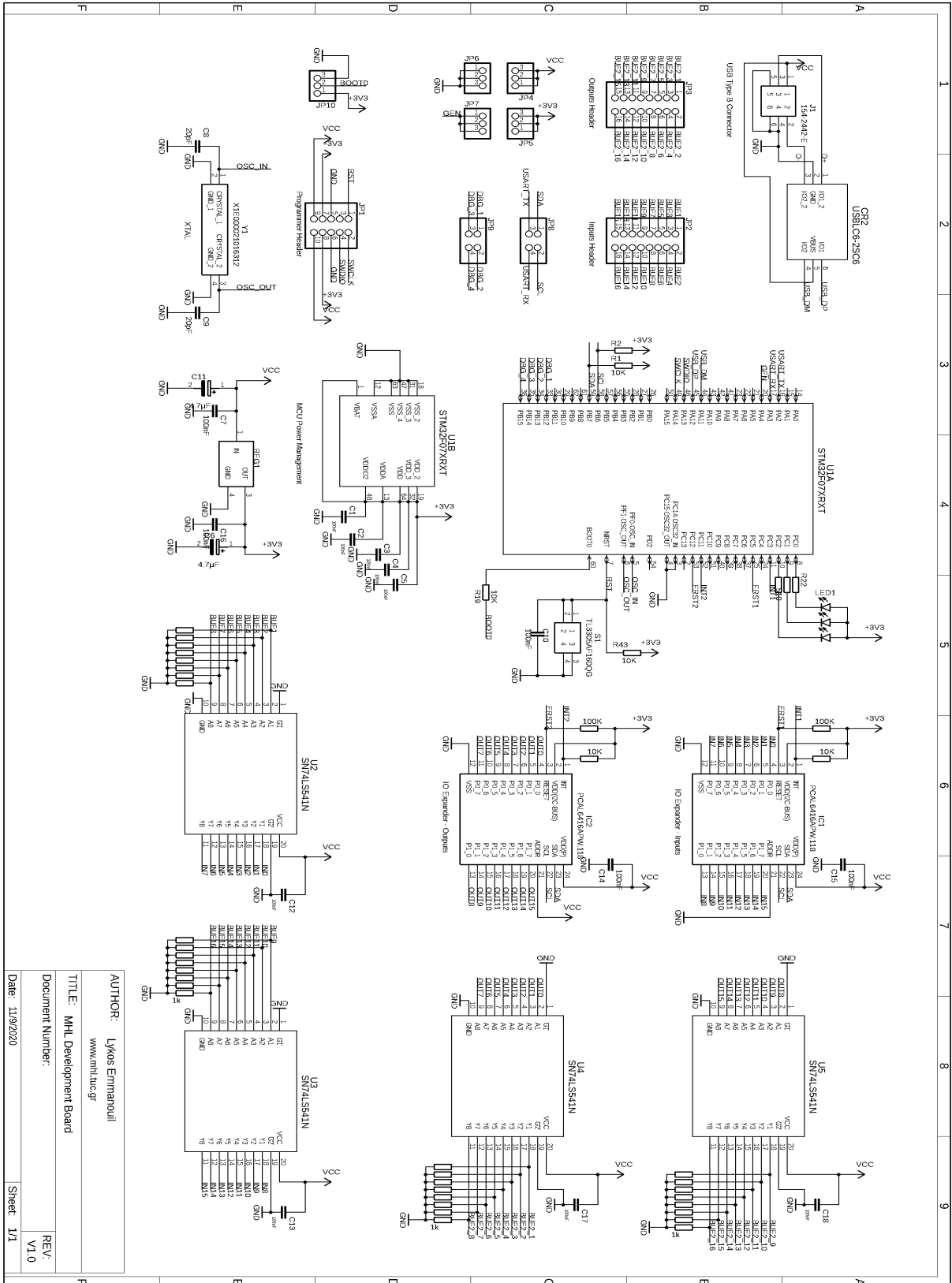
Παράρτημα Γ

Τεχνικά Αρχεία

Γ.1 Λίστα Εξαρτημάτων

U1: 1 x STMicroelectronics STM32F072RBT6 Microcontroller – Package LQFP64
U2,U3,U4,U5 : 4 x Texas Instruments SN74LS541N – Package PDIP20
J1: 1 x USB Type-B Female Connector
C6,C11: 2 x 4,7μF Electrolytic Capacitor – Package SMT
C8,C9: 2 x 20pF Multilayer Ceramic Capacitor – Package SMD 0805
C1-C5,C7,C10,C12-C18: 14 x 100nF Multilayer Ceramic Capacitor – Package SMD 1206
LED1,LED2,LED3: 3 x LED – Package SMD 0805
REG1: 1 x LF33ABDT 3.3V Voltage Regulator – Package DPAK
IC1,IC2: 2 x PCAL6416APW I/O Expander – Package TSSOP24
JP4-JP7,JP10: 5 x 3-pin Male Headers
JP8,JP9: 2 x (2x2 pin) Male Headers
JP1: 1 x (2x5 pin) Male Headers
JP2,JP3: 2 x (2x8 pin) Male Headers
CR2: 1 x USBLC6-2SC6 ESD Protection Module – Package SOT23
Y1: 1 x EPSON 32MHz Crystal – Package TSX-3225
S1: E-Switch Tactile Switch TL3305AF160QG
U2,U3,U4,U5: 4 x PDIP20 Sockets
R1,R2,R19,R25,R26: 10kΩ Resistors – Package SMD 2010
INPUTS: 16 x 1kΩ Resistors – Package SMD 0805
OUTPUTS: 16 x 1kΩ Resistors – Package SMD 0805 (No need to populate)

Γ.2 Σχηματικό διάγραμμα (Schematic)



AUTHOR:	Lykos Emmanouil
www.mhluc.gr	
TITLE:	MHL Development Board
Document Number:	
REV:	V1.0
Date:	11/9/2020
Sheet:	1/1

Γ.3 Layout Τυπωμένου Κυκλώματος (PCB)

