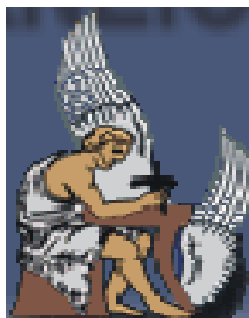


**ΠΟΛΥΤΕΧΝΕΙΟ ΚΡΗΤΗΣ**

**Τμήμα Ηλεκτρονικών Μηχανικών και Μηχανικών Υπολογιστών**



# **COMPACT MODELLING OF MULTI-GATE MOSFETs FOR ANALOG DESIGN**

**ΣΥΜΠΑΓΗ ΜΟΝΤΕΛΑ ΤΡΑΝΖΙΣΤΟΡ ΠΟΛΛΑΠΛΩΝ  
ΠΥΛΩΝ ΓΙΑ ΣΧΕΔΙΑΣΗ ΑΝΑΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ**

**ΜΕΤΑΠΤΥΧΙΑΚΗ ΔΙΑΤΡΙΒΗ**

**Γυρούκης Γεώργιος**

**Χανιά, Δεκέμβριος 2015**



# **COMPACT MODELLING OF MULTI-GATE MOSFETs FOR ANALOG DESIGN**

**ΣΥΜΠΑΓΗ ΜΟΝΤΕΛΑ ΤΡΑΝΖΙΣΤΟΡ ΠΟΛΛΑΠΛΩΝ  
ΠΥΛΩΝ ΓΙΑ ΣΧΕΔΙΑΣΗ ΑΝΑΛΟΓΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ**

**ΜΕΤΑΠΤΥΧΙΑΚΗ ΔΙΑΤΡΙΒΗ**

**Γυρούκης Γεώργιος**

Εξεταστική Επιτροπή:

Αναπληρωτής Καθηγητής Matthias Bucher (Επιβλέπων)

Καθηγητής Κωνσταντίνος Μπάλας

Καθηγητής Κωνσταντίνος Καλαϊτζάκης



## Ευχαριστίες

Τα τρία τελευταία χρόνια, κατά την διάρκεια των μεταπτυχιακών μου σπουδών, σημαντική ήταν η συμβολή αρκετών ανθρώπων, που χωρίς την βοήθεια τους, θα ήταν όλα διαφορετικά.

Αρχικά θα ήθελα να ευχαριστήσω τον επιβλέποντα Καθηγητή μου Matthias Bucher που μου έδωσε την ευκαιρία, σε συνέχεια της διπλωματικής μου εργασίας, να ερευνήσω σε μεγαλύτερο βάθος τον κόσμο της μοντελοποίησης των τρανζίστορ πολλαπλών πυλών (multi-gate MOSFET).

Στην συνέχεια, θα ήθελα να ευχαριστήσω τους συναδέλφους μου στην ομάδα μικροηλεκτρονικής, Άγγελο Αντωνόπουλο, Νίκο Μακρή, Νίκο Μαυρεδάκη, Κώστα Παπαθανασίου και τον Δρ. Rupendra Sharma για την φιλία τους και διότι χωρίς την συμβολή τους το αποτέλεσμα αυτής της μεταπτυχιακής εργασίας δεν θα ήταν ποτέ το ίδιο.

Για το τέλος άφησα τους πιο σημαντικούς, τους γονείς μου και τον αδερφό μου, για την αμέριστη εμπιστοσύνη και συμπαράσταση όλα αυτά τα χρόνια.



# Περίληψη

Τα τελευταία χρόνια, η ραγδαία ανάπτυξη της τεχνολογίας ολοκληρωμένων κυκλωμάτων, οδήγησε στην ανάγκη για μείωση του μήκους της πύλης του τρανζίστορ MOS. Η σμίκρυνση των διαστάσεων των συμβατικών τρανζίστορ τεχνολογίας CMOS αναμένεται να γίνεται ολοένα και πιο δύσκολη εξαιτίας της επίπτωσης των φαινομένων μικρού καναλιού, τα οποία διαδραματίζουν όλο και σημαντικότερο ρόλο στην απόδοση της διάταξης. Τα MOSFET πολλαπλών πυλών (multi-gate MOSFET) παρουσιάζονται να είναι οι πιο ελπιδοφόρες διατάξεις που παρέχουν την δυνατότητα επέκτασης της τεχνολογίας σε διαστάσεις νάνο-κλίμακας. Αυτό οφείλεται στο γεγονός ότι λόγω του καλύτερου ηλεκτροστατικού ελέγχου του καναλιού τα φαινόμενα μικρού μήκους καναλιού καταστέλλονται.

Βασικός στόχος της παρούσας μεταπτυχιακής διατριβής είναι η ανάπτυξη συμπαγών μοντέλων στα οποία θα περιέχονται εξισώσεις για το ρεύμα απαγωγού και τις διαχωρητικότητες των τρανζίστορ πολλαπλών πυλών και πιο συγκεκριμένα ενός τρανζίστορ FinFET που υπό ορισμένες συνθήκες μπορεί να αντιμετωπιστεί ως ένα τρανζίστορ διπλής πύλης (double-gate MOSFET). Τα μοντέλα αυτά θα πρέπει να μπορούν να περιγράφουν την συμπεριφορά των διατάξεων αυτών σε όλες τις περιοχές λειτουργίας. Δηλαδή από την ασθενή έως και την ισχυρή αναστροφή, κάτω και πάνω από την τάση κατωφλίου, καθώς και από γραμμική περιοχή έως την περιοχή κορεσμού. Ο τρόπος που τα περιγράφουν θα πρέπει να είναι τέτοιος ώστε να παραμένει υπολογιστικά αποδοτικό και αξιόπιστο κατά την προσομοίωση κυκλωμάτων. Επίσης να καλύπτει όλα τα φαινόμενα που προκύπτουν από την υποκλιμάκωση των δομών αυτών και τις διαφορετικές τεχνικές που χρησιμοποιούνται για την κατασκευή. Τέλος θα πρέπει να διατηρεί την απλότητα και την ακρίβεια του. Τέλος, τα μοντέλα αυτά θα πρέπει να είναι κατάλληλα δομημένα έτσι ώστε να μπορούν να εισαχθούν στα σύγχρονα περιβάλλοντα προσομοίωσης, επιτρέποντας τον σχεδιασμό CMOS κυκλωμάτων νάνο-κλίμακας.

Στα συμπαγή μοντέλα, που βασίζονται στον υπολογισμό των φορτίων που εμφανίζονται στην διάταξη (charge based compact models), ρόλο κλειδί αποτελεί η σχέση που συνδέει τα φορτία που εμφανίζονται στην διάταξη με το δυναμικό που εφαρμόζεται στους ακροδέκτες αυτής. Αποτελεί λοιπόν κομβικό σημείο η όσο το δυνατόν πληρέστερη μοντελοποίηση της. Στην παρούσα διατριβή γίνεται μελέτη της συγκεκριμένης σχέσης, κάποιων απλοποιημένων μορφών αυτής και του σφάλματος που εισάγεται στο μοντέλο από τις απλουστευμένες μορφές της.

Συνεχίζοντας, στην παρούσα διατριβή μελετάται η εξάρτηση της ηλεκτρικής συμπεριφοράς των νάνο-τρανζίστορ ως προς τη φυσική σχεδίαση (layout) της διάταξης. Πέρα από τις εξαρτήσεις της διάταξης από τα μεγέθη μήκος, πλάτος (και ύψος διαύλου σε FinFET τρανζίστορ), και αριθμός δακτυλίων (fingers) υπάρχει και σημαντική εξάρτηση ως προς τις αποστάσεις από μονωτικές περιοχές, την ύπαρξη dummy (ψεύδο-τρανζίστορ) κλπ. καθώς και η ανάπτυξη κατάλληλων υποκυκλωμάτων τα οποία θα αντιπροσωπεύσουν στις στατιστικές

διακυμάνσεις – τόσο σε επίπεδο τεχνολογίας (process) όσο και σε επίπεδο ταιριάσματος στοιχείο-προς-στοιχείο (device-to-device matching) – συναρτήσει των γεωμετρικών δεδομένων (layout). Τέλος, περιγράφεται και η συμπεριφορά του θορύβου των τρανζίστορ, ιδίως όσων αφορά στο θερμικό θόρυβο.

Τελικό αποτέλεσμα της όλης μεταπτυχιακής αυτής διατριβής είναι η παράθεση ενός Verilog-A κώδικα για την προσομοίωση κυκλωμάτων νάνο-τρανζίστορ πολλαπλών πυλών. Οι παράμετροι του μοντέλου προσαρμόστηκαν σε δεδομένα τύπου TCAD καθώς και σε εργαστηριακές μετρήσεις.



# Πίνακας περιεχομένων

<b>ΚΕΦΑΛΑΙΟ 1: Εισαγωγή.....</b>	<b>10</b>
1.1 CMOS Scaling .....	10
1.2 Outline.....	13
<b>ΚΕΦΑΛΑΙΟ 2: Μοντελοποίηση τρανζίστορ διπλής πύλης.....</b>	<b>15</b>
2.1 Εισαγωγή .....	15
2.2 Το τρανζίστορ διπλής πύλης ως διάταξη .....	15
2.3 Η φυσική δομή του τρανζίστορ διπλής πύλης .....	15
2.4 Μοντελοποίηση σχέσης φορτίων-δυναμικών στο συμμετρικό τρανζίστορ διπλής πύλης (symmetric double-gate MOSFET).....	18
2.5 Μοντελοποίηση σχέσης κανονικοποιημένων φορτίων-ρεύμάτων και φορτίων-διαγωγιμοτήτων στο συμμετρικό τρανζίστορ διπλής πύλης (symmetric double-gate MOSFET).....	23
2.6 Μοντελοποίηση σχέσης φορτίων-συνολικών φορτίων στους ακροδέκτες του συμμετρικού τρανζίστορ διπλής πύλης (symmetric double-gate MOSFET). ....	28
2.7 Σύγκριση των δύο τρόπων υπολογισμού των κανονικοποιημένων φορτίων για δεδομένα κανονικοποιημένα δυναμικά και παρουσίαση του σφάλματος που εισάγετε .....	36
2.8 Σύγκριση των μοντέλων ρεύματος, διαγωγιμότητας, λόγου διαγωγιμότητας-ρεύματος και διαχωρητικότητας, χρησιμοποιώντας τους δύο τρόπους υπολογισμού των κανονικοποιημένων φορτίων, με TCAD και πειραματικά δεδομένα και παρουσίαση του σφάλματος .....	38
<b>ΚΕΦΑΛΑΙΟ 3: Φυσικό σχέδιο (Layout) των τρανζίστορ FinFET .....</b>	<b>45</b>
3.1 Το φυσικό σχέδιο (Layout) των τρανζίστορ FinFET.....	45
3.2 Επίδραση της φυσικής σχεδίασης στα ηλεκτρικά χαρακτηριστικά της διάταξης (layout dependence) .....	48
3.3 Μεταβλητότητα (variability) και ταίριασμα (matching) ηλεκτρικής συμπεριφοράς νάνο-τρανζίστορ FinFET .....	54
3.4 Προσομοίωση μεταβλητότητας (variability & matching) με Monte Carlo simulation .....	57
<b>ΚΕΦΑΛΑΙΟ 4: Μοντελοποίηση RF (Radio Frequency) λειτουργίας των SOI FinFET. ....</b>	<b>63</b>
4.1 Μοντελοποίηση RF λειτουργίας των SOI FinFET .....	63
4.2 Θόρυβος στα τρανζίστορ διπλής πύλης .....	71
4.2.1 Θερμικός θόρυβος στα τρανζίστορ διπλής πύλης.....	71
4.3 Θόρυβος χαμηλών συχνοτήτων στα τρανζίστορ διπλής πύλης .....	74
<b>ΚΕΦΑΛΑΙΟ 5: Το μοντέλο σε γλώσσα προγραμματισμού Verilog-A .....</b>	<b>75</b>
5.1 Επιλογή γλώσσας Verilog-A για την κωδικοποίηση του συμπαγούς μοντέλου του νάνο-τρανζίστορ .....	75

5.2 Βασική δομή του κώδικα Verilog-A για νάνο-τρανζίστορ .....	76
5.3 Πλήρης περιγραφή κώδικα νάνο-τρανζίστορ DG MOSFET .....	81
5.4 Παράμετροι μοντέλου .....	88
5.5 Εξαγωγή παραμέτρων μοντέλου .....	92
5.5.1 Εξαγωγή παραμέτρων για DC λειτουργία. ....	93
5.5.2 Εξαγωγή παραμέτρων για CV λειτουργία .....	95
5.6 Διαδικασία ενσωμάτωσης στο εργαλείο προσομοίωσης Spectre .....	96
5.7 Επιβεβαίωση μοντέλου ως προς δεδομένα TCAD .....	98
<b>ΚΕΦΑΛΑΙΟ 6: Επίλογος .....</b>	<b>106</b>
6.1 Μελλοντική εργασία .....	106
<b>ΒΙΒΛΙΟΓΡΑΦΙΑ .....</b>	<b>107</b>
<b>ΠΑΡΑΡΤΗΜΑ .....</b>	<b>111</b>

# ΚΕΦΑΛΑΙΟ 1: Εισαγωγή

## 1.1 CMOS Scaling

Ο J. E. Lilienfeld ήταν ο πρώτος που κατά την τέταρτη δεκαετία του εικοστού αιώνα δημιούργησε το πρώτο MOSFET [1]. Με το πέρασμα των χρόνων η μορφή του MOSFET άλλαξε. Η σημερινή του μορφή διαφέρει παρασάγγας από την τότε μορφή του, η λογική που όμως το χαρακτηρίζει παραμένει η ίδια στην διάρκεια του χρόνου. Από το 1960 οι διαδικασίες που απαιτούνταν για την κατασκευή του MOSFET ωρίμασαν και έτσι έγινε εφικτό το MOSFET να μπει στην ζωή μας. Το MOSFET ήταν και είναι σημαντικό κομμάτι στην δημιουργία τόσο ψηφιακών όσο και αναλογικών κυκλωμάτων[2]. Η τεχνολογική εξέλιξη έδωσε την δυνατότητα για την κατασκευή MOSFET μικρότερων διαστάσεων με αποτέλεσμα να έχουμε υψηλότερο επίπεδο απόδοσης. Πιο συγκεκριμένα αυξήθηκε το συχνοτικό εύρος λειτουργίας του και μειώθηκε η κατανάλωση ενεργείας [3].

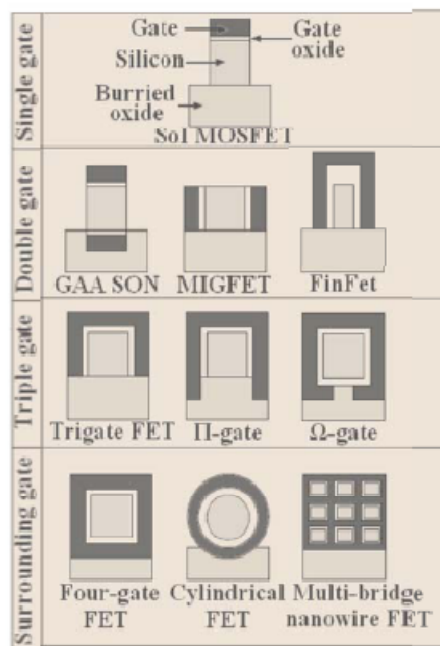
Ήδη από τα τέλη του εικοστού αιώνα το μήκος της πύλης του MOSFET ήταν πολύ μικρότερο του ενός μικρομέτρου. Οι διαρκείς προσπάθειες για σμίκρυνση του MOSFET έχουν οδηγήσει στο σήμερα που κατασκευάζονται MOSFET με μήκος πύλης μερικές δεκάδες νανόμετρα [3]. Όπως είχε προβλέψει ο Gordon Moore το 1965 ο αριθμός των τρανζίστορ που συναντούνται σε ένα ολοκληρωμένο κύκλωμα θα διπλασιάζεται κάθε δύο χρόνια. Στο Σχήμα 1.1 παρουσιάζεται ο αριθμός των τρανζίστορ που συναντούνται σε ένα ολοκληρωμένο κύκλωμα από το 1970 μέχρι σήμερα. Είναι λοιπόν φανερό η ανάγκη για σμίκρυνση των διαστάσεων των τρανζίστορ. Η διαρκής αυτή πορεία σε όλο και μικρότερων διαστάσεων MOSFET έχει οδηγήσει στην ανάδειξη φαινομένων που είτε δεν υπήρχαν είτε ήταν αμελητέα όπως τα φαινόμενα μικρού μήκους καναλιού (reverse short channel effects) οποία πλέον μπορούν κυριαρχούν στις διατάξεις.

Μια πολλά υποσχόμενη ιδέα για την αντιμετώπιση του προβλήματος αυτού είναι η δημιουργία τρανζίστορ πολλαπλών πυλών (multi-gate MOSFET) η οποία παρουσιάστηκε από τον Sekigawa στις αρχές της δεκαετίας του 1980 [4].

Στις μέρες μπορούν να κατασκευαστούν MOSFET με αριθμό πυλών μεγαλύτερο του ενός. Και το όνομα αυτών τρανζίστορ πολλαπλών πυλών (Multi-gate MOSFETs) Στο Σχήμα 1.2 παρουσιάζεται η εγκάρσια τομή διαφορετικών τύπων των διατάξεων αυτών. Τα πλεονεκτήματα των διατάξεων αυτών είναι τα παρακάτω.

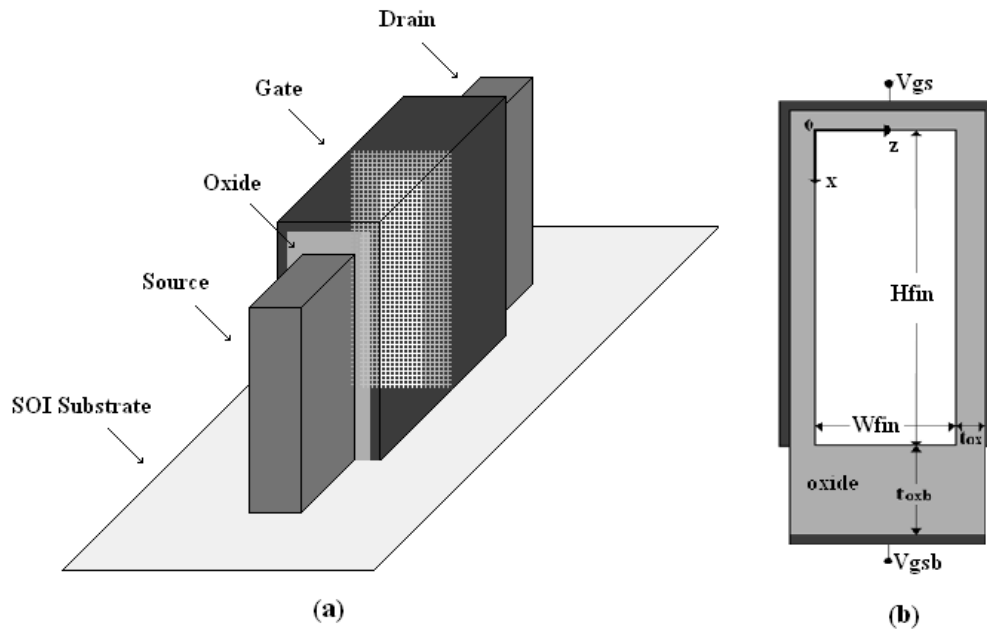
- Ηλεκτροστατικό shielding στο κανάλι της διάταξης από παρασιτικά πεδία τα οποία προέρχονται από την πύλη και τον απαγωγό. Έτσι η κινητικότητα των φορέων στο κανάλι αυξάνεται.
- Καλύτερος έλεγχος στο κανάλι, γεγονός που οφείλεται στην αύξηση του αριθμού των πυλών. Καλύτερο sub-threshold slope και μείωση του φαινομένου Drain Induced Barrier Lower (DIBL).

- Δύο ή περισσότερες περιοχές αντιστροφής δημιουργούνται κάτι που συνεπάγεται υψηλότερο ρεύμα στο κανάλι τις διάταξης.
- Undoped ή lightly doped υλικά μπορούν να χρησιμοποιηθούν για το κανάλι της διάταξης κάτι που βελτιώνει τα προβλήματα που οφείλονται στην μεταβλητότητα (variability problems).

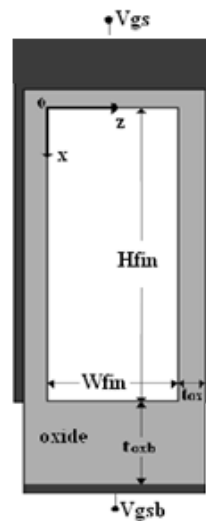


11

Μια κατηγορία τρανζίστορ πολλαπλών πυλών είναι τα FinFET. Εξαιρετικά λεπτές διατάξεις FinFETs με μεγάλο ύψος πτερυγίου (fin) μπορούν να θεωρηθούν και να αντιμετωπιστούν σαν συμμετρικά τρανζίστορ διπλής πύλης (double gate MOSFETs) [5]-[7]. Στα Σχήματα 1.3 και 1.4 παρουσιάζονται η βασική δομή ενός FinFET και ενός τρανζίστορ διπλής πύλης (double-gate MOSFET), αντίστοιχα.



**Σχήμα 1.3:** α) Η βασική δομή ενός triple gate FinFET και β) εγκάρσια τομή του triple gate FinFET του σχήματος 1.3.α



**Σχήμα 1.4:** εγκάρσια τομή ενός triple gate που μπορεί να θεωρηθεί double gate FinFET.

## 1.2 Outline

Το **πρώτο κεφάλαιο** της παρούσας μεταπτυχιακής διατριβής έχει έναν εισαγωγικό χαρακτήρα. Στόχος του είναι η παροχή γενικών πληροφοριών στον αναγνώστη σχετικά με το πως οδηγηθήκαμε στην ανάγκη μοντελοποίησης των τρανζίστορ πολλαπλών πυλών (multi gate MOSFETs). Επίσης, εδώ περιγράφεται και η διάρθρωση της όλης μεταπτυχιακής αυτής διατριβής.

Στην συνέχεια, το **δεύτερο κεφάλαιο** κάνει αναφορά στην θεωρία που διέπει τα FinFETs, συγκεκριμένα αυτά που μπορούν να θεωρηθούν διατάξεις διπλής πύλης, και μελετάται εκτενώς η σχέση φορτίων-δυναμικών που διέπει την διάταξη αυτή. Επίσης παρουσιάζεται η σχέση φορτίων-ρεύματος στο κανάλι της διάταξης και κάποια άλλα σημαντικά φαινόμενα και ο τρόπος που αυτά μοντελοποιούνται. Τέλος παρουσιάζεται η εξαγωγή των εξισώσεων για τον υπολογισμό των συνολικών φορτίων και οι διαχωρητικότητες που εμφανίζονται στην διάταξη αυτή. Κομβικό σημείο που επηρεάζει την παραγωγή όλων των παραπάνω στοιχείων της διάταξης από το μοντέλο αποτελεί ο τρόπος μοντελοποίησης της σχέσης φορτίων-δυναμικών. Στο κεφάλαιο αυτό μελετούνται οι δύο τρόποι μοντελοποίησης της συγκεκριμένης σχέσης και το σφάλμα που υπεισέρχεται στον υπολογισμό του ρεύματος, της διαγωγιμότητας, στον λόγο διαχωριτηκότητας-ρεύματος και των διαχωριτηκότητων.

Το **τρίτο κεφάλαιο**, μελετάται η εξάρτηση της ηλεκτρικής συμπεριφοράς των νάνο-τρανζίστορ ως προς τη φυσική σχεδίαση (layout) της διάταξης. Πέρα από τις εξαρτήσεις της διάταξης από τα μεγέθη μήκος, πλάτος (και ύψος διαύλου σε FinFET τρανζίστορ), και αριθμός δακτυλίων (fingers) υπάρχει και σημαντική εξάρτηση ως προς τις αποστάσεις από μονωτικές περιοχές, την ύπαρξη dummy (ψευδό-τρανζίστορ) κλπ.

Στο **τέταρτο κεφάλαιο** αναπτύσσονται κατάλληλα υποκυκλώματα τα οποία θα αντιπροσωπεύσουν τις στατιστικές διακυμάνσεις – τόσο σε επίπεδο τεχνολογίας (process) όσο και σε επίπεδο στοιχείο-στις-στοιχείο (device-to-device matching) – συναρτήσει των γεωμετρικών δεδομένων (layout) και γίνεται μελέτη του θορύβου που συναντάται στα τρανζίστορ πολλαπλών πυλών

Στο **πέμπτο κεφάλαιο**, παρουσιάζονται στοιχεία σχετικά με την υλοποίηση του μοντέλου. Το μοντέλο γράφτηκε στην γλώσσα Verilog-A, στην οποία γίνεται σχετική αναφορά. Στην συνέχεια του κεφαλαίου παρατίθεται η βασική δομή του Verilog-A κώδικα για νάνο-τρανζίστορ διπλής πύλης, πλήρης περιγραφή του κώδικα, οι παράμετροι που συνθέτουν το μοντέλο και ο τρόπος εξαγωγής αυτών. Τέλος γίνεται επιβεβαίωση του μοντέλου ως προς TCAD δεδομένα και περιγράφεται η διαδικασία ενσωμάτωσης στο εργαλείο προσομοίωσης Spectre.

Τέλος, στο **έκτο κεφάλαιο**, προτείνονται κάποια στοιχεία για μελλοντική ερευνα και δοκιμή του μοντέλου για να ελεγχθεί περαιτέρω η ορθή λειτουργία αυτό, κυρίως σε RF (Radio frequency) μετρήσεις και να προστεθούν μοντέλα για την περιγραφή του θορύβου.

Στο **παράρτημα** παρατίθενται μερικά συμπληρωματικά στοιχεία της εργασίας όπως κώδικες σε γλώσσα matlab που χρησιμοποιήθηκαν για την εξαγωγή των εξισώσεων για τα συνολικά φορτία και κώδικες για την στατιστική μεταβλητότητα.

# ΚΕΦΑΛΑΙΟ 2: Μοντελοποίηση τρανζίστορ διπλής πύλης

## (Compact Model of Double-Gate MOSFET)

### 2.1 Εισαγωγή

Ο σχεδιασμός αναλογικών και RF κυκλωμάτων αποτελούμενα από τρανζίστορ πολλαπλών πυλών απαιτεί ακριβή και αποτελεσματικά συμπαγή μοντέλα. Στα αναλυτικά συμπαγή μοντέλα που βασίζονται στον υπολογισμό των φορτίων (charge based compact models) για τα FinFET και τα τρανζίστορ διπλής πύλης η σχέση που συνδέει τα φορτία που αναπτύσσονται στην διάταξη με τα δυναμικά που εφαρμόζονται στους ακροδέκτες της αυτής είναι κάτι παραπάνω από σημαντική. Αποτελεί ουσιαστικά την "καρδιά" του μοντέλου. Για τον λόγο αυτό η μοντελοποίηση της όσο το δυνατόν καλύτερα αποτελεί κομβικό στόχο. Επίσης θα πρέπει να μοντελοποιούνται φαινόμενα που εμφανίζονται και επηρεάζουν σημαντικά τον τρόπο συμπεριφοράς της διάταξης.

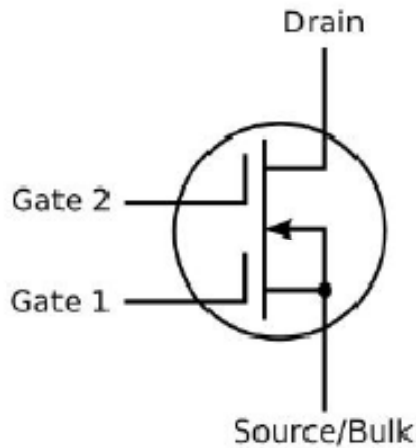
### 2.2 Το τρανζίστορ διπλής πύλης ως διάταξη

Η λειτουργία του τρανζίστορ διπλής πύλης (double-gate MOSFET) εξαρτάται από το φαινόμενο εγκαρσίου πεδίου (FET: Field Effect Transistor). Πιο συγκεκριμένα, το πεδίο το οποίο αναπτύσσεται μεταξύ της πύλης και του καναλιού, ορίζει την τοπική πυκνότητα του ευκίνητου φορτίου.

### 2.3 Η φυσική δομή του τρανζίστορ διπλής πύλης

Περιγράφοντας αναλυτικότερα το στοιχείο μπορούν να αναφερθούν τα ακόλουθα. Πρόκειται για ένα στοιχείο τεσσάρων ακροδεκτών (βλ. Σχήμα 2.1) οι οποίοι φέρουν τα ονόματα: άνω πύλη (front gate), κάτω πύλη (back gate), υποδοχέας (drain) και πηγή (source). Πρέπει να σημειωθεί στο σημείο αυτό ότι η αναφορά όλων των δυναμικών που εφαρμόζονται στην διάταξη γίνεται με την πηγή. Στο κυκλωματικό σύμβολο του Σχήματος 2.1 οι άνω και κάτω πύλες είναι ηλεκτρικά ανεξάρτητες.

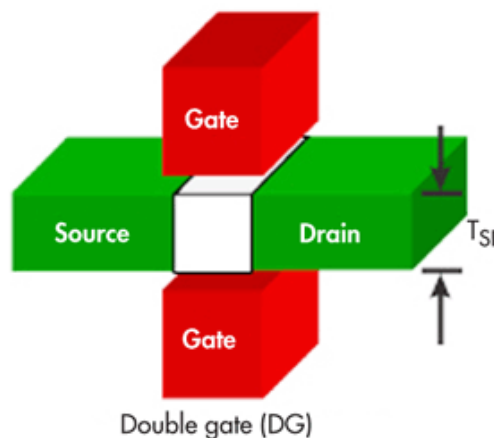




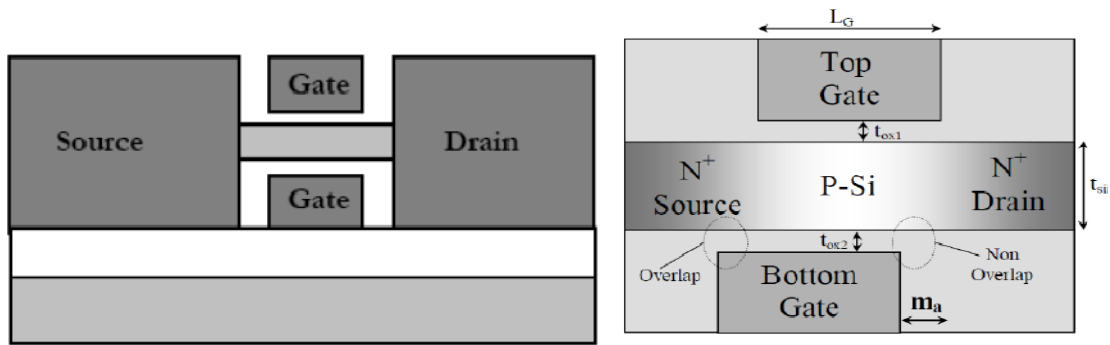
**Σχήμα 2.1:** Κυκλωματικό σύμβολο ενός τρανζίστορ διπλής πύλης.

Η διάταξη του τρανζίστορ διπλής πύλης είναι μια τρισδιάστατη δομή όπως φαίνεται στο Σχήμα 2.2.

Η κατασκευή αυτών των διατάξεων απαιτεί εξαιρετική ακρίβεια γεγονός που οφείλεται στο ότι αν οι άνω πύλη και η κάτω πύλη δεν είναι απόλυτα ευθυγραμμισμένες μεταξύ τους, δηλαδή εάν οριστεί ένας κάθετος άξονας που περνάει από το κέντρο της άνω πύλης τότε σίγουρα θα περνάει από το κέντρο και της κάτω, εμφανίζονται φαινόμενα τα οποία πρέπει να μελετηθούν και να μοντελοποιηθούν. Στο Σχήμα 2.3 παρατίθενται σχηματικές απεικονίσεις διατάξεων με ευθυγραμμισμένες και μη πύλες. Στα πλαίσια αυτής της μεταπτυχιακής εργασίας μελετούνται τρανζίστορ διπλής πύλης των οποίων οι άνω και κάτω πύλες θεωρούνται ευθυγραμμισμένες.



**Σχήμα 2.2:** Σχηματική απεικόνιση ενός τρανζίστορ διπλής πύλης.

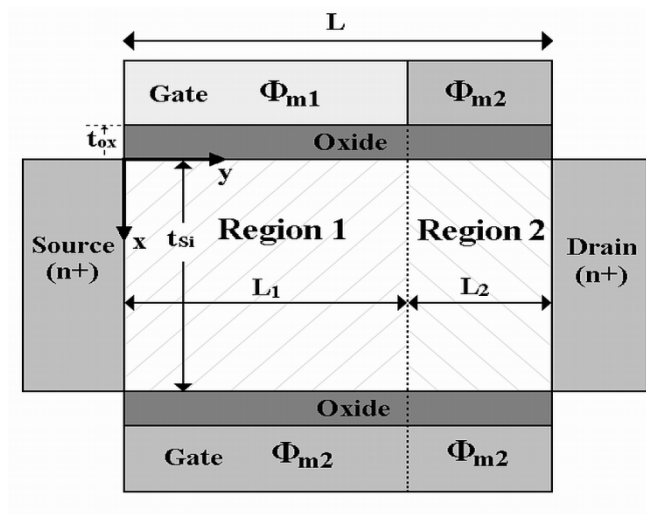


**Σχήμα 2.3:** Σχηματική απεικόνιση ενός τρανζίστορ διπλής πύλης με α) ευθυγραμμισμένες πύλες και β) μη ευθυγραμμισμένες πύλες .

Επίσης τα DG MOSFETs χωρίζονται σε δυο τύπους :

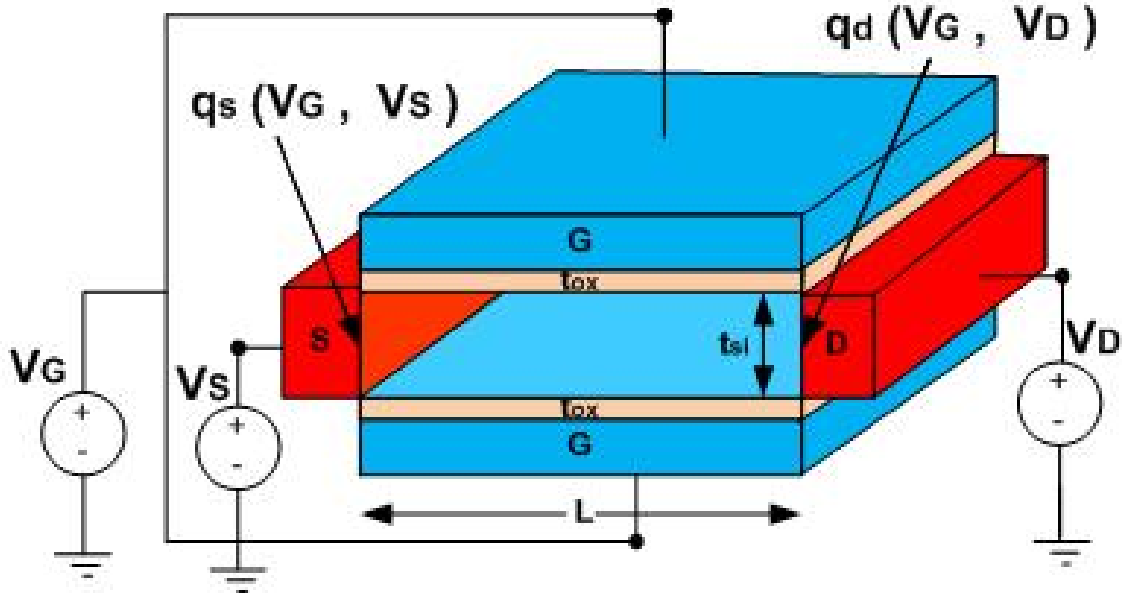
- τα συμμετρικά τρανζίστορ διπλής πύλης (symmetric double-gate MOSFET (SDG)).
- τα μη συμμετρικά τρανζίστορ διπλής πύλης (asymmetric double-gate MOSFET (ADG)).

Σε ένα συμμετρικό DG MOSFET οι δυο πύλες είναι n-τύπου, δηλαδή παρουσιάζεται περίσσια ηλεκτρονίων, ενώ σε μη συμμετρικό DG MOSFET η άνω πύλη είναι n-τύπου ενώ η κάτω πύλη είναι p-τύπου. Η διατομή ενός τρανζίστορ διπλής πύλης (DG MOSFET) απεικονίζεται στο Σχήμα 2.4. Το κανάλι χωρίζεται σε δύο περιοχές: Περιοχή 1 μήκους  $L_1$  που απεικονίζει ένα ασύμμετρο τρανζίστορ διπλής πύλης (DG MOSFET) με διαφορετικά έργα εξόδου για τα μέταλλα της πάνω και κάτω πύλης  $\Phi_{m1}$  και  $\Phi_{m2}$  ως προς το πυρίτιο του καναλιού και την περιοχή 2 μήκους  $L_2$  που απεικονίζει ένα συμμετρικό DG MOSFET με ίδιο έργο εξόδου  $\Phi_{m2}$  για τα μέταλλα και των δύο πυλών.



**Σχήμα 2.4:** Διατομή του τρανζίστορ διπλής πύλης όπου απεικονίζεται στην Περιοχή 1 ένα ασύμμετρο DG MOSFET και στην Περιοχή 2 ένα συμμετρικό DG MOSFET.

Στα πλαίσια της παρούσας μεταπτυχιακής εργασίας μελετάτε ένα συμμετρικό τρανζίστορ διπλής πύλης με ευθυγραμμισμένες τις άνω και κάτω πύλες και με ίσο δυναμικό να εφαρμόζεται και στις δύο αυτές όπως αυτό παρουσιάζεται στο Σχήμα 2.5.



Σχήμα 2.5: Σχηματική απεικόνιση ενός συμμετρικού DG MOSFET.

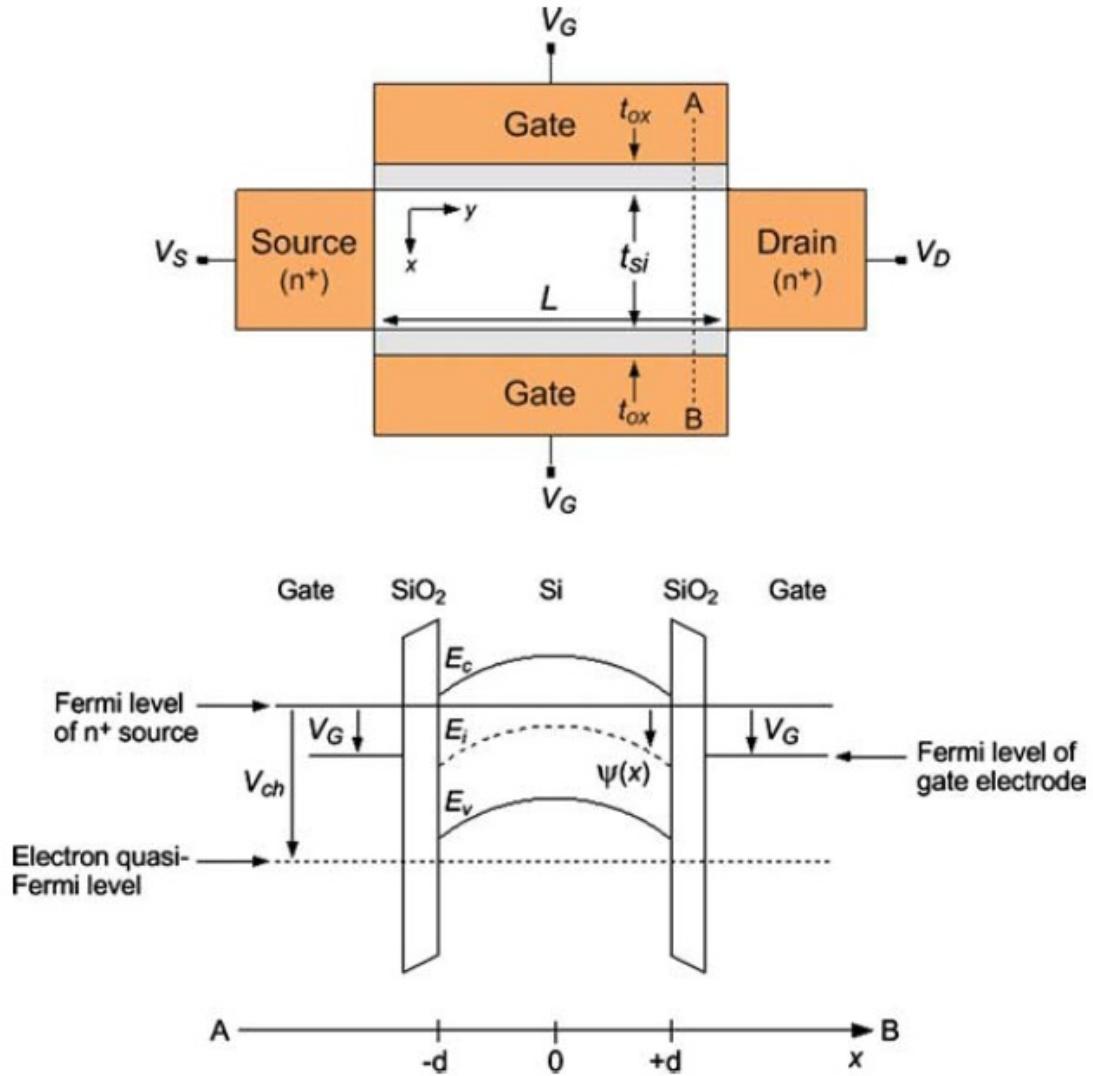
## 2.4 Μοντελοποίηση σχέσης φορτίων-δυναμικών στο συμμετρικό τρανζίστορ διπλής πύλης (symmetric double-gate MOSFET)

Όπως παρουσιάστηκε από τον Taur [9], αν θεωρηθεί ένα τρανζίστορ διπλής πύλης με μεγάλο μήκος καναλιού ( $L$ ), χωρίς μεγάλο αριθμό προσμίξεων (undoped or lightly doped) στο κανάλι και συμμετρικό η 1-D Poisson εξίσωση στο πυρίτιο είναι η ακόλουθη.

$$\frac{d^2\psi(x)}{dx^2} = \frac{d^2(\psi(x) - V_{ch})}{dx^2} = \frac{q_e}{\epsilon_{Si}} n_i e^{\frac{\psi(x) - V_{ch}}{U_T}} \quad (2.1)$$

όπου  $\epsilon_{Si}$  η επιτρεπτότητα του ημιαγωγού του υποστρώματος (silicon permittivity),  $n_i$  η συγκέντρωση φορέων στο εσωτερικό της διάταξης (αμιγής πυκνότητα) (intrinsic carrier density),  $q_e$  το φορτίο του ηλεκτρονίου (electron charge),  $U_T$  η θερμοδυναμική τάση (thermal voltage),  $\psi(x)$  το band bending του πυριτίου and  $V_{ch}$  το επίπεδο quasi-Fermi του ηλεκτρονίου (electron quasi-Fermi level) το οποίο θεωρείται σταθερό σε όλο το πάχος του πυριτίου  $t_{Si}=2d$ .

Στο Σχήμα 2.6 παρουσιάζεται η δισδιάστατη απεικόνιση της διάταξης που παρατίθεται στο Σχήμα 2.5 (Το γράφημα αυτό έχει παρθεί από την αναφορά [10]).



**Σχήμα 2.6:** Δισδιάστατη σχηματική απεικόνιση ενός συμμετρικού DG MOSFET και energy band διάγραμμα κατά μήκος του άξονα AB.

Στην ίδια δημοσίευση [10] αναφέρεται και παρουσιάζεται ο μαθηματικός τρόπος με τον οποίο δύναται να εξαχθεί η σχέση φορτίων-δυναμικών που όπως αναφέρεται παραπάνω αποτελεί την "καρδιά" για την δημιουργία ενός αξιόπιστου και αποτελεσματικού μοντέλου. Η γενική εξίσωση που εκφράζει την σχέση αυτή, όπως παρουσιάζεται από τον Sallese e. a. [10] είναι η ακόλουθη.

$$V_G - V_{ch} = \frac{Q_G}{C_{ox}} + U_T \ln \left( \frac{Q_G^2}{2\epsilon_{Si} q_e U_T n_i} + \frac{2Q_G}{q_e n_i t_{Si}} \right) \quad (2.2)$$

όπου  $Q_G$  η πυκνότητα του φορτίου ανά μονάδα επιφανείας (charge density per unit surface) για κάθε πύλη.

Η πυκνότητα του ευκίνητου φορτίου μπορεί να υπολογιστεί ως:

$$Q_m = -2Q_G \quad (2.3)$$

Η πυκνότητα ρεύματος ( $J_n$ ) σε κάθε σημείο του καναλιού μπορεί να υπολογιστεί με βάση την εξίσωση (2.4).

$$J_n = \mu q_e \left( \overset{\text{drift}}{\underbrace{-n_i \frac{d\Psi}{dy}}} + \overset{\text{diffusion}}{\underbrace{U_T \frac{dn_i}{dy}}} \right) \quad (2.4)$$

όπου  $\mu$  η κινητικότητα των φορέων στο κανάλι (mobility) και  $\Psi$  το δυναμικό. Η κινητικότητα των φορέων θεωρείται ότι παραμένει σταθερή σε όλο το μήκος του καναλιού και δεν επηρεάζεται από την πόλωση αυτού. Στην σχέση (2.3) σημειώνονται δύο όροι, ο ένας αναφέρεται ως ρεύμα αγωγιμότητας (drift current) και ο άλλος σαν ρεύμα διάχυσης (diffusion current). Το ρεύμα αγωγιμότητας περιγράφει την ροή του ελεύθερου φορτίου που κινείται υπό την επίδραση μιας διαφοράς δυναμικού, ενώ το ρεύμα διάχυσης σχετίζεται με την κλιμακούμενη συγκέντρωση του φορτίου κατά μήκος του καναλιού, δηλαδή πάνω στον y άξονα του σχήματος 2.5. Η εξίσωση (2.4) εξειδικεύεται στην περίπτωση των τρανζίστορ τόσο μονής όσο και διπλής πύλης όπως στην εξίσωση 2.5 παρουσιάζεται όπου  $\Psi_s$  το δυναμικό επιφάνειας.

$$I_D(y) = \mu W \left( -Q_m \frac{d\Psi_s}{dy} + U_T \frac{dQ_m}{dy} \right) \quad (2.5)$$

Και το ρεύμα στο κανάλι της διάταξης υπολογίζεται με τρόπο που παρουσιάζεται στην σχέση (2.6)

$$I_D = -\mu \frac{W}{L} \int_{V_s}^{V_D} Q_m dV_{ch} \quad (2.6)$$

Στο σημείο αυτό, θα οριστούν κάποιες ποσότητες οι οποίες χρησιμοποιούνται για την κανονικοποίηση των ρευμάτων με το ειδικό ρεύμα  $I_{spec}$ , των φορτίων με το ειδικό φορτίο  $Q_{spec}$  και των τάσεων με την θερμοδυναμική τάση  $U_T$  που υπάρχουν στην διάταξη. Οι εξισώσεις των παραγόντων αυτών παρουσιάζονται στις εξισώσεις (2.7)-(2.11).

$$I_{spec} = 4\mu C_{ox} U_T^2 \frac{W}{L} \quad (2.7)$$

$$Q_{spec} = 4C_{ox} U_T \quad (2.8)$$

$$U_T = \frac{kT}{q_e} \quad (2.9)$$

όπου  $W$  το πλάτος του καναλιού,  $L$  το μήκος του καναλιού,  $C_{ox}$  η χωρητικότητα του οξειδίου,  $k$  η σταθερά Boltzmann και  $T$  η θερμοκρασία.

Χρησιμοποιώντας τις ποσότητες κανονικοποίησης αυτές προκύπτουν τα κανονικοποιημένα φορτία, ρεύματα και δυναμικά ως:

$$q = \frac{Q}{Q_{spec}}, i = \frac{I}{I_{spec}}, v = \frac{V}{U_T} \quad (2.10)$$

Τελικά η εξίσωση (2.2) παίρνει την απλή μορφή η οποία παρουσιάζεται στην εξίσωση (2.11).

$$v(q, \alpha) = 4q + \ln(q) + \ln(1 + \alpha q) \quad (2.11)$$

$$\text{με } \alpha = \frac{C_{ox}}{C_{Si}}$$

όπου  $C_{Si}$  η χωρητικότητα του στρώματος πυριτίου και  $C_{ox}$  η χωρητικότητα του στρώματος οξειδίου. Η χωρητικότητα του στρώματος πυριτίου και χωρητικότητα του στρώματος οξειδίου προκύπτουν από τις παρακάτω εξισώσεις (2.10) και (2.11), αντίστοιχα.

$$C_{Si} = \frac{\epsilon_{Si}}{t_{Si}} \quad (2.12)$$

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad (2.13)$$

όπου  $\epsilon_{ox}$  η επιτρεπτότητα του οξειδίου (oxide permittivity),  $t_{Si}$  το πάχος του στρώματος πυριτίου και  $t_{ox}$  το πάχος του οξειδίου.

Δεδομένου ότι στα συμπαγή μοντέλα απαιτείται το κινητά φορτία (mobile charge) να υπολογίζονται με βάση τις εφαρμοζόμενες τάσεις, στους ακροδέκτες της διάταξης, η αντιστροφή της εξίσωσης (2.11), δηλαδή η  $q(v, \alpha)$  είναι πολύ σημαντική. Ωστόσο, η εξίσωση αυτή, δεν είναι αντιστρέψιμη αναλυτικά. Ως εκ τούτου, χρησιμοποιούνται είτε αριθμητικές επαναλήψεις (numerical iterations) οι οποίες όμως επιβαρύνουν την υπολογιστική απόδοση του μοντέλου είτε γίνονται κάποιες αναλυτικές προσεγγίσεις της εξίσωσης αυτής. Υπάρχουν δύο τρόποι να λυθεί η σχέση (2.11).

Ο πρώτος είναι αγνοώντας τον δεύτερο λογαριθμικό όρο  $\ln(1+\alpha q)$ . Με την παραδοχή αυτή η εξίσωση (2.11) λαμβάνει την ακόλουθη μορφή η οποία είναι ανεξάρτητη από τον λόγο της χωρητικότητας του στρώματος οξειδίου ως προς την χωρητικότητα του στρώματος πυριτίου,  $\alpha$ .

$$v(q,0) = 4q + \ln(q) \quad (2.14)$$

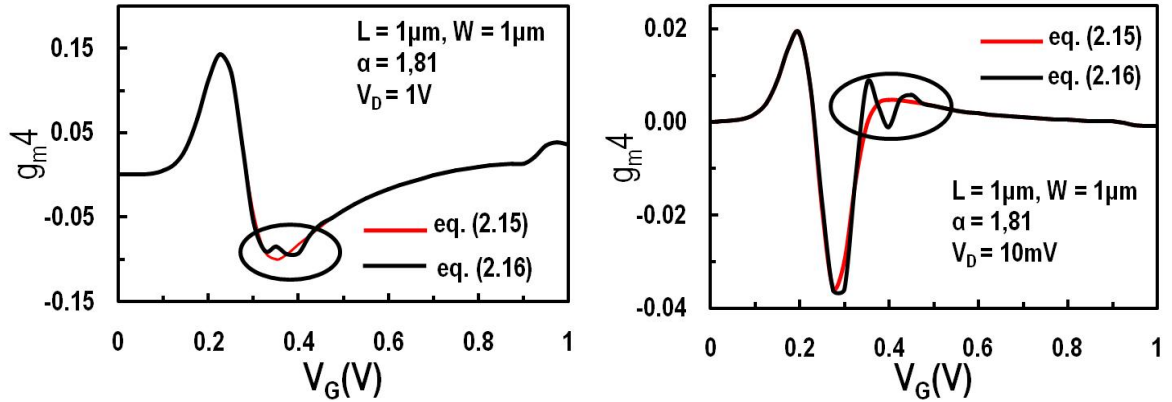
Πρέπει στο σημείο αυτό να σημειωθεί ότι, η εξίσωση (2.14) μοιάζει αρκετά με την αντίστοιχη εξίσωση που περιγράφει τον υπολογισμό των φορτίων με βάση τις εφαρμοζόμενες τάσεις, στους ακροδέκτες της διάταξης, στα τρανζίστορ μονής πύλης (single-gate MOSFET) [11], [12]. Η αντιστροφή της (2.14),  $q(v, 0)$ , μπορεί εύκολα να υλοποιηθεί χρησιμοποιώντας την διαδικασία Lambert W [13] ( $W_{\text{LAMBERT}}$  function). Η διαδικασία αυτή είναι διαθέσιμη σε αρκετά μαθηματικά υπολογιστικά περιβάλλοντα. Ο τρόπος αυτός για τον υπολογισμό των κανονικοποιημένων φορτίων χρησιμοποιείται σε πολλές δημοσιεύσεις [11], [12], [14], [15]. Ωστόσο, η χρήση αυτή της απλοποιημένη μορφή της εξίσωσης (2.11), δηλαδή της (2.14) συνεπάγεται την εισαγωγή σημαντικού σφάλματος (significant error) το οποίο θα μελετηθεί στην ενότητα 2.7. Ο δεύτερος τρόπος είναι αυτός που παρουσιάζεται από τους Prégaldiny, Krummenacher e. a. [16]. Αυτός ο τρόπος υπολογισμού των κανονικοποιημένων φορτίων με βάση τις κανονικοποιημένες τάσεις παρουσιάζεται να είναι ο καλύτερος γιατί δεν αγνοεί τον δεύτερο λογαριθμικό όρο της εξίσωσης (2.11). Υπάρχει όμως στην δημοσίευση αυτή μια ασυμφωνία ανάμεσα στην προτεινόμενη εξίσωση ([16] εξίσωση (2.20)) και στον κώδικα που εφαρμόζει αυτή ([16] VHDL-AMS γραμμή κώδικα (73)). Συγκεκριμένα, στο κείμενο υπάρχει η εξίσωση (2.15) ενώ στον κώδικα που παρατίθεται στην συγκεκριμένη δημοσίευση η (2.16).

$$\ln q_0 \leftarrow \frac{v + c_w}{2} - \sqrt{\left(\frac{v - c_w}{2}\right)^2 + d_w} \quad (2.15)$$

$$\ln q_0 \leftarrow \frac{v - c_w}{2} - \sqrt{\left(\frac{v - c_w}{2}\right)^2 + d_w} \quad (2.16)$$

Όπως φαίνεται στο Σχήμα 2.6, τέταρτη παράγωγος του ρεύματος (2.17), έχοντας χρησιμοποιήσει την σχέση (2.16) παρουσιάζει κάποιες κυματώσεις οποίες δεν είναι επιθυμητές και αποτελούν ένδειξη ενός όχι καλού μοντέλου, γεγονός που αποφεύγεται όταν χρησιμοποιηθεί η (2.15). Άρα η σωστή έκφραση και αυτή που θα πρέπει να υιοθετηθεί είναι η (2.15).

$$g_m^4 \equiv \frac{\partial^4 I_D}{\partial V_G^4} \quad (2.17)$$



**Σχήμα 2.6:** Τέταρτη παράγωγος του ρεύματος στο κανάλι της διάταξης τόσο στον κορεσμό ( $V_D=1V$ ) όσο και στην γραμμική περιοχή ( $V_D=10mV$ ).

Στο σημείο αυτό θα πρέπει να τονιστεί ότι τα φορτία που υπολογίζονται και με τους δύο τρόπους που αναφέρθηκαν παραπάνω είναι αρνητικές ποσότητες όπως αυτά παρουσιάζονται από τους Sallese e. a. [10] και Krummenacher e. a. [16] σε αντίθεση με τον τρόπο υλοποίησης του τρανζίστορ μονής πύλης όπως αυτό παρουσιάζεται από τους Bucher e. a. [11] και Bazigos e.a. [17], [18].

## 2.5 Μοντελοποίηση σχέσης κανονικοποιημένων φορτίων-ρευμάτων και φορτίων-διαγωγιμοτήτων στο συμμετρικό τρανζίστορ διπλής πύλης (symmetric double-gate MOSFET)

Η σχέση που συνδέει τα κανονικοποιημένα ρεύματα με τα κανονικοποιημένα φορτία παρουσιάζεται από τον Sallese e. a. [10] είναι η ακόλουθη:

$$i_{f,r} = -q_{s,d}^2 + 2 q_{s,d} + \frac{2}{\alpha} \ln \left( 1 - \frac{\alpha}{2} q_{s,d} \right) \quad (2.18)$$

όπου  $q_s$  το κανονικοποιημένο φορτίο που υπολογίζεται από την σχέση (2.2) αν τεθεί  $V_{ch}=V_s$  και  $q_d$  το κανονικοποιημένο φορτίο που υπολογίζεται από την σχέση (2.2) αν τεθεί  $V_{ch}=V_d$ .

Το ρεύμα στο κανάλι της διάταξης μπορεί να υπολογιστεί ως:

$$I_D = -I_{spec} (i_f - i_r) \quad (2.19)$$

Η διαγωγιμότητες της διάταξης, δηλαδή η διαγωγιμότητα στο gate  $g_m$  (ή  $g_{mg}$ ), η διαγωγιμότητα στο source  $g_{ms}$  και η διαγωγιμότητα στο drain  $g_{md}$ , μπορούν να προκύψουν με τρόπο που παρουσιάζεται στις εξισώσεις (2.20-2.22).

$$g_m = \frac{\partial I_D}{\partial V_G} \quad (2.20)$$



$$g_{ms} = \frac{\partial I_D}{\partial V_S} \quad (2.21)$$

$$g_{md} = \frac{\partial I_D}{\partial V_D} \quad (2.22)$$

Οι αναλυτικές εξισώσεις των παραπάνω διαγωγιμοτήτων και ο τρόπος παραγωγής αυτών φαίνονται στις εξισώσεις (2.23)-(2.25) .

$$g_m = \frac{\partial I_D}{\partial V_G} = \frac{\partial I_D}{\partial q_s} \frac{\partial q_s}{\partial V_G} = -\frac{I_{spec}}{U_T} \left( \frac{\partial i_f}{\partial q_s} \frac{\partial q_s}{\partial V_G} - \frac{\partial i_r}{\partial q_d} \frac{\partial q_d}{\partial V_G} \right) \Rightarrow$$

$$g_m = G_{spec} \left( \left( \frac{1}{4 + \frac{1}{-q_s} + \frac{\alpha}{-\alpha q_s + 1}} \right) \left( -2q_s + 2 - \frac{\alpha^2}{4 \left( 1 - \frac{\alpha}{2} q_s \right)} \right) \right.$$

$$\left. - \left( \frac{1}{4 + \frac{1}{-q_d} + \frac{\alpha}{-\alpha q_d + 1}} \right) \left( -2q_d + 2 - \frac{\alpha^2}{4 \left( 1 - \frac{\alpha}{2} q_d \right)} \right) \right) \quad (2.23)$$

$$g_{ms} = \frac{\partial I_D}{\partial V_S} = \frac{\partial I_D}{\partial q_s} \frac{\partial q_s}{\partial V_S} = -\frac{I_{spec}}{U_T} \frac{\partial i_f}{\partial q_s} \frac{\partial q_s}{\partial V_S} \Rightarrow$$

$$g_{ms} = G_{spec} \left( -\frac{1}{4 + \frac{1}{-q_s} + \frac{\alpha}{-\alpha q_s + 1}} \right) \left( -2q_s + 2 - \frac{\alpha^2}{4 \left( 1 - \frac{\alpha}{2} q_s \right)} \right) \quad (2.24)$$

$$g_{md} = \frac{\partial I_D}{\partial V_D} = \frac{\partial I_D}{\partial q_d} \frac{\partial q_d}{\partial V_D} = -\frac{I_{spec}}{U_T} - \frac{\partial i_r}{\partial q_d} \frac{\partial q_d}{\partial V_D} \Rightarrow$$

$$g_{md} = G_{spec} \left( -\frac{1}{4 + \frac{1}{-q_d} + \frac{\alpha}{-\alpha q_d + 1}} \right) \left( 2q_d - 2 + \frac{\alpha^2}{4 \left( 1 - \frac{\alpha}{2} q_d \right)} \right) \quad (2.25)$$

όπου  $G_{spec}$  ο παράγοντας κανονικοποίησης των διαγωγιμοτήτων.

$$G_{spec} = \frac{I_{spec}}{U_T} = 4\mu C_{ox} U_T \frac{W}{L} \quad (2.26)$$

Άρα εύκολα γίνεται αντιληπτό η διαγωγιμότητας στο gate ισούται είτε με το αντίθετο του αθροίσματος της διαγωγιμότητας στο source και στο drain, Σχέση (2.27)

$$g_m = -(g_{ms} + g_{md}) \quad (2.27)$$

Στο σημείο αυτό παρουσιάζεται το τι ισχύει για τα φορτία σε ότι αφορά την περιοχή αντιστροφής στην οποία βρίσκεται η διάταξη και το αν είναι στην περιοχή κορεσμού η στην γραμμική περιοχή. Όπως ο Bucher e. a. [11] παρουσιάζει, ισχύει ότι :

$$\begin{aligned} \text{Strong Inversion} & \begin{cases} \text{Non Saturation, } q_s \approx q_d \text{ και } q_s \gg 1 \\ \text{Saturation, } q_s \gg q_d \text{ και } q_s \gg 1 \end{cases} \\ \text{Weak Inversion} & \begin{cases} \text{Non Saturation, } q_s \approx q_d \text{ και } q_s \ll 1 \\ \text{Saturation, } q_s \gg q_d \text{ και } q_s \ll 1 \end{cases} \end{aligned}$$

Δεδομένου όμως ότι στην συγκεκριμένη διδακτορική διατριβή τα φορτία υπολογίζονται σαν θετικές ποσότητες. Στα πλαίσια της συγκεκριμένης μεταπτυχιακής διατριβής τα φορτία υπολογίζονται σαν αρνητικές ποσότητες και άρα οι ισχύει ότι

$$\begin{aligned} \text{Strong Inversion} & \begin{cases} \text{Non Saturation, } -q_s \approx -q_d \text{ και } -q_s \gg 1 \\ \text{Saturation, } -q_s \gg -q_d \text{ και } -q_s \gg 1 \end{cases} \Rightarrow \\ \text{Weak Inversion} & \begin{cases} \text{Non Saturation, } -q_s \approx -q_d \text{ και } -q_s \ll 1 \\ \text{Saturation, } -q_s \gg -q_d \text{ και } -q_s \ll 1 \end{cases} \Rightarrow \\ \text{Strong Inversion} & \begin{cases} \text{Non Saturation, } q_s \approx q_d \text{ και } q_s \ll -1 \\ \text{Saturation, } q_s \ll q_d \text{ και } q_s \ll -1 \end{cases} \\ \text{Weak Inversion} & \begin{cases} \text{Non Saturation, } q_s \approx q_d \text{ και } q_s \gg -1 \\ \text{Saturation, } q_s \ll q_d \text{ και } q_s \gg -1 \end{cases} \end{aligned}$$

Η σχέση κανονικοποιημένων φορτίων τάσεων (2.11) στην ισχυρή και στην ασθενή ανάστροφη μπορεί να έχει την ακόλουθη μορφή.

$$\begin{aligned} \text{Strong Inversion} & \Rightarrow \begin{cases} V_{GS} - V_{to} = 4q_s \Rightarrow q_s = \frac{V_{GS} - V_{to}}{4} \\ V_{GD} - V_{to} = 4q_d \Rightarrow q_d = \frac{V_{GD} - V_{to}}{4} \end{cases} \\ \text{Weak Inversion} & \Rightarrow \begin{cases} V_{GS} - V_{to} = \ln(q_s) \Rightarrow q_s = e^{V_{GS} - V_{to}} \\ V_{GD} - V_{to} = \ln(q_d) \Rightarrow q_d = e^{V_{GD} - V_{to}} \end{cases} \end{aligned}$$

όπου  $V_{to}$  η τάση κατωφλίου.

Στον παρακάτω Πίνακα 1.1.α παρατίθενται οι υπολογισμοί των ασυμπτωτικών τιμών των διαγωγιμοτήτων ως προς τα κανονικοποιημένα φορτία και ως τα κανονικοποιημένα δυναμικά στους ακροδέκτες της διάταξης Πίνακα 1.1.β.

**Πίνακας 1.1.α.** Υπολογισμός ασυμπτωτικών τιμών των διαγωγιμοτήτων με βάση τα κανονικοποιημένα φορτία.

Normalized transconductances	Strong Inversion		Weak Inversion	
	Non Sat.	Sat.	Non Sat.	Sat.
$g_m$	$-\frac{q_s}{2} + \frac{q_d}{2}$	$-\frac{q_s}{2}$	$(q_d - q_s) \left(2 - \frac{\alpha^2}{4}\right)$	$-q_s \left(-2 + \frac{\alpha^2}{4}\right)$
$g_{ms}$	$\frac{q_s}{2}$	$\frac{q_s}{2}$	$q_s \left(2 - \frac{\alpha^2}{4}\right)$	$q_s \left(-2 + \frac{\alpha^2}{4}\right)$
$g_{md}$	$-\frac{q_d}{2}$	$\approx 0$	$q_d \left(-2 + \frac{\alpha^2}{4}\right)$	$\approx 0$

**Πίνακας 1.1.β.** Υπολογισμός ασυμπτωτικών τιμών των διαγωγιμοτήτων με βάση τα κανονικοποιημένα δυναμικά.

Norm. transc.	Strong Inversion		Weak Inversion	
	Non Sat.	Sat.	Non Sat.	Sat.
$g_m$	$-\frac{V_{GS} - V_{to}}{8} + \frac{V_{GD} - V_{to}}{8}$	$-\frac{V_{GS} - V_{to}}{8}$	$(e^{V_{GD} - V_{to}} - e^{V_{GS} - V_{to}}) \left(-2 + \frac{\alpha^2}{4}\right)$	$-e^{V_{GS} - V_{to}} \left(-2 + \frac{\alpha^2}{4}\right)$
$g_{ms}$	$\frac{V_{GS} - V_{to}}{8}$	$\frac{V_{GS} - V_{to}}{8}$	$e^{V_{GS} - V_{to}} \left(-2 + \frac{\alpha^2}{4}\right)$	$e^{V_{GS} - V_{to}} \left(-2 + \frac{\alpha^2}{4}\right)$
$g_{md}$	$-\frac{V_{GD} - V_{to}}{8}$	$\approx 0$	$e^{V_{GD} - V_{to}} \left(2 - \frac{\alpha^2}{4}\right)$	$\approx 0$

Επίσης οι αναλυτικές εξισώσεις για τον λόγο διαγωγιμότητας ρεύματος ως προς το ρεύμα για το gate  $g_m U_T/I_D$ , το source  $g_{ms} U_T/I_D$  και το drain  $g_{md} U_T/I_D$  παρατίθενται στις εξισώσεις (2.28), (2.29) και (2.30), αντίστοιχα.

$$\frac{g_m U_T}{I_D} = \frac{\left( \frac{1}{4 + \frac{1}{q_s} + \frac{\alpha}{\alpha q_s + 1}} \right) \left( -2q_s + 2 - \frac{\alpha^2}{4 \left( 1 - \frac{\alpha}{2} q_s \right)} \right)}{i_f - i_r} - \frac{\left( \frac{1}{4 + \frac{1}{q_d} + \frac{\alpha}{\alpha q_d + 1}} \right) \left( 2q_d - 2 + \frac{\alpha^2}{4 \left( 1 - \frac{\alpha}{2} q_d \right)} \right)}{i_f - i_r} \quad (2.28)$$

$$\frac{g_{ms} U_T}{I_D} = \frac{\left( \frac{1}{4 + \frac{1}{q_s} + \frac{\alpha}{\alpha q_s + 1}} \right) \left( 2q_s - 2 + \frac{\alpha^2}{4 \left( 1 - \frac{\alpha}{2} q_s \right)} \right)}{i_f - i_r} \quad (2.29)$$

$$\frac{g_{md} U_T}{I_D} = \frac{\left( \frac{1}{4 + \frac{1}{q_d} + \frac{\alpha}{\alpha q_d + 1}} \right) \left( -2q_d + 2 - \frac{\alpha^2}{4 \left( 1 - \frac{\alpha}{2} q_d \right)} \right)}{i_f - i_r} \quad (2.30)$$

Στον παρακάτω Πίνακα 1.2.α παρατίθενται οι υπολογισμοί των ασυμπτωτικών τιμών του λόγου διαγωγιμότητας ρεύματος ως προς το ρεύμα με βάση τα κανονικοποιημένα φορτία και τα κανονικοποιημένα δυναμικά στους ακροδέκτες της διάταξης Πίνακα 1.2.β.

**Πίνακας 1.2.α** Υπολογισμός ασυμπτωτικών τιμών των λόγων διαγωγιμότητας ρεύματος ως προς το ρεύμα με βάση τα κανονικοποιημένα φορτία.

Normalized transconductances to current ratio	Strong Inversion		Weak Inversion	
	Non Sat.	Sat.	Non Sat.	Sat.
$\frac{g_m U_T}{I_D}$	$\frac{-\frac{q_s}{2} + \frac{q_d}{2}}{-q_s^2 + q_d^2}$	$\frac{1}{2q_s}$	$\frac{(q_d - q_s) \left( -2 + \frac{\alpha^2}{4} \right)}{2q_s - 2q_d}$	$-\frac{1}{2} \left( -2 + \frac{\alpha^2}{4} \right)$
$\frac{g_{ms} U_T}{I_D}$	$\frac{\frac{q_s}{2}}{-q_s^2 - q_d^2}$	$-\frac{1}{2q_s}$	$\frac{q_s \left( -2 + \frac{\alpha^2}{4} \right)}{2q_s - 2q_d}$	$\frac{1}{2} \left( -2 + \frac{\alpha^2}{4} \right)$
$\frac{g_{md} U_T}{I_D}$	$\frac{-\frac{q_d}{2}}{-q_s^2 - q_d^2}$	$\approx 0$	$\frac{q_d \left( 2 - \frac{\alpha^2}{4} \right)}{2q_s - 2q_d}$	$\approx 0$

**Πίνακας 1.2.β** Υπολογισμός ασυμπτωτικών τιμών των λόγων διαγωγιμότητας ρεύματος ως προς το ρεύμα με βάση τα κανονικοποιημένα δυναμικά.

<b>Normal. transc. to current ratio</b>	<b>Strong Inversion</b>		<b>Weak Inversion</b>	
	<b>Non Sat.</b>	<b>Sat.</b>	<b>Non Sat.</b>	<b>Sat.</b>
$\frac{g_m U_T}{I_D}$	$\frac{-\frac{V_{GS}-V_{to}}{8} + -\frac{V_{GD}-V_{to}}{8}}{-\left(\frac{V_{GS}-V_{to}}{4}\right)^2 - \left(\frac{V_{GD}-V_{to}}{4}\right)^2}$	$\frac{2}{V_{GS}-V_{to}}$	$\frac{(e^{V_{GD}-V_{to}} - e^{V_{GS}-V_{to}})}{2(e^{V_{GS}-V_{to}}) - 2(e^{V_{GD}-V_{to}})} \left(-2 + \frac{\alpha^2}{4}\right)$	$-\frac{1}{2} \left(-2 + \frac{\alpha^2}{4}\right)$
$\frac{g_{ms} U_T}{I_D}$	$\frac{\frac{V_{GS}-V_{to}}{4}}{-\left(\frac{V_{GS}-V_{to}}{4}\right)^2 - \left(\frac{V_{GD}-V_{to}}{4}\right)^2}$	$-\frac{2}{V_{GS}-V_{to}}$	$\frac{(e^{V_{GS}-V_{to}}) \left(-2 + \frac{\alpha^2}{4}\right)}{2(e^{V_{GS}-V_{to}}) - 2(e^{V_{GD}-V_{to}})}$	$\frac{1}{2} \left(-2 + \frac{\alpha^2}{4}\right)$
$\frac{g_{md} U_T}{I_D}$	$\frac{\frac{V_{GD}-V_{to}}{4}}{-\left(\frac{V_{GS}-V_{to}}{4}\right)^2 - \left(\frac{V_{GD}-V_{to}}{4}\right)^2}$	$\approx 0$	$\frac{(e^{V_{GD}-V_{to}}) \left(2 - \frac{\alpha^2}{4}\right)}{2(e^{V_{GS}-V_{to}}) - 2(e^{V_{GD}-V_{to}})}$	$\approx 0$

## 2.6 Μοντελοποίηση σχέσης φορτίων-συνολικών φορτίων στους ακροδέκτες του συμμετρικού τρανζίστορ διπλής πύλης (symmetric double-gate MOSFET).

Εισάγεται σε αυτό το σημείο η έννοια του γενικευμένου ρεύματος ( $I_Y$ ), σαν συνάρτηση της θέσης του καναλιού ( $y$ ) και σε κανονικοποιημένη μορφή ( $i_Y$ ). Η φυσική σημασία αυτού του μεγέθους και ο τρόπος υπολογισμού του παρουσιάζονται από τον Bazigo e. a. [17], [18].

$$I_Y = I_D \Leftrightarrow \frac{y}{L} (I_F - I_Y) = I_F - I_R \Leftrightarrow$$

$$I_Y = I_F - \frac{y}{L} (I_F - I_R) \Leftrightarrow$$

$$i_Y = i_F - \frac{y}{L} (i_F - i_R) \Leftrightarrow y = \frac{(i_F - i_Y)}{(i_F - i_R)} L \quad (2.31)$$

Όπου  $i_F$ ,  $i_R$  και  $i_Y$ ,

$$i_F = -q_s^2 + 2q_s \quad (2.32)$$

$$i_R = -q_d^2 + 2q_d \quad (2.33)$$

$$i_y = -q_{iy}^2 + 2q_{iy} \quad (2.34)$$

Οι σχέσεις αυτές αποτελούν ουσιαστικά απλοποιημένες μορφές της εξίσωσης (2.16) όπου έχει παραληφθεί ο λογαριθμικός όρος.

Λύνοντας την (2.34) ως προς  $q_{ix}$  μπορούμε να εξάγουμε την σχέση ανάμεσα σε  $q_{ix}$  και  $i_x$ .

$$\begin{aligned} i_y &= -q_{iy}^2 + 2q_{iy} \Leftrightarrow \\ i_y &= -q_{iy}^2 + 2q_{iy} + 1 - 1 \Leftrightarrow \\ i_y &= -(q_{iy}^2 - 2q_{iy} + 1) + 1 \Leftrightarrow \\ i_y &= -(q_{iy} - 1)^2 + 1 \Leftrightarrow \\ -(q_{iy} - 1)^2 &= i_y - 1 \Leftrightarrow \\ (q_{iy} - 1)^2 &= 1 - i_y \Leftrightarrow \\ q_{iy} - 1 &= \sqrt{1 - i_y} \Leftrightarrow \\ q_{iy} &= \sqrt{1 - i_y} + 1 \quad (2.35) \end{aligned}$$

Από διαφορίση της (2.20) προκύπτει ότι,

$$d_y = -\frac{L}{(i_F - i_R)} d_{iy} \quad (2.36)$$

Για να εξαχθεί το αναστρέφον φορτίο σε όλο το κανάλι ( $Q_I$ ) αρκεί να λυθεί το παρακάτω ολοκλήρωμα.

$$\begin{aligned} Q_I &= W \int_0^L Q'_I d_y \stackrel{(2.36)}{\Leftrightarrow} \\ Q_I &= W \int_{i_F}^{i_R} -\frac{L}{(i_F - i_R)} Q'_I d_{iy} \Leftrightarrow \\ Q_I &= -WL \int_{i_F}^{i_R} \frac{1}{(i_F - i_R)} Q'_I d_{iy} \Leftrightarrow \end{aligned}$$

$$\begin{aligned}
Q_I &= -WL \int_{i_F}^{i_R} \frac{1}{(i_F - i_R)} Q_{\text{spec}} q_{i_y} d_{i_y} \Leftrightarrow \\
Q_I &= -WLQ_{\text{spec}} \int_{i_F}^{i_R} \frac{1}{(i_F - i_R)} q_{i_y} d_{i_y} \xLeftrightarrow{(2.35)} \\
Q_I &= -WLQ_{\text{spec}} \int_{i_F}^{i_R} \frac{1}{(i_F - i_R)} \left( \sqrt{1 - i_y} + 1 \right) d_{i_y} \Leftrightarrow \\
Q_I &= -WLQ_{\text{spec}} \int_{i_F}^{i_R} \frac{1}{(i_F - i_R)} \left( \sqrt{1 - i_y} + 1 \right) d_{i_y} \Leftrightarrow \\
Q_I &= -WLQ_{\text{spec}} \int_{i_F}^{i_R} \frac{1}{(i_F - i_R)} \left( \sqrt{1 - i_y} + 1 \right) d_{i_y} \xLeftrightarrow{(\text{matlab})} \\
Q_I &= WLQ_{\text{spec}} \left( \frac{2q_s}{3} + \frac{\frac{2q_d^2}{3} - \frac{4q_d}{3} + \frac{2}{3}}{q_d + q_s - 2} + \frac{1}{3} \right) \quad (2.37)
\end{aligned}$$

Ακολουθώντας την παραπάνω διαδικασία καθίσταται δυνατό να εξαχθούν και τα συνολικά φορτία σε source ( $Q_S$ ) και drain ( $Q_D$ ).

$$\begin{aligned}
Q_S &= W \int_0^L \frac{(1 - y)}{L} Q'_I d_y \xLeftrightarrow{(2.31)} \\
Q_S &= W \int_0^L \frac{\left( 1 - \frac{i_F - i_y}{i_F - i_R} \right) L}{L} Q'_I d_y \Leftrightarrow \\
Q_S &= W \int_0^L \left( 1 - \frac{i_F - i_y}{i_F - i_R} \right) Q'_I d_y \xLeftrightarrow{(2.36)} \\
Q_S &= W \int_{i_F}^{i_R} - \left( \frac{L}{i_F - i_R} \right) \left( 1 - \frac{i_F - i_y}{i_F - i_R} \right) Q'_I d_{i_x} \Leftrightarrow \\
Q_S &= -WL \int_{i_F}^{i_R} \left( \frac{1}{i_F - i_R} \right) \left( 1 - \frac{i_F - i_x}{i_F - i_R} \right) Q'_I d_{i_y} \Leftrightarrow \\
Q_S &= -WL \int_{i_F}^{i_R} \left( \frac{1}{i_F - i_R} \right) \left( \frac{-i_F + i_y + i_F - i_R}{i_F - i_R} \right) Q'_I d_{i_y} \Leftrightarrow
\end{aligned}$$

$$\begin{aligned}
Q_S &= -WL \int_{i_F}^{i_R} \left( \frac{1}{i_F - i_R} \right) \left( \frac{i_y - i_R}{i_F - i_R} \right) Q'_I d_{i_y} \Leftrightarrow \\
Q_S &= -WL \int_{i_F}^{i_R} \left( \frac{1}{i_F - i_R} \right) \left( \frac{i_y - i_R}{i_F - i_R} \right) Q_{spec} q_{i_y} d_{i_y} \Leftrightarrow \\
Q_S &= -WL Q_{spec} \int_{i_F}^{i_R} \left( \frac{1}{i_F - i_R} \right) \left( \frac{i_y - i_R}{i_F - i_R} \right) q_{i_y} d_{i_y} \xLeftrightarrow{(2.35)} \\
Q_S &= -WL Q_{spec} \int_{i_F}^{i_R} \left( \frac{1}{i_F - i_R} \right) \left( \frac{i_y - i_R}{i_F - i_R} \right) \left( \sqrt{1 - i_y} + 1 \right) d_{i_y} \xLeftrightarrow{(matlab)} \\
Q_S &= WL Q_{spec} \left( \frac{2q_s}{5} + \frac{2(q_d - 1)^2}{15(q_d + q_s - 2)} + \frac{2(q_d - 1)^3}{15(q_d + q_s - 2)^2} + \frac{1}{10} \right) \quad (2.38)
\end{aligned}$$

Και

$$\begin{aligned}
Q_D &= W \int_0^L \frac{y}{L} Q'_I d_y \xLeftrightarrow{(2.31)} \\
Q_D &= W \int_0^L \frac{\left( \frac{i_F - i_y}{i_F - i_R} \right) L}{L} Q'_I d_y \Leftrightarrow \\
Q_D &= W \int_0^L \left( \frac{i_F - i_y}{i_F - i_R} \right) Q'_I d_y \xLeftrightarrow{(2.36)} \\
Q_D &= W \int_{i_F}^{i_R} - \left( \frac{L}{i_F - i_R} \right) \left( \frac{i_F - i_y}{i_F - i_R} \right) Q'_I d_{i_y} \Leftrightarrow \\
Q_D &= -WL \int_{i_F}^{i_R} \left( \frac{1}{i_F - i_R} \right) \left( \frac{i_F - i_y}{i_F - i_R} \right) Q'_I d_{i_y} \Leftrightarrow \\
Q_D &= -WL Q'_{spec} \int_{i_F}^{i_R} \left( \frac{1}{i_F - i_R} \right) \left( \frac{i_F - i_y}{i_F - i_R} \right) q_{i_y} d_{i_y} \xLeftrightarrow{(2.35)} \\
Q_D &= -WL Q'_{spec} \int_{i_F}^{i_R} \left( \frac{1}{i_F - i_R} \right) \left( \frac{i_F - i_y}{i_F - i_R} \right) \left( \sqrt{1 - i_y} + 1 \right) d_{i_y} \xLeftrightarrow{(matlab)} \\
Q_D &= WL Q'_{spec} \left( \frac{2q_D}{5} + \frac{2(q_s - 1)^2}{15(q_d + q_s - 2)} + \frac{2(q_s - 1)^3}{15(q_d + q_s - 2)^2} + \frac{1}{10} \right) \quad (2.39)
\end{aligned}$$

και το συνολικό φορτίο στο gate ( $Q_G$ ) προκύπτει ως εξής .



$$Q_G = Q_S + Q_D \quad (2.40)$$

Στο παράρτημα παρατίθεται ο κώδικας matlab που χρησιμοποιήθηκε για τον υπολογισμό των ολοκληρωμάτων.

Με βάση τώρα τα συνολικά φορτία στους ακροδέκτες της διάταξης υπολογίζονται οι διαχωρητικότητες της διάταξης. Πιο συγκεκριμένα, εφόσον η διάταξη αποτελείται από τρεις ακροδέκτες, ορίζονται εννιά διαχωρητικότητες. Ο ορισμός των οποίων φαίνεται στην σχέση (2.41) [17], [18].

$$C_{XY} = \delta_{XY} \frac{\partial Q_X}{\partial V_Y}, \quad \delta_{XY} = \begin{cases} +1, & X = Y \\ -1, & X \neq Y \end{cases}, \quad X, Y = \{G, S, D\} \Rightarrow$$

$$\Rightarrow \begin{cases} C_{GG} = \frac{\partial Q_G}{\partial V_G} & C_{GS} = -\frac{\partial Q_G}{\partial V_S} & C_{GD} = -\frac{\partial Q_G}{\partial V_D} \\ C_{SG} = -\frac{\partial Q_S}{\partial V_G} & C_{SS} = \frac{\partial Q_S}{\partial V_S} & C_{SD} = -\frac{\partial Q_S}{\partial V_D} \\ C_{DG} = -\frac{\partial Q_D}{\partial V_G} & C_{DS} = -\frac{\partial Q_D}{\partial V_S} & C_{DD} = \frac{\partial Q_D}{\partial V_D} \end{cases} \quad (2.41)$$

Οι αναλυτικές εξισώσεις για το σύνολο των κανονικοποιημένων διαχωρητικοτήτων της διάταξης παρουσιάζονται παρακάτω (εξισώσεις 2.42-2.50).

$$C_{GS} = \left( \frac{1}{4 + \frac{1}{-q_s} + \frac{\alpha}{-\alpha q_s + 1}} \right) \left( \frac{2}{3} - \frac{2(q_d - 1)^2}{3(q_d + q_s - 2)^2} \right) \quad (2.42)$$

$$C_{GD} = \left( \frac{1}{4 + \frac{1}{-q_d} + \frac{\alpha}{-\alpha q_d + 1}} \right) \left( \frac{2}{3} - \frac{2(q_s - 1)^2}{3(q_d + q_s - 2)^2} \right) \quad (2.43)$$

$$C_{SG} = - \left( \frac{1}{4 + \frac{1}{-q_s} + \frac{\alpha}{-\alpha q_s + 1}} \right) \left( \frac{2}{5} - \frac{2(q_d - 1)^2}{15(q_d + q_s - 2)^2} - \frac{4(q_d - 1)^3}{15(q_d + q_s - 2)^3} \right) \quad (2.44)$$

$$C_{DG} = - \left( \frac{1}{4 + \frac{1}{-q_d} + \frac{\alpha}{-\alpha q_d + 1}} \right) \left( \frac{2}{5} - \frac{2(q_s - 1)^2}{15(q_d + q_s - 2)^2} - \frac{4(q_s - 1)^3}{15(q_d + q_s - 2)^3} \right) \quad (2.45)$$

$$c_{SD} = \left( \frac{1}{4 + \frac{1}{-q_d} + \frac{\alpha}{-\alpha q_d + 1}} \right) \left( \frac{4(q_d - 2)}{15(q_d + q_s - 2)} + \frac{4(q_d - 1)^2}{15(q_d + q_s - 2)^2} - \frac{4(q_d - 1)^3}{15(q_d + q_s - 2)^3} \right) \quad (2.46)$$

$$c_{DS} = \left( \frac{1}{4 + \frac{1}{-q_s} + \frac{\alpha}{-\alpha q_s + 1}} \right) \left( \frac{4(q_s - 2)}{15(q_d + q_s - 2)} + \frac{4(q_s - 1)^2}{15(q_d + q_s - 2)^2} - \frac{4(q_s - 1)^3}{15(q_d + q_s - 2)^3} \right) \quad (2.47)$$

$$c_{GG} = c_{SG} + c_{DG} \quad (2.48)$$

$$c_{SS} = c_{SG} + c_{SD} \quad (2.49)$$

$$c_{DD} = c_{DG} + c_{DS} \quad (2.50)$$

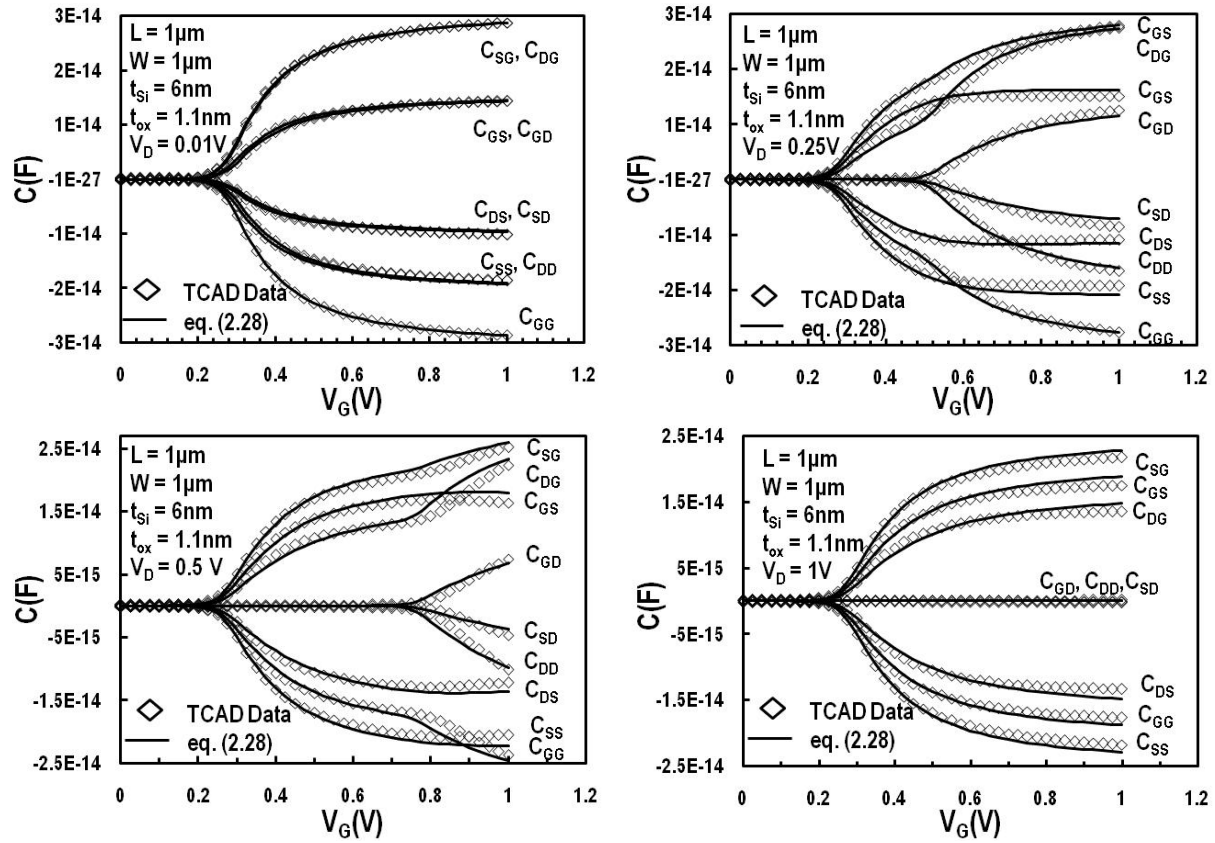
Στον παρακάτω Πίνακα 1.3 οι υπολογισμοί των ασυμπτωτικών τιμών των διαχωρητικοτήτων.

Στα παρακάτω Σχήματα 2.7, 2.8 γίνεται αντιπαράθεση TCAD δεδομένων για το σύνολο των διαχωρητικοτήτων της διάταξης με μοντέλα που προήλθαν χρησιμοποιώντας την εξίσωση (2.41) και για τα συνολικά φορτία στους ακροδέκτες της διάταξης τις εξισώσεις (2.37)-(2.40), για μήκος καναλιού  $L=1\mu\text{m}$ , πλάτος καναλιού  $W=1\mu\text{m}$ , πάχος πυριτίου  $t_{Si}=6\text{nm}$ , πάχος οξειδίου  $t_{ox}=1.1\text{nm}$  και δυναμικό στο drain  $V_D=[1, 0.5, 0.25, 0.01]\text{V}$  και source  $V_S=0\text{V}$  ως προς το δυναμικό πύλης,  $V_G$ , καθώς και για  $L=1\mu\text{m}$ ,  $W=1\mu\text{m}$ ,  $t_{Si}=6\text{nm}$ ,  $t_{ox}=1.1\text{nm}$  δυναμικό πύλης  $V_{GS}=[0.4, 0.8]\text{V}$  ως προς το δυναμικό στο drain,  $V_{DS}$ .

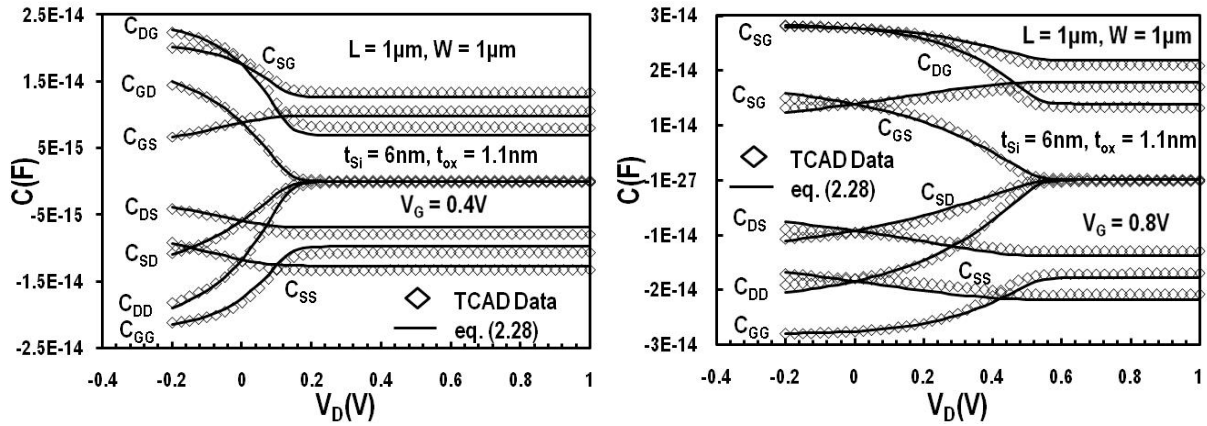
**Πίνακας 1.3.** Υπολογισμός ασυμπτωτικών τιμών των διαχωρητικοτήτων της διάταξης.

Normalized intrinsic capacitances	Strong Inversion		Weak Inversion	
	Non Sat.	Sat.	Non Sat.	Sat.
$c_{GS}$	$\frac{1}{4} \left( \frac{2}{3} - \frac{2q_d^2}{3(q_d + q_s)^2} \right)$	$\frac{1}{6}$	$\frac{-q_s}{2}$	$\frac{-q_s}{2}$
$c_{GD}$	$\frac{1}{4} \left( \frac{2}{3} - \frac{2q_s^2}{3(q_d + q_s)^2} \right)$	$\approx 0$	$\frac{-q_d}{2}$	$\approx 0$

<b>c<sub>GG</sub></b>	$\frac{1}{4} \left( \frac{4}{3} - \frac{2q_s^2 + 2q_d^2}{3(q_d + q_s)^2} \right)$	$\approx \frac{1}{6}$	$\frac{-q_s - q_d}{2}$	$\frac{-q_s}{2}$
<b>c<sub>SG</sub></b>	$-\frac{1}{4} \left( \frac{2}{5} - \frac{2q_d^2}{15(q_d + q_s)^2} - \frac{4q_d^3}{15(q_d + q_s)^3} \right)$	$\approx -\frac{1}{10}$	$\frac{q_s}{3}$	$\frac{q_s}{3}$
<b>c<sub>DG</sub></b>	$-\frac{1}{4} \left( \frac{2}{5} - \frac{2q_s^2}{15(q_d + q_s)^2} - \frac{4q_s^3}{15(q_d + q_s)^3} \right)$	$\approx 0$	$\frac{q_d}{3}$	$\approx 0$
<b>c<sub>SD</sub></b>	$\frac{1}{4} \left( \frac{4q_d}{15(q_d + q_s)} + \frac{4q_d^2}{15(q_d + q_s)^2} - \frac{4q_d^3}{15(q_d + q_s)^3} \right)$	$\approx 0$	$-\frac{2q_s}{5}$	$-\frac{2q_s}{5}$
<b>c<sub>DS</sub></b>	$\frac{1}{4} \left( \frac{4q_s}{15(q_d + q_s)} + \frac{4q_s^2}{15(q_d + q_s)^2} - \frac{4q_s^3}{15(q_d + q_s)^3} \right)$	$\approx \frac{1}{15}$	$-\frac{2q_d}{5}$	$\approx 0$
<b>c<sub>SS</sub></b>	$\frac{1}{4} \left( \frac{2}{5} + \frac{4q_d}{15(q_d + q_s)} + \frac{2q_d^2}{15(q_d + q_s)^2} - \frac{8q_d^3}{15(q_d + q_s)^3} \right)$	$\approx -\frac{1}{10}$	$\frac{q_s}{3} - \frac{2q_d}{5}$	$\frac{q_s}{3}$
<b>c<sub>DD</sub></b>	$\frac{1}{4} \left( \frac{2}{5} + \frac{4q_s}{15(q_d + q_s)} + \frac{2q_s^2}{15(q_d + q_s)^2} - \frac{8q_s^3}{15(q_d + q_s)^3} \right)$	$\approx \frac{1}{15}$	$\frac{q_d}{3} - \frac{2q_s}{5}$	$-\frac{2q_s}{5}$



**Σχήμα 2.7:** Γραφική αναπαράσταση του συνόλου των διαχωρητικοτήτων της διάταξης ως προς το δυναμικό στο gate για σταθερό δυναμικό στο drain ( $V_D = [0.01, 0.25, 0.5, 1]$  V και  $\alpha = 1,81$ ).



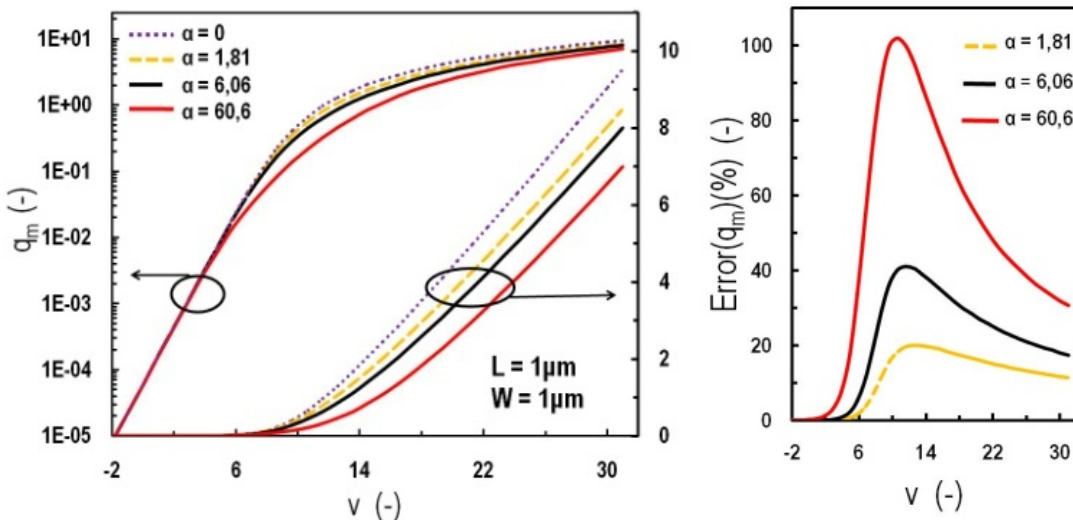
**Σχήμα 2.8:** Γραφική αναπαράσταση του συνόλου των διαχωρητικοτήτων της διάταξης ως προς το δυναμικό στο drain για σταθερό δυναμικό στο gate ( $V_G = [0.4, 0.8]$  V) και  $\alpha = 1,81$ .

## 2.7 Σύγκριση των δύο τρόπων υπολογισμού των κανονικοποιημένων φορτίων για δεδομένα κανονικοποιημένα δυναμικά και παρουσίαση του σφάλματος που εισάγετε

Είναι φανερό το ότι ο υπολογισμός των κανονικοποιημένων φορτίων για δεδομένα εφαρμοζόμενα δυναμικά, στους ακροδέκτες της διάταξης, διαδραματίζει ρόλο κλειδί στα συμπαγή μοντέλα που βασίζονται στον υπολογισμό των κανονικοποιημένων φορτίων. Το όποιο σφάλμα εισάγεται στον υπολογισμό αυτό, μεταδίδεται επίσης στον υπολογισμό του ρεύματος του καναλιού  $f(q_s, q_d, \alpha)$ , του λόγου διαγωγιμότητας-ρεύματος  $g(q_s, q_d, \alpha)$  και των διαχωρητικότητων, γεγονός που οφείλεται στο ότι όλα τα παραπάνω μεγέθη έχουν άμεση εξάρτηση από τα κανονικοποιημένα φορτία με τρόπο που αναλύθηκε παραπάνω.

Στο Σχήμα 2.9 παρουσιάζεται το κανονικοποιημένο ευκίνητο φορτίο ως προς την κανονικοποιημένη τάση στην πύλη για διαφορετικά  $\alpha$ , με δεδομένο ότι όλες οι άλλες φυσικές παράμετροι παραμένουν σταθερές. Η διαφορά μεταξύ της ακριβούς λύσης της σχέσης κανονικοποιημένων φορτίων-κανονικοποιημένων δυναμικών (2.11),  $q(v, \alpha)$ , και εκείνης έχοντας αγνοήσει τον δεύτερο λογαριθμικό όρο (2.14),  $q(v, 0)$  είναι όλο και πιο σημαντική, καθώς αυξάνει  $\alpha$ , όπως φαίνεται στο γράφημα του σφάλματος Σχήμα 2.9. Για τον υπολογισμό του σφάλματος για το κανονικοποιημένο ευκίνητο φορτίο χρησιμοποιήθηκε η σχέση (2.51). Γίνεται εύκολα αντιληπτό ότι το σφάλμα που υπεισέρχεται είναι σημαντικό 20-110% στην περιοχή κοντά στην τάση κατωφλίου, δηλαδή εκεί που έχουμε μέτρια αναστροφή (moderate inversion), χωρίς να είναι αμελητέο στην ισχυρή αναστροφή (strong inversion) που κυμαίνεται από 15-40% για  $\alpha$  από 1,81-60,6.

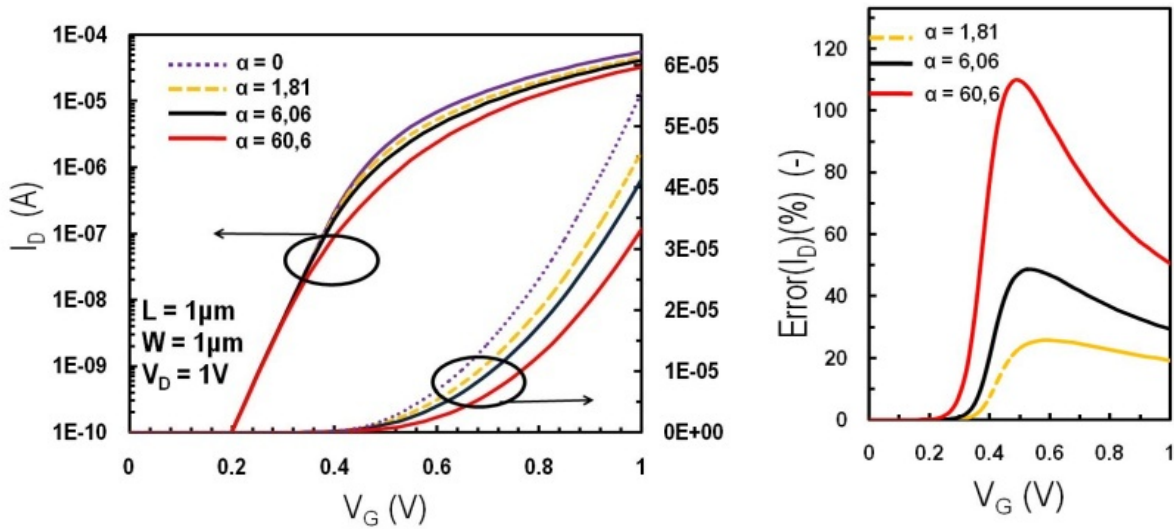
$$Error(\alpha) = 2 \frac{q(v, \alpha) - q(v, 0)}{q(v, \alpha) + q(v, 0)} \quad (2.51)$$



**Σχήμα 2.9:** Γραφική αναπαράσταση του κανονικοποιημένου ευκίνητου φορτίου ως προς το κανονικοποιημένο δυναμικό στην πύλη για  $\alpha=[0, 1,81, 6,06, 60,6]$  και του σφάλματος που προέκυψε από την σχέση (2.51) για  $\alpha=[1,81, 6,06, 60,6]$ .

Στο Σχήμα 2.10 παρουσιάζεται το ρεύμα στο κανάλι της διάταξης ως προς την τάση στην πύλη για διαφορετικά  $\alpha$ , με δεδομένο ότι όλες οι άλλες φυσικές παράμετροι παραμένουν σταθερές. Όπως αναμενόταν το σφάλμα στον υπολογισμό των κανονικοποιημένων φορτίων μεταδίδεται και στον υπολογισμό του ρεύματος και αυτό οφείλεται στο ότι προκύπτει συναρτήσει αυτών  $f(q_s, q_d, \alpha)$ , εξίσωση (2.19). Και σε αυτή την περίπτωση το σφάλμα είναι ιδιαίτερα σημαντικό στην μέτρια αναστροφή 25-110% αλλά και στην ισχυρή 23-60% για  $\alpha$  από 1,81-60,6. Για τον υπολογισμό του σφάλματος για το ρεύμα στο κανάλι χρησιμοποιήθηκε η σχέση (2.52).

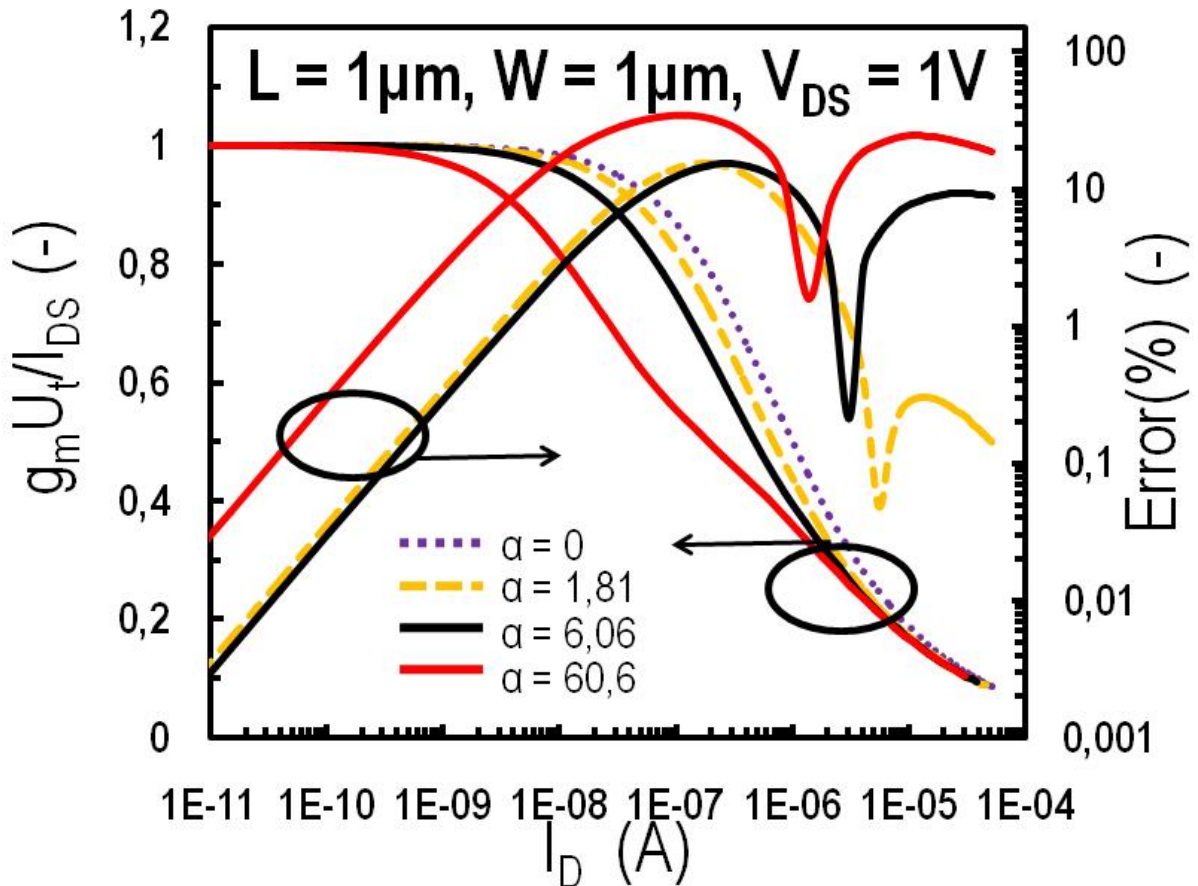
$$Error(\alpha) = 2 \frac{f(v, \alpha) - f(v, 0)}{f(v, \alpha) + f(v, 0)} \quad (2.52)$$



**Σχήμα 2.10:** Γραφική αναπαράσταση του ρεύματος στο κανάλι ως προς το δυναμικό στη πύλη για  $\alpha=[0, 1,81, 6,06, 60,6]$  και του σφάλματος που προέκυψε από την σχέση (2.52) για  $\alpha=[1,81, 6,06, 60,6]$ .

Στο Σχήμα 2.11 παρουσιάζεται ο λόγος διαγωγιμότητας ρεύματος ως προς το ρεύμα για διαφορετικά  $\alpha$ ,  $q(q_s, q_d, \alpha)$  με δεδομένο ότι όλες οι άλλες φυσικές παράμετροι παραμένουν σταθερές. Και στον υπολογισμό του μεγέθους αυτού, η απόκλιση ανάμεσα στα αποτελέσματα με χρήση της εξίσωσης (2.11) που περιγράφει την πλήρη σχέση κανονικοποιημένων φορτίων-τάσεων και της απλοποιημένης, εκείνη που παραλείπεται ο δεύτερος λογαριθμικός όρος (2.14) είναι αρκετά σημαντική στην μέτρια αναστροφή και κυμαίνεται από 10-30% για  $\alpha$  από 1,81-60,6. Για τον υπολογισμό του σφάλματος χρησιμοποιήθηκε η σχέση (2.53).

$$Error(\alpha) = 2 \frac{g(v, \alpha) - g(v, 0)}{g(v, \alpha) + g(v, 0)} \quad (2.53)$$



**Σχήμα 2.11:** Γραφική αναπαράσταση του λόγου διαγωγιμότητας ρεύματος ως προς το ρεύμα για  $\alpha=[0, 1,81, 6,06, 60,6]$  και του σφάλματος που προέκυψε από την σχέση (2.40) για  $\alpha=[1,81, 6,06, 60,6]$ .

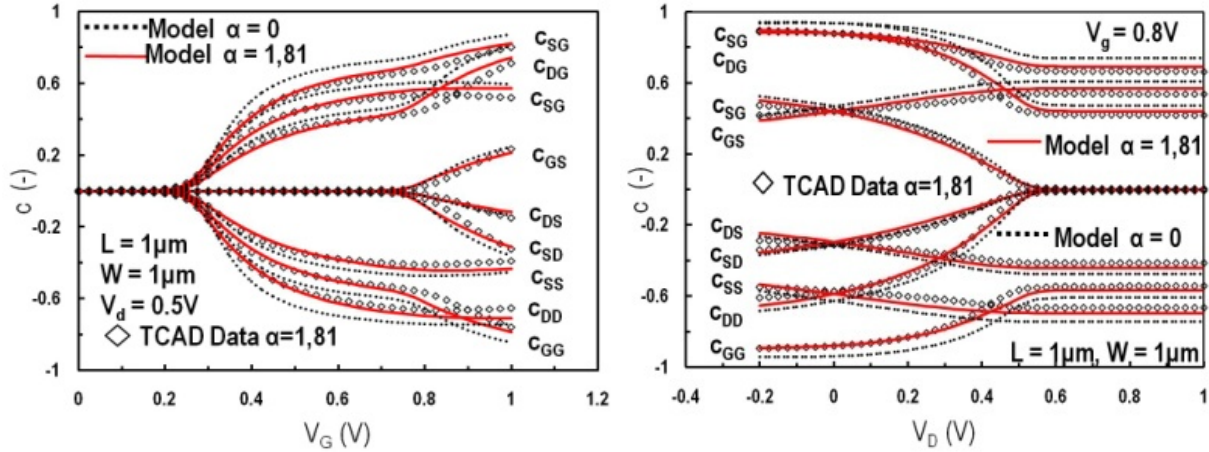
## 2.8 Σύγκριση των μοντέλων ρεύματος, διαγωγιμότητας, λόγου διαγωγιμότητας-ρεύματος και διαχωρητικοτήτων, χρησιμοποιώντας τους δύο τρόπους υπολογισμού των κανονικοποιημένων φορτίων, με TCAD και πειραματικά δεδομένα και παρουσίαση του σφάλματος

Στην παρούσα ενότητα παρουσιάζονται, οι συνέπειες της επιλογής διαφορετικών επιπέδων των προσεγγίσεων της σχέσης  $q(v, \alpha)$  στον υπολογισμό σημαντικών μεγεθών όπως του ρεύματος  $I_D$ , της διαγωγιμότητας  $g_m$ , του λόγου διαγωγιμότητας-ρεύματος  $g_m U_t / I_D$  και των διαχωρητικοτήτων σε σύγκριση με δεδομένα που προήλθαν από TCAD προσομοιώσεις και πειραματικά δεδομένα FinFET.

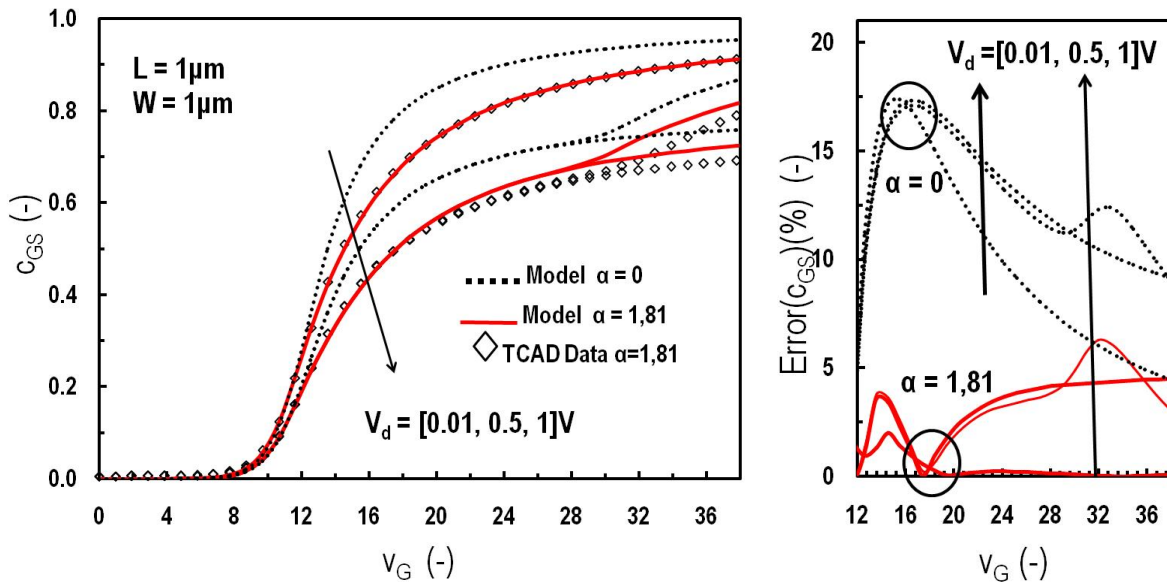
Στο Σχήμα 2.12 γίνεται σύγκριση του συμπαγούς μοντέλου για τον υπολογισμό των διαχωρητικοτήτων της διάταξης με δεδομένα που προήλθαν από αριθμητικές δύο διαστάσεων TCAD προσομοιώσεις (numerical 2-dimentional TCAD simulations), όπου ο λόγος της χωρητικότητα του στρώματος οξειδίου ως προς την χωρητικότητα του στρώματος πυριτίου,  $\alpha$ ,



ισούνται με 1,81. Η συνεχής κόκκινη γραμμή αναπαριστά το μοντέλο στο οποίο τα κανονικοποιημένα φορτία προέκυψαν με χρήση της εξίσωσης (2.11),  $q(v, 1,81)$ , ενώ η διακεκομμένη μαύρη το μοντέλο στο οποίο τα κανονικοποιημένα φορτία προέκυψαν με χρήση της εξίσωσης (2.14),  $q(v, 0)$ . Στα μοντέλα χρησιμοποιήθηκαν οι ίδιες φυσικές παράμετροι που χρησιμοποιήθηκαν και στις TCAD προσομοιώσεις. Όπως φαίνεται το μοντέλο που τα κανονικοποιημένα φορτία προέκυψαν με χρήση της εξίσωσης (2.11),  $q(v, 1,81)$  προσαρμόζονται πολύ καλά στα TCAD δεδομένα ενώ το μοντέλο στο οποίο τα κανονικοποιημένα φορτία προέκυψαν με χρήση της εξίσωσης (2.14),  $q(v, 0)$ , παρουσιάζει σημαντικό σφάλμα το οποίο οξύνεται στην έναρξη της ισχυρής αναστροφής.



**Σχήμα 2.12:** Γραφική αναπαράσταση του συνόλου των κανονικοποιημένων διαχωρητικοτήτων της διάταξης ως προς το δυναμικό στο gate για σταθερό δυναμικό στο drain ( $V_D=0.5V$ ) και ως προς το δυναμικό στο drain για σταθερό δυναμικό στο gate ( $V_G=0.8V$ ).



**Σχήμα 2.13:** Γραφική αναπαράσταση της κανονικοποιημένης διαχωρητικότητας ανάμεσα σε gate και source ( $C_{GS}$ ) της διάταξης ως προς το κανονικοποιημένο δυναμικό στο gate για δυναμικό στο drain ( $V_D=[0.01, 0.5, 1]V$ ) και του σφάλματος που προέκυψε από την σχέση (2.54) για  $\alpha=1,81$  για δυναμικό στο drain ( $V_D=[0.01, 0.5, 1]V$ ).



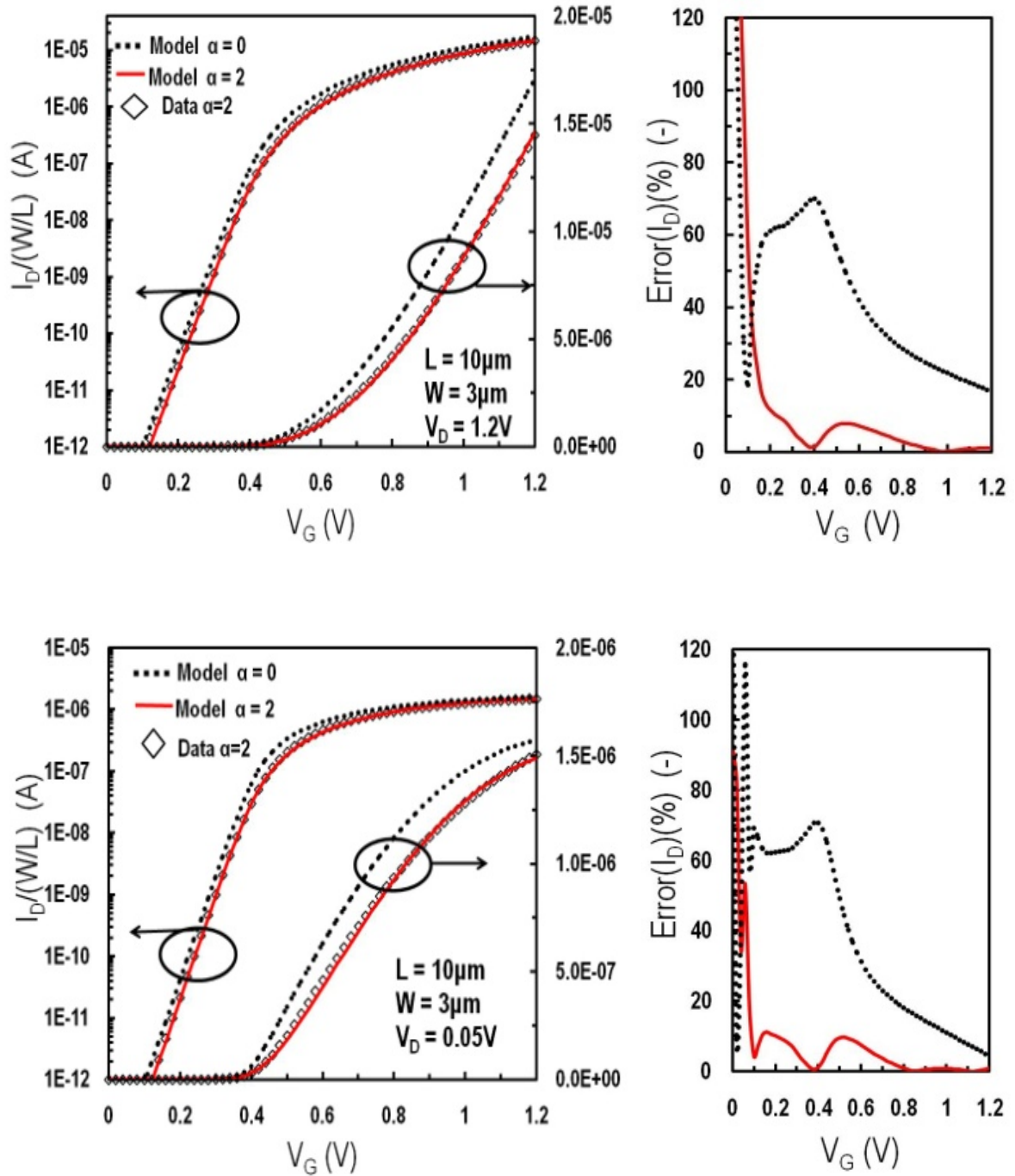
Επιλέγεται στο Σχήμα 2.13 η κανονικοποιημένη διαχωρητικότητα ανάμεσα σε gate και source της διάταξης,  $c_{GS}$ , για να αποτυπωθεί το σφάλμα που εισάγεται. Η συνεχής κόκκινη γραμμή αναπαριστά το μοντέλο στο οποίο τα κανονικοποιημένα φορτία προέκυψαν με χρήση της εξίσωσης (2.11),  $q(v, 1,81)$ , ενώ η διακεκομμένη μαύρη το μοντέλο στο οποίο τα κανονικοποιημένα φορτία προέκυψαν με χρήση της εξίσωσης (2.14),  $q(v, 0)$ . Γίνεται εύκολα αντιληπτό το γεγονός ότι το σφάλμα ανάμεσα στο μοντέλο και στα TCAD δεδομένα φτάνει μέχρι και το 18% για δυναμικό στο drain ίση με 1V ( $V_D=1V$ ) με χρήση της εξίσωσης (2.12),  $q(v, 0)$  ενώ με χρήση της εξίσωσης (2.11),  $q(v, \alpha)$  δεν ξεπερνάει το 7%. Για τον υπολογισμό του σφάλματος χρησιμοποιήθηκε η σχέση (2.54).

$$Error(\alpha) = 2 \frac{c_{GS}(v, \alpha) - c_{GSTCAD\ data}}{c_{GS}(v, \alpha) + c_{GSTCAD\ data}} \quad (2.54)$$

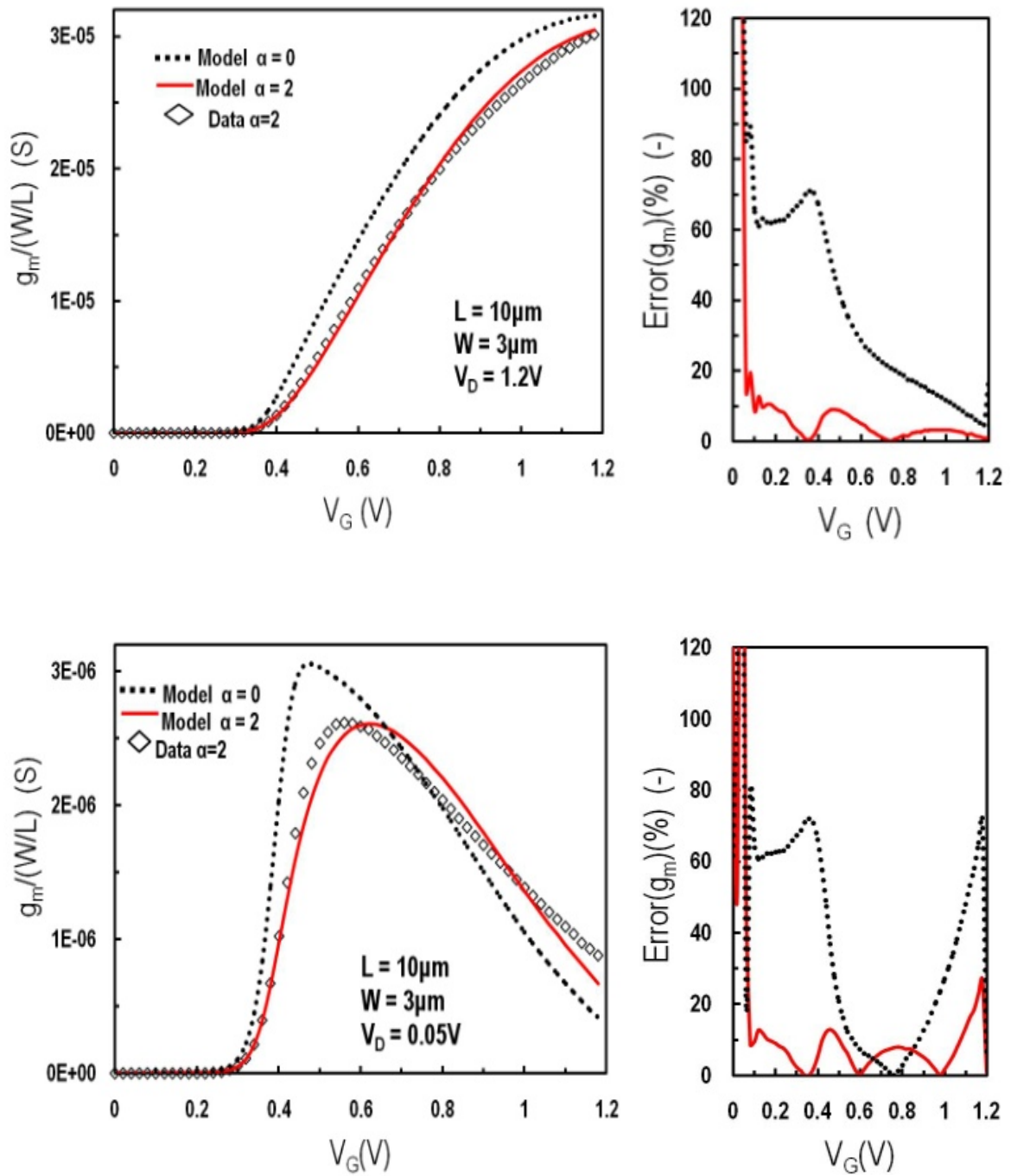
Στα Σχήμα 2.14-2.17 παρουσιάζεται η σύγκριση μεταξύ πειραματικών δεδομένων για ένα μεγάλου μήκους (long channel),πολλαπλών πτερυγίων (multi-fin) και n τύπου (n-type) FinFET, με τον λόγο χωρητικότητα στρώματος οξειδίου ως προς την χωρητικότητα του στρώματος πυριτίου  $\alpha$  να ισούται με 2, του ρεύματος  $I_D$ , της διαγωγιμότητας  $g_m$  και του λόγου διαγωγιμότητας-ρεύματος  $g_m U_T / I_D$ , με το μοντέλο. Η συνεχής κόκκινη γραμμή αναπαριστά το μοντέλο στο οποίο τα κανονικοποιημένα φορτία προκύπτουν με χρήση της εξίσωσης (2.11) ενώ η διακεκομμένη μαύρη το μοντέλο στο οποίο τα κανονικοποιημένα φορτία προκύπτουν με χρήση της εξίσωσης (2.14). Για τον υπολογισμό του σφάλματος χρησιμοποιήθηκε η σχέση (2.55).

$$Error(\alpha) = 2 \frac{X(v, \alpha) - X_{data}}{X(v, \alpha) + X_{data}}, \quad X = \left\{ I_D, g_m, \frac{g_m U_T}{I_D} \right\} \quad (2.55)$$

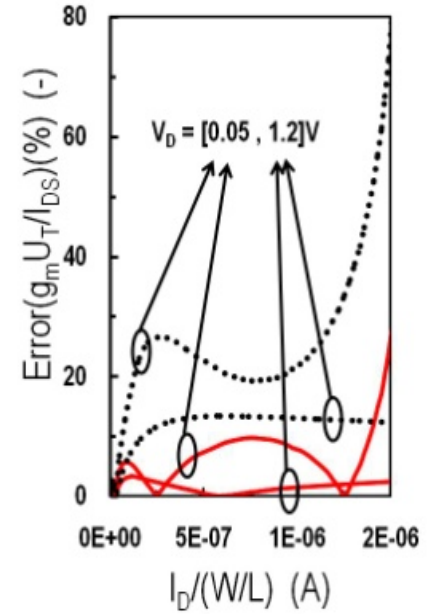
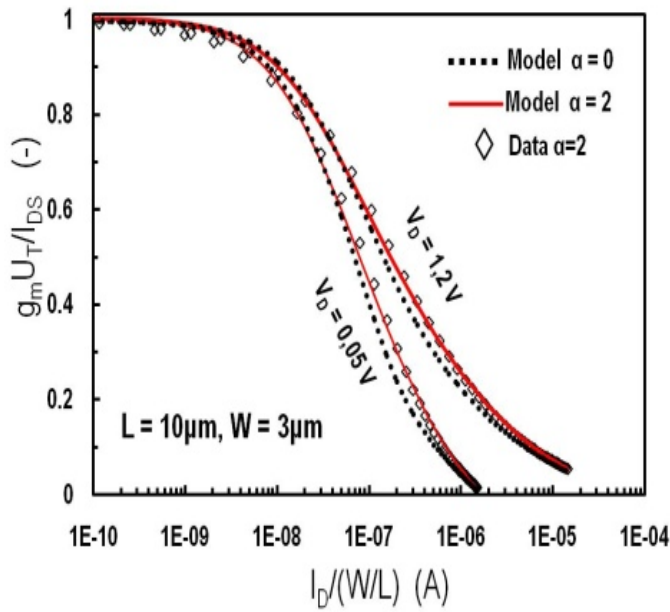
Στα εν λόγω σχήματα, γίνεται εύκολα αντιληπτό ότι η επιλογή στις σχέσης κανονικοποιημένων φορτίων κανονικοποιημένων δυναμικών διαδραματίζει σημαντικό ρόλο στην απόκριση ενός μοντέλου, εξαιτίας του σφάλματος που εισάγεται και του οποίου η ποσοτικοποίηση παρουσιάζεται επίσης στα σχήματα αυτά. Το σφάλμα αυτό θα μπορούσε να μειωθεί, προσαρμόζοντας κατάλληλα τις φυσικές παραμέτρους του μοντέλου (φυσικές παράμετροι για το κάθετο πεδίο, για τα φαινόμενα κοντού καναλιού (short channel effects), για την ταχύτητα κορεσμού (velocity saturation) και άλλα που περιλαμβάνονται στο μοντέλο, αλλά με τον τρόπο αυτό οι τιμές των φυσικών αυτών παραμέτρων δεν θα ήταν απολύτως σωστές κάτι που δεν είναι επιθυμητό.



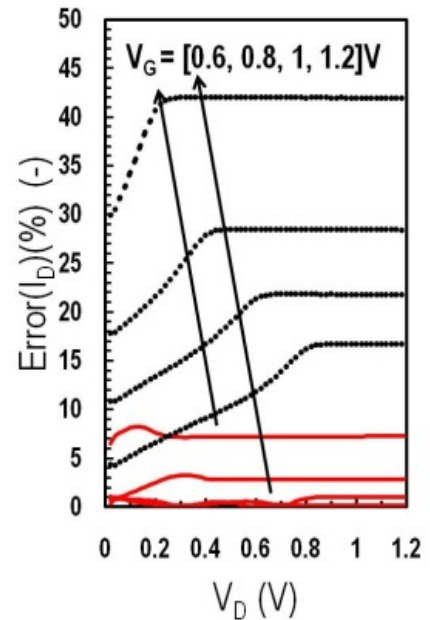
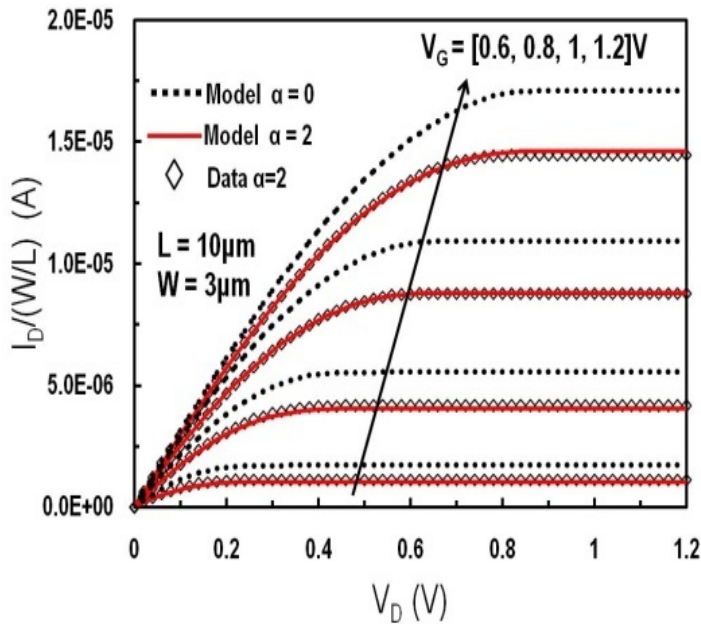
**Σχήμα 2.14:** Γραφική αναπαράσταση του ρεύματος στο κανάλι ως προς το δυναμικό στη πύλη τόσο στην γραμμική περιοχή ( $V_D=0.05V$ ) όσο και στην περιοχή κορεσμού ( $V_D=1.2V$ ) και του σφάλματος που προέκυψε από την σχέση (2.55) για  $\alpha=0$  (εξίσωση 2.14) μαύρη διακεκομμένη γραμμή και για  $\alpha=2$  (εξίσωση 2.11) κόκκινη συνεχής γραμμή.

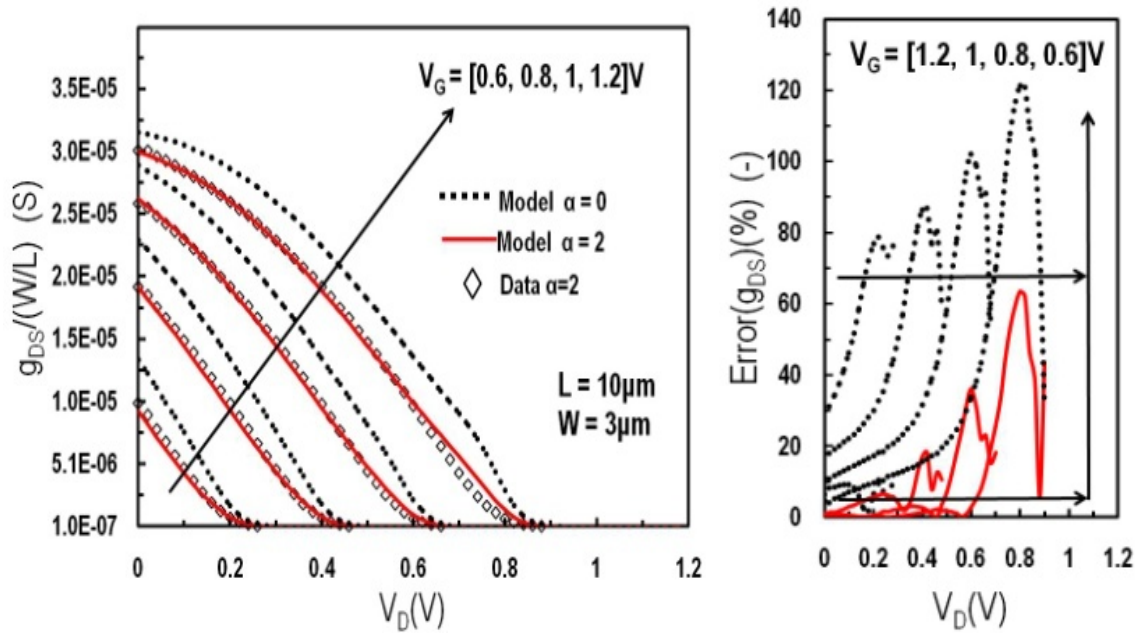


**Σχήμα 2.15:** Γραφική αναπαράσταση της διαγωγιμότητας ως προς το δυναμικό στη πύλη τόσο στην γραμμική περιοχή ( $V_D=0.05\text{V}$ ) όσο και στην περιοχή κορεσμού ( $V_D=1.2\text{V}$ ) και του σφάλματος που προέκυψε από την σχέση (2.55) για  $\alpha=0$  (εξίσωση 2.14) μαύρη διακεκομμένη γραμμή και για  $\alpha=2$  (εξίσωση 2.11) κόκκινη συνεχής γραμμή.



**Σχήμα 2.16** Γραφική αναπαράσταση του λόγου διαγωγιμότητα-ρεύματος ως προς το ρεύμα τόσο στην γραμμική περιοχή ( $V_D=0.05V$ ) όσο και στην περιοχή κορεσμού ( $V_D=1.2V$ ) και του σφάλματος που προέκυψε από την σχέση (2.55) για  $\alpha=0$  (εξίσωση 2.14) μαύρη διακεκομμένη γραμμή και για  $\alpha=2$  (εξίσωση 2.11) κόκκινη συνεχής γραμμή.





**Σχήμα 2.17:** Γραφική αναπαράσταση του ρεύματος και της διαγωγιμότητας στο drain ως προς το δυναμικό στο drain για διαφορετικές τιμές τάσης στην πύλη ( $V_{GS} = 0.6\text{V}, 0.8\text{V}, 1\text{V}, 1.2\text{V}$ ) και του σφάλματος που προέκυψε από την σχέση (2.55) για  $\alpha=0$  (εξίσωση 2.14) μαύρη διακεκομμένη γραμμή και για  $\alpha=2$  (εξίσωση 2.11) κόκκινη συνεχής γραμμή.

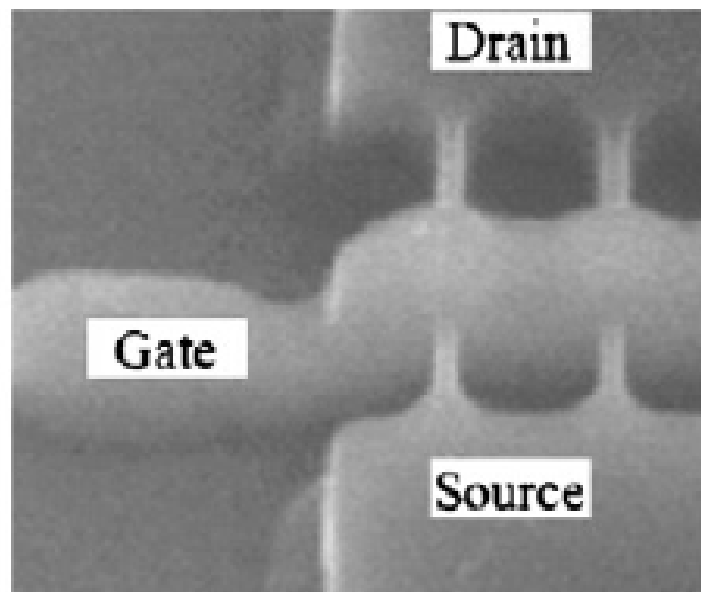
# ΚΕΦΑΛΑΙΟ 3: Φυσικό σχέδιο (Layout) των τρανζίστορ FinFET

## 3.1 Το φυσικό σχέδιο (Layout) των τρανζίστορ FinFET

Η μοντελοποίηση της συμπεριφοράς του εσωτερικού τμήματος (intrinsic part) της διάταξης MOSFET πολλαπλών πυλών έχει συζητηθεί εκτενώς στο κεφάλαιο 2. Κάτι που επηρεάζει εξίσου σημαντικά την απόδοση των διατάξεων πολλαπλών πυλών, ιδίως σε εφαρμογές υψηλής συχνότητας, είναι τα περιφερειακά στοιχεία η ανάλυση της συμπεριφοράς των οποίων αποτελεί μείζον ζήτημα. Ο αναγνώστης παραπέμπεται στο κεφάλαιο 4, όπου μελετώνται τα κυκλώματα περιφερειακών στοιχείων. Στο παρόν κεφάλαιο μελετάται η εξάρτηση της ηλεκτρικής συμπεριφοράς των διατάξεων, για το εσωτερικό μέρος αφενός, και για το εξωτερικό μέρος αφετέρου, από την φυσική σχεδίαση (layout) [19].

Οι τεχνολογίες που είναι σήμερα διαθέσιμες από την βιομηχανία επικεντρώνονται σε διατάξεις FinFET, ενώ οι διατάξεις DG FET δεν είναι εμπορικά διαθέσιμες. Για τον λόγο αυτό η παρούσα μελέτη επικεντρώνεται στις διατάξεις FinFET.

Στο Σχήμα 3.1 παρουσιάζεται εικόνα από μικροσκόπιο ενός SOI FinFET με δύο πτερύγια (fins).



Σχήμα 3. 1: Εικόνα από μικροσκόπιο ενός SOI FinFET με δύο πτερύγια (fins).

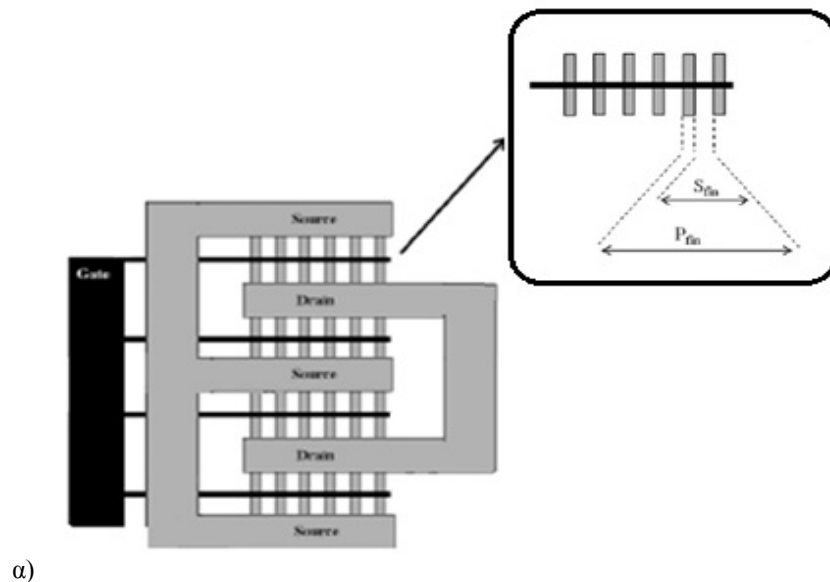
Διακρίνεται η περιοχή επικάλυψης της πύλης (gate) με τα πτερύγια του ημιαγωγού, καθώς και επεκτάσεις των πτερυγίων προς τις γραμμές μετάλλου των ακροδεκτών πηγής (source) και απαγωγού (drain).

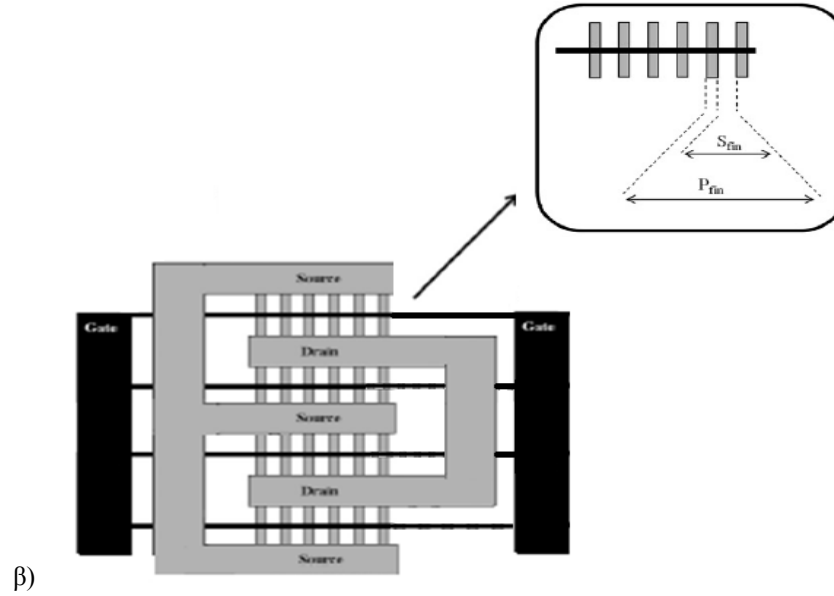
Είναι λογικό ότι το εσωτερικό τμήμα του τρανζίστορ, που συναντάται στην βιβλιογραφία και ως ενεργό στοιχείο, μπορεί να επηρεάζεται από το άμεσο περιβάλλον του τρανζίστορ. Πράγματι παρατηρείται εξάρτηση της ηλεκτρικής συμπεριφοράς της εσωτερικής διάταξης (κάθε πτερύγιο ή fin) από το φυσικό σχέδιο (layout) της συνολικής διάταξης πολλών πτερυγίων, όπως θα αναλυθεί περαιτέρω παρακάτω σε αυτό το κεφάλαιο.

Εξίσου σημαντικά επηρεάζονται τα περιφερειακά στοιχεία από το φυσικό σχέδιο (layout) της δομής πολλών πυλών. Η επιρροή αυτή εντοπίζεται στην σημαντική μεταβολή των παρασιτικών στοιχείων στο εξωτερικό τμήμα της διάταξης.

Με την διαδικασία της κατάτμησης αυτής ουσιαστικά επιτυγχάνεται το συνολικό τρανζίστορ να αναλυθεί σε μικρότερα υπο-τρανζίστορ, όπως φαίνεται στο Σχήμα 3.2, των οποίων οι ακροδέκτες source και drain ανά δύο ταυτίζονται. Με  $S_{fin}$  αναπαρίσταται η απόσταση των ορίων ανάμεσα σε δύο διαδοχικά πτερύγια (edge-to-edge distance) ενώ με  $P_{fin}$  (fin pitch) συμβολίζεται η απόσταση των κέντρων δύο διαδοχικών πτερυγίων (center-to-center distance). Η απόσταση των κέντρων δύο διαδοχικών πτερυγίων προκύπτει σαν άθροισμα του  $W_{fin}$  που αντιπροσωπεύει το πλάτος του κάθε πτερυγίου και του  $S_{fin}$ . Το συνολικό πλάτος της όλης διάταξης του SOI FinFET προκύπτει από τον πολλαπλασιασμό, του αριθμού των πτερυγίων (Number of fins), του αριθμού των δαχτύλων (Number of fingers) και του αγωγίμου πλάτους του κάθε πτερυγίου (conduction Width of fins) ο προσδιορισμός του οποίου θα αναλυθεί παρακάτω. Άρα το συνολικό πλάτος στις διάταξης μπορεί να περιγραφεί από την ακόλουθη εξίσωση (3.1) :

$$W = N_{fin}N_{finger}W_{con} \quad (3.1)$$





**Σχήμα 3.2:** Απεικόνιση ενός SOI FinFET με αριθμό δαχτύλων (Number of fingers) ίσο με τέσσερα και αριθμό πτερυγίων (Number of fins) ίσο με έξι με α) μονή επαφή πύλης[19] και β) διπλή επαφή πύλης.

Το μεταβατικό πλάτος του κάθε πτερυγίου ( $W_{con}$ , ή conduction Width of fins) προκύπτει από την εξίσωση (3.2):

$$W_{con} = 2H_{fin} + W_{fin} \quad (3.2)$$

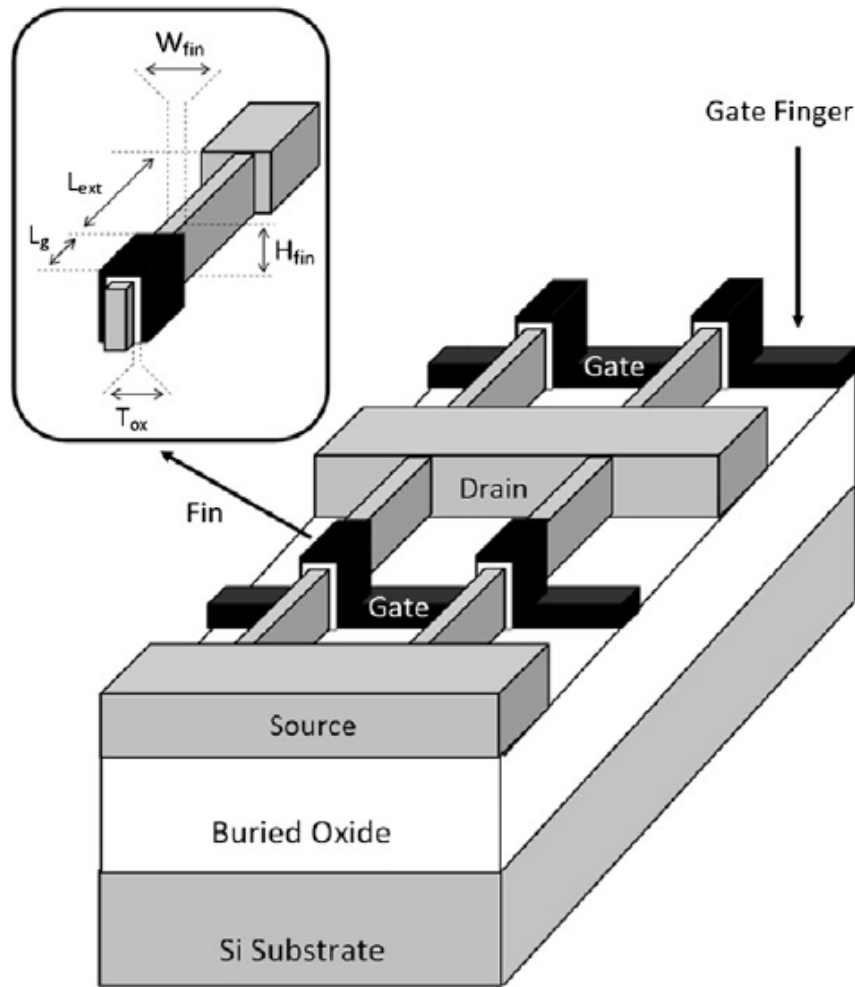
όπου με  $W_{fin}$  το αναπαριστάται πλάτος του κάθε πτερυγίου ενώ με  $H_{fin}$  αναπαριστάται το ύψος, αντίστοιχα στο Σχήμα 3.3.

Θα πρέπει να σημειωθεί σε αυτό το σημείο ότι ο λόγος  $W_{fin}/H_{fin}$  θα πρέπει να είναι πολύ μικρότερος της μονάδας έτσι ώστε να αυξηθεί το επίπεδο ελέγχου πύλης στο κανάλι (gate control) κάτι που συνεπάγεται ότι το πλάτος  $W_{fin}$  θα πρέπει να είναι αρκετά μικρότερο από το ύψος του πτερυγίου  $H_{fin}$ . Από την άλλη πλευρά, το ύψος των fins είναι της τάξης των (περίπου) 10-100 nm. Αυτό περιορίζει το “ωφέλιμο πλάτος” ενός τρανζίστορ, ενώ απαιτείται, για την ανάπτυξη σχεδόν όλων των πιθανών εφαρμογών, πολύ μεγαλύτερο πλάτος, που επιτυγχάνεται με παράλληλη διάταξη πολλών πτερυγίων.

Τρεις ακόμα σημαντικές γεωμετρικές διαστάσεις που απεικονίζονται είναι τα  $t_{ox}$ ,  $L_{ext}$  που υποδηλώνει την απόσταση των ακροδεκτών πηγής (source)/υποδοχέα (drain) από την πύλη (gate) και το  $L_g$  που δηλώνει το μήκος της πύλης. Από τον συνδυασμό των εξισώσεων (3.1), (3.2) προκύπτει ο τελικός τύπος υπολογισμού του συνολικού πλάτους της διάταξης (3.3) [20]:

$$W = N_{finger}N_{fin}W_{con} = N_{finger}N_{fin}(2H_{fin} + W_{fin}) \quad (3.3)$$





**Σχήμα 3.3:** Τρισδιάστατη σχηματική απεικόνιση ενός SOI FinFET με αριθμό δακτύλων (Number of fingers) ίσο με δύο και αριθμό πτερυγίων (Number of fins) ίσο με δύο. Κάθε δάχτυλο πύλης (gate finger) ελέγχει το ρεύμα στα δύο πτερύγια που το συναντούν κάθετα [20].

### 3.2 Επίδραση της φυσικής σχεδίασης στα ηλεκτρικά χαρακτηριστικά της διάταξης (layout dependence)

Μεγάλο ενδιαφέρον παρουσιάζεται στο πως μεταβάλλονται κάποια μεγέθη όπως η τάση κατωφλίου ( $V_{th}$ ), το ρεύμα στο κανάλι της διάταξης ( $I_{ds}$ ), οι αντιστάσεις που εμφανίζονται στους ακροδέκτες gate ( $R_g$ ), source ( $R_s$ ) και drain ( $R_d$ ), καθώς και οι διαγωγιμότητες πύλης ( $g_m$ ) και εξόδου ( $g_{ds}$ ) ανάλογα με τον αριθμό δακτύλων ( $N_{finger}$ ) και πτερυγίων ( $N_{fin}$ ). Στα παρακάτω σχήματα (3.4)-(3.7) παρουσιάζεται η εξάρτηση των μεγεθών αυτών ως προς τον αριθμό

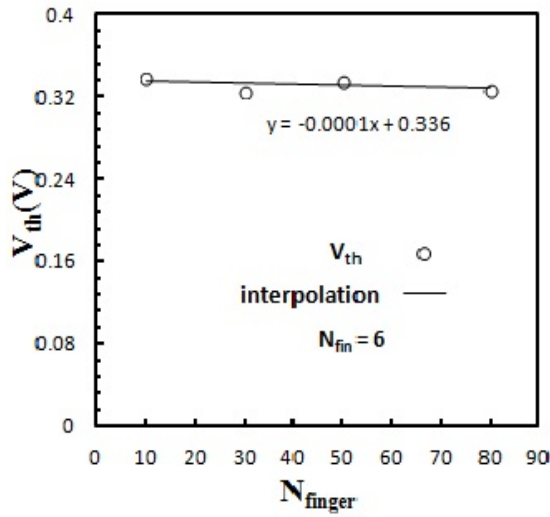
δακτύλων ( $N_{\text{finger}}$ ) και πτερυγίων ( $N_{\text{fin}}$ ). Τα δεδομένα των σχημάτων 3.4-3.7 πάρθηκαν από την αναφορά [21].

Αρχικά στο Σχήμα 3.4 παρουσιάζεται η εξάρτηση της τάσης κατωφλίου ως προς τον αριθμό δακτύλων Σχήμα 3.4α και πτερυγίων Σχήμα 3.4β. Στα γραφήματα αυτά παρατηρείται ότι η τάση κατωφλίου διατηρεί σταθερή τιμή όσο μεταβάλλεται ο αριθμός των δακτύλων καθώς και ο αριθμός πτερυγίων κάτι που οφείλεται στο γεγονός ότι τα ηλεκτρικά χαρακτηριστικά είναι παρόμοια για όλες τις υπό-διατάξεις.

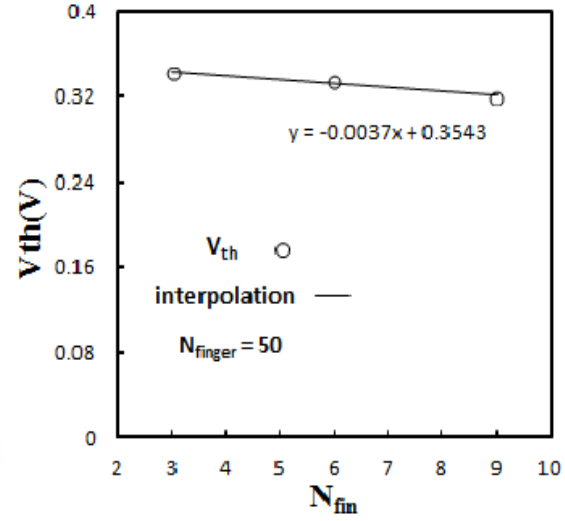
Στο Σχήμα 3.5 παρουσιάζεται η εξάρτηση του ρεύματος στο κανάλι διαιρούμενο με τον αριθμό δακτύλων προς τον αριθμό δακτύλων για σταθερό αριθμό πτερυγίων Σχήμα 3.5α, και του ρεύματος στο κανάλι διαιρούμενο με τον αριθμό πτερυγίων προς τον αριθμό πτερυγίων για σταθερό αριθμό δακτύλων Σχήμα 3.5β. Παρατηρούμε γραμμική εξάρτηση του ρεύματος στο κανάλι ως προς τον αριθμό δακτύλων και ως προς τον αριθμό πτερυγίων γεγονός που οφείλεται στο ότι το ρεύμα αυτό είναι ανάλογο του πλάτους του καναλιού το οποίο προκύπτει στην εξίσωση (3.3).

Στο Σχήμα 3.6 παρουσιάζεται η εξάρτηση των διαγωγιμοτήτων πύλης ( $g_m$ ) και εξόδου ( $g_{ds}$ ) διαιρουμένων με τον αριθμό δακτύλων προς τον αριθμό δακτύλων για σταθερό αριθμό πτερυγίων Σχήμα 3.6α και των διαγωγιμοτήτων πύλης ( $g_m$ ) και εξόδου ( $g_{ds}$ ) διαιρουμένων με τον αριθμό πτερυγίων προς τον αριθμό πτερυγίων για σταθερό αριθμό δακτύλων Σχήμα 3.6β. Παρατηρούμε ότι υπάρχει και για τις δυο αυτές διαγωγιμότητες γραμμική συσχέτιση τόσο με τον αριθμό των δακτύλων όσο και με τον αριθμό των πτερυγίων κάτι που συνεπάγεται ότι τα θερμικά φαινόμενα δεν επηρεάζουν σημαντικά την διάταξη.

Τέλος στο Σχήμα 3.7 παρουσιάζεται η εξάρτηση των αντιστάσεων που εμφανίζονται στους ακροδέκτες gate ( $R_g$ ), source ( $R_s$ ) και drain ( $R_d$ ) πολλαπλασιαζόμενες με τον αριθμό δακτύλων ως προς τον αριθμό δακτύλων, για σταθερό αριθμό πτερυγίων Σχήμα 3.7α και των αντιστάσεων που αυτών πολλαπλασιαζόμενες με τον αριθμό πτερυγίων ως προς τον αριθμό πτερυγίων, για σταθερό αριθμό δακτύλων Σχήμα 3.7β. Παρατηρώντας το γράφημα για μεταβαλλόμενο αριθμό δακτύλων με σταθερό αριθμό πτερυγίων, παρατηρείται ότι υπάρχει γραμμική και αντιστρόφως ανάλογη εξάρτηση των αντιστάσεων αυτών από τον αριθμό των δακτύλων. Ενώ όσον αφορά την εξάρτηση των αντιστάσεων αυτών με τον αριθμό πτερυγίων παρατηρείται ότι η αντίσταση πύλης αυξάνει γραμμικά όσο αυξάνεται ο αριθμός πτερυγίων ενώ οι αντιστάσεις στους ακροδέκτες source και drain παρουσιάζουν παρόμοια εξάρτηση για τον αριθμό πτερυγίων με αυτή για τον αριθμό δακτύλων.

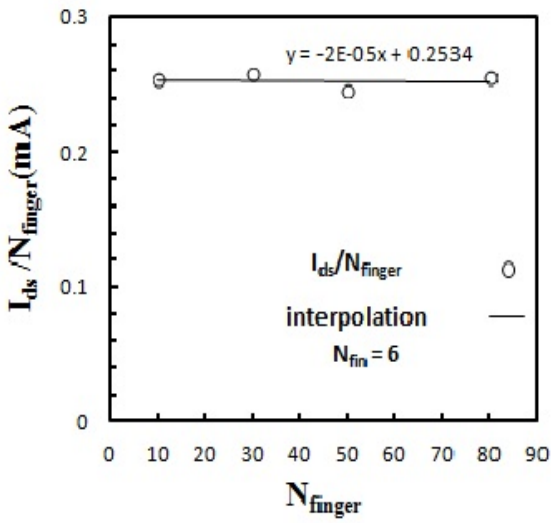


α)

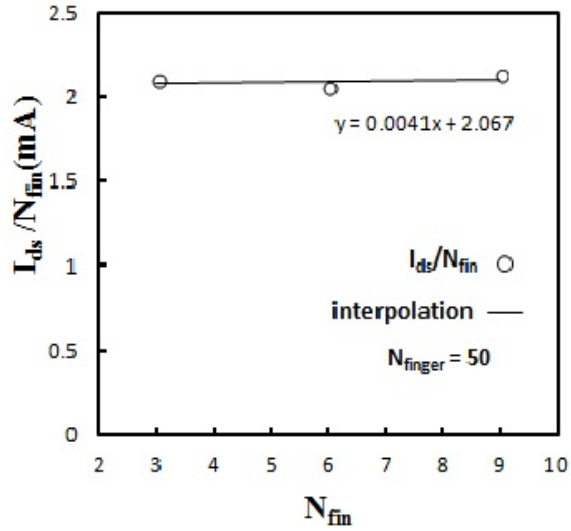


β)

**Σχήμα 3.4:** Τάση κατωφλίου ( $V_{th}$ ) ως προς α) τον αριθμό δακτύλων  $N_{finger}$ , για σταθερό αριθμό πτερυγίων ( $N_{fin} = 6$ ), β) τον αριθμό πτερυγίων  $N_{fin}$ , για σταθερό αριθμό δακτύλων ( $N_{finger} = 50$ ), για  $V_{gs} = V_{ds} = 1.2V$ .

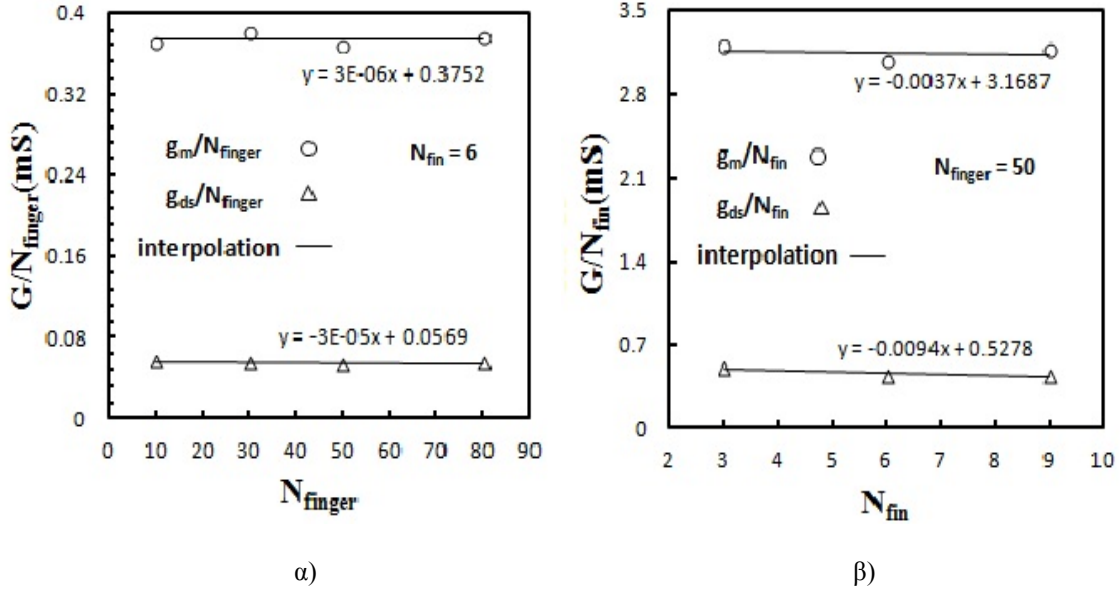


α)

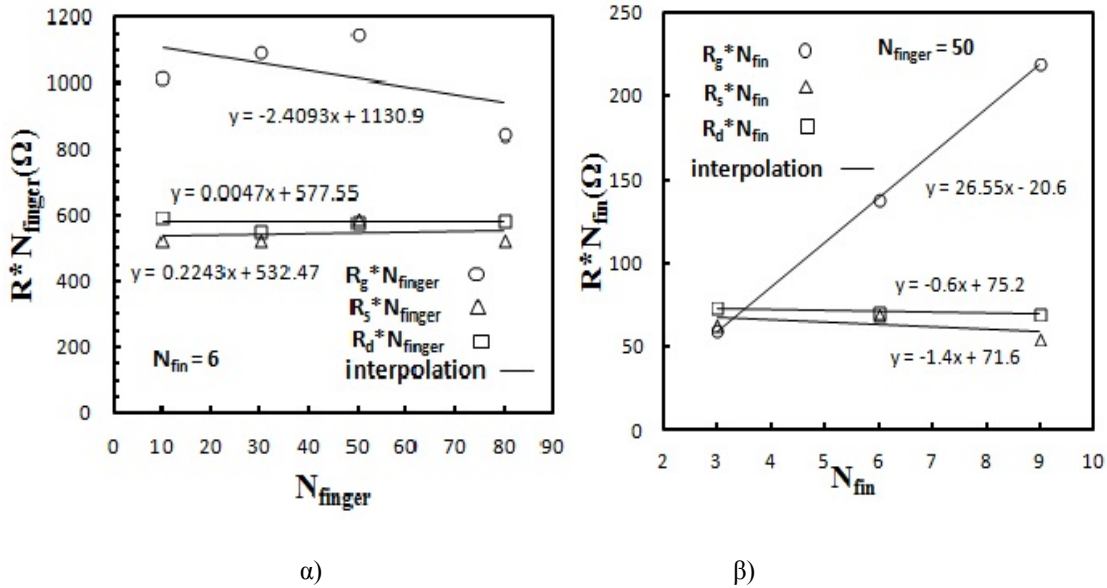


β)

**Σχήμα 3.5:** Γραφική αναπαράσταση, α) του ρεύματος της διάταξης ( $I_{ds}$ ) διαιρούμενο με τον αριθμό δακτύλων ως προς τον αριθμό δακτύλων  $N_{finger}$ , για σταθερό αριθμό πτερυγίων ( $N_{fin} = 6$ ), β) του ρεύματος της διάταξης ( $I_{ds}$ ) διαιρούμενο με τον αριθμό πτερυγίων ως προς τον αριθμό πτερυγίων  $N_{fin}$ , για σταθερό αριθμό δακτύλων ( $N_{finger} = 50$ ), για  $V_{gs} = V_{ds} = 1.2 V$ .



**Σχήμα 3.6:** Γραφική αναπαράσταση α) των διαγωγιμοτήτων πύλης ( $g_m$ ) και εξόδου ( $g_{ds}$ ) διαιρούμενες με τον αριθμό δακτύλων ως προς τον αριθμό δακτύλων  $N_{finger}$ , για σταθερό αριθμό περυγίων ( $N_{fin} = 6$ ), β) των διαγωγιμοτήτων πύλης ( $g_m$ ) και εξόδου ( $g_{ds}$ ) διαιρούμενες με τον αριθμό περυγίων ως προς τον αριθμό περυγίων  $N_{fin}$ , για σταθερό αριθμό δακτύλων ( $N_{finger} = 50$ ), για  $V_{gs} = V_{ds} = 1.2$  V.



**Σχήμα 3.7:** Γραφική αναπαράσταση α) των αντιστάσεων που εμφανίζονται στο gate ( $R_g$ ), source ( $R_s$ ) και drain ( $R_d$ ) πολλαπλασιαζόμενες με τον αριθμό δακτύλων ως προς τον αριθμό δακτύλων  $N_{finger}$ , για σταθερό αριθμό περυγίων ( $N_{fin} = 6$ ), β) των αντιστάσεων που εμφανίζονται στο gate ( $R_g$ ), source ( $R_s$ ) και drain ( $R_d$ ) πολλαπλασιαζόμενες με τον αριθμό περυγίων ως προς τον αριθμό περυγίων  $N_{fin}$ , για σταθερό αριθμό δακτύλων ( $N_{finger} = 50$ ), για  $V_{gs} = V_{ds} = 1.2$  V.

Οι τιμές των αντιστάσεων που εμφανίζονται στους ακροδέκτες gate ( $R_g$ ), source ( $R_s$ ) και drain ( $R_d$ ) επηρεάζουν σημαντικά την συμπεριφορά της διάταξης και διαδραματίζουν σημαντικό

ρόλο στα αναλογικά κυκλώματα. Το μέγεθος των αντιστάσεων αυτών εξαρτάται άμεσα από τον αριθμό δακτύλων και πτερυγίων. Σχήμα 3.8. Η σχέση αυτών με τον αριθμό δακτύλων και τον αριθμό πτερυγίων εκφράζεται στις σχέσεις (3.4)-(3.6) .

$$R_g \sim \frac{N_{fin}}{N_{finger}} \quad (3.4)$$

$$R_d \sim \frac{1}{N_{fin}N_{finger}} \quad (3.5)$$

$$R_s \sim \frac{1}{N_{fin}N_{finger}} \quad (3.6)$$

Όπως φαίνεται η τιμή της αντίστασης στον ακροδέκτη gate  $R_g$  είναι ανάλογη με τον αριθμό των πτερυγίων και αντιστρόφως ανάλογη με τον αριθμό των δακτύλων.

Από την άλλη, οι τιμές των αντιστάσεων στους ακροδέκτες source και drain  $R_{s,d}$  είναι αντιστρόφως ανάλογη του γινομένου του αριθμού δακτύλων και πτερυγίων.

Ένα εξίσου σημαντικό σημείο που παρουσιάζεται είναι η τιμή της αντίστασης πύλης εξαρτάται σημαντικά και από την επαφή πύλης (gate contact). Στο Σχήμα 3.2 παρουσιάζεται η απεικόνιση ενός SOI FinFET με μόνη επαφή πύλης όπου η αντίσταση  $R_g$  περιγράφεται από την σχέση (3.7) και με διπλή επαφή πύλης που περιγράφεται από την σχέση (3.8).

$$R_g \sim \frac{1}{3} \frac{N_{fin}}{N_{finger}} \quad \{1 \text{ gate contact}\} \quad (3.7)$$

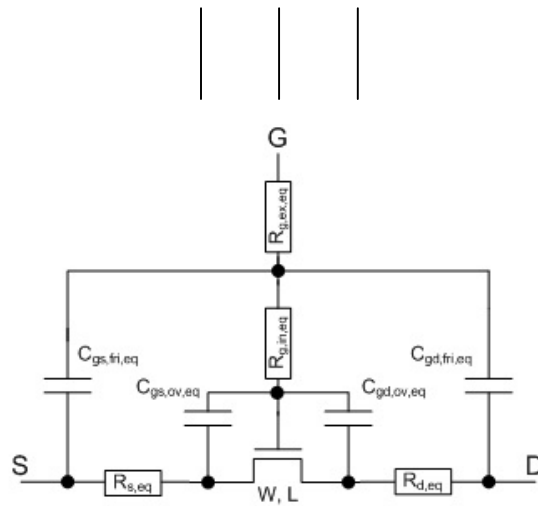
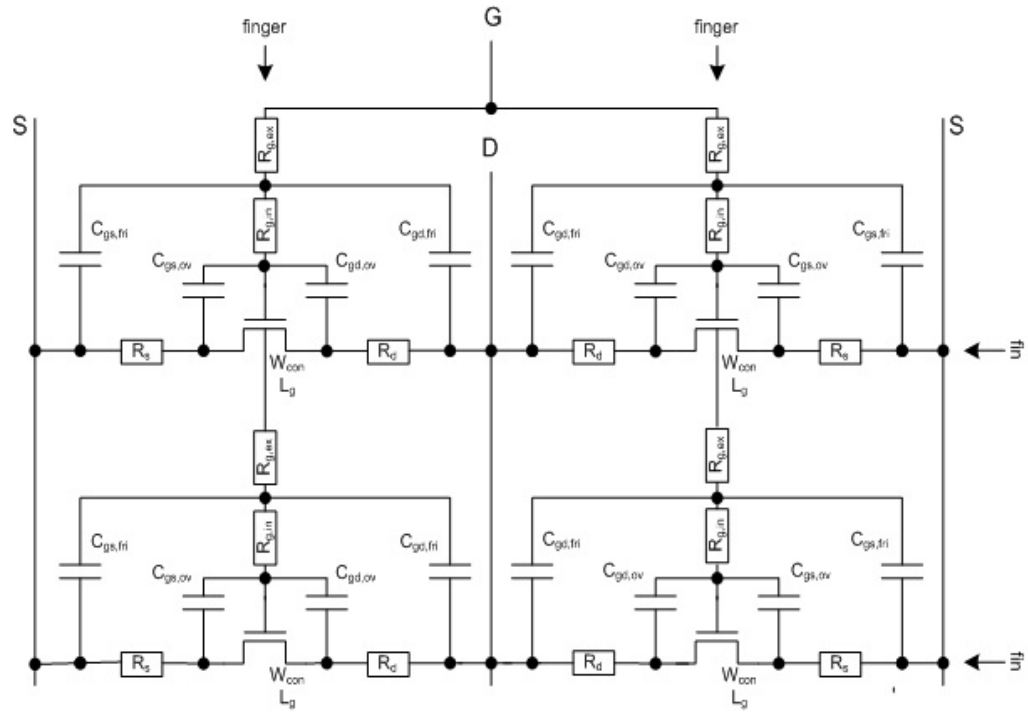
$$R_g \sim \frac{1}{12} \frac{N_{fin}}{N_{finger}} \quad \{2 \text{ gate contacts}\} \quad (3.8)$$

Εξαιτίας του ότι μειώνεται το μήκος της γραμμής μεταφοράς του σήματος της πύλης στην διάταξη με διπλή επαφή πύλης παρατηρείται σημαντική (τετραπλάσια) μείωση της τιμής της αντίστασης της πύλης  $R_g$ , σε σύγκριση με την διάταξη μονής πύλης [22].

Εκτός όμως από τις τιμές των αντιστάσεων στους ακροδέκτες gate, source και drain ο αριθμός δακτύλων και πτερυγίων επηρεάζει σημαντικά και τις τιμές των χωρητικοτήτων επικάλυψης (overlap) και θυσάνωσης (fringing) με τρόπο που εμφανίζεται στις σχέσεις (3.9)-(3.12).

$$C_{gs,ov} \sim N_{fin}N_{finger} \quad (3.9) \quad C_{gs,frin} \sim N_{fin}N_{finger} \quad (3.11)$$

$$C_{gd,ov} \sim N_{fin}N_{finger} \quad (3.10) \quad C_{gd,frin} \sim N_{fin}N_{finger} \quad (3.12)$$



$$W = N_{\text{finger}} N_{\text{fin}} W_{\text{con}}$$

$$L = L_g$$

$$R_{g,\text{ex},\text{eq}} = R_{g,\text{ex}} N_{\text{fin}} / N_{\text{finger}}$$

$$R_{g,\text{in},\text{eq}} = R_{g,\text{in}} N_{\text{fin}} / N_{\text{finger}}$$

$$R_{d,\text{eq}} = R_d / (N_{\text{finger}} N_{\text{fin}})$$

$$R_{s,\text{eq}} = R_s / (N_{\text{finger}} N_{\text{fin}})$$

$$C_{gs,\text{ov},\text{eq}} = C_{gs,\text{ov}} N_{\text{fin}} N_{\text{finger}}$$

$$C_{gd,\text{ov},\text{eq}} = C_{gd,\text{ov}} N_{\text{fin}} N_{\text{finger}}$$

$$C_{gs,\text{fri},\text{eq}} = C_{gs,\text{fri}} N_{\text{fin}} N_{\text{finger}}$$

$$C_{gd,\text{fri},\text{eq}} = C_{gd,\text{fri}} N_{\text{fin}} N_{\text{finger}}$$

Σχήμα 3.8: Ηλεκτρικό ισοδύναμο

Οι παραπάνω σχέσεις φανερώνουν ότι η τιμή των χωρητικότητων επικάλυψης και θυσάνωσης που εμφανίζονται μεταξύ των ακροδεκτών gate-source και gate-drain είναι ανάλογες με τον αριθμό δακτύλων και πτερυγίων [21].

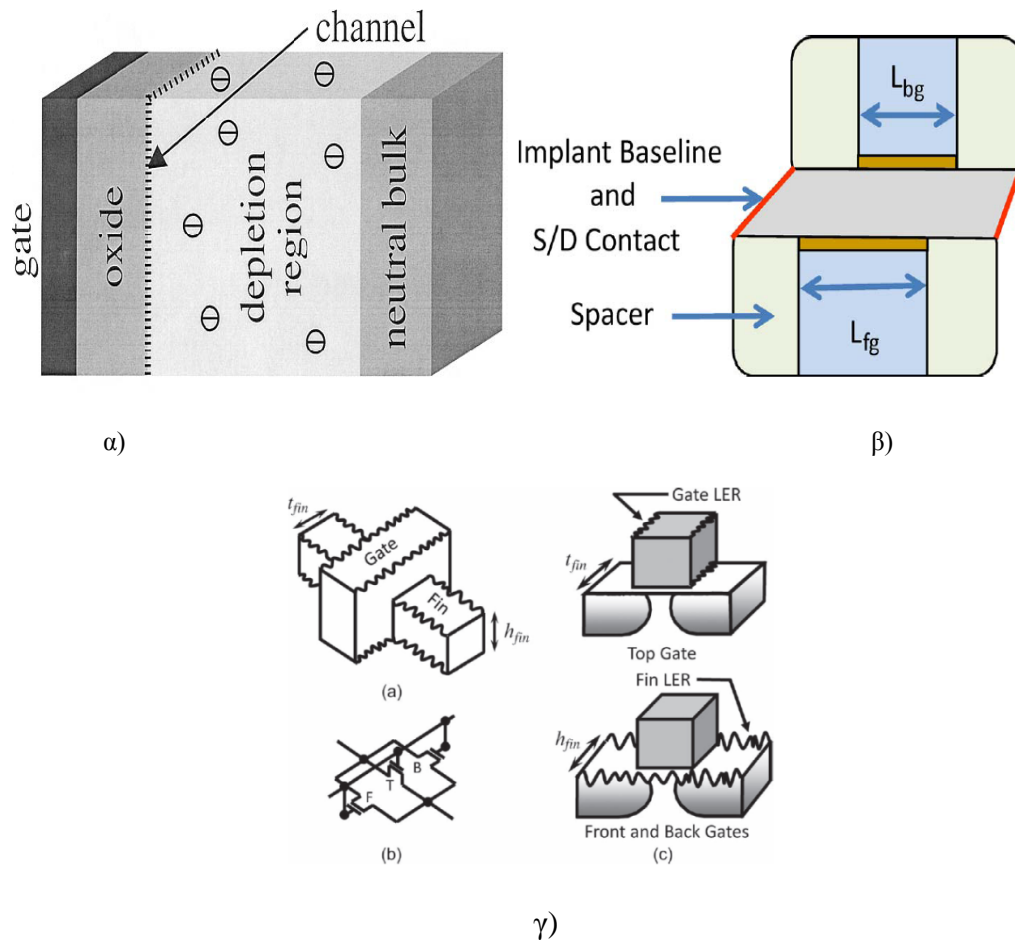
Τέλος, γίνεται εύκολα αντιληπτό το γεγονός ότι, το ρεύμα στην διάταξη είναι ανάλογο προς τον αριθμό των δακτύλων και των πτερυγίων ενώ η τάση κατωφλίου παραμένει σχεδόν σταθερή.

### **3.3 Μεταβλητότητα (variability) και ταίριασμα (matching) ηλεκτρικής συμπεριφοράς νάνο-τρανζίστορ FinFET**

Η μεταβλητότητα των ηλεκτρικών χαρακτηριστικών των νάνο-τρανζίστορ πολλαπλών πυλών μπορεί να αποδοθεί στις διακυμάνσεις των φυσικών μεγεθών (γεωμετρία) όπως το μήκος καναλιού  $\Delta L_g$ , το πλάτος καναλιού  $\Delta W_{fin}$  (ή fin thickness  $\Delta T_{fin}$ ) και το πάχος οξειδίου  $\Delta T_{ox}$  οι οποίες σχετίζονται κυρίως με γεωμετρικές διακυμάνσεις τύπου Line Edge Roughness (LER), καθώς και των φυσικών σταθερών, όπως την τυχαία μεταβλητότητα της συγκέντρωσης νόθευσης του διαύλου,  $N_a$  (Random Dopant Fluctuation – RDF), την μεταβλητότητα του έργου εξαγωγής πύλης-ημιαγωγού  $\Delta\Phi_{MS}$  (Work Function Variation – WFV) – η οποία οφείλεται στην ποιότητα (granularity) της πύλης, την μεταβλητότητα της σειριακής αντίστασης, κυρίως στους ακροδέκτες source-drain,  $\Delta R_{S,D}$ , αλλά και αντίστασης gate  $\Delta R_G$  και στην μεταβλητότητα παρασιτικών (εξωτερικών) χωρητικότητων (overlap & fringing capacitances). Τέλος παρατηρούνται φαινόμενα μεταβλητότητας που εμφανίζονται ως θόρυβος ιδίως σε χαμηλές συχνότητες, κυρίως φαινόμενα Random Telegraph Signal (RTS) που οφείλονται σε σημαντική μεταβλητότητα των παγίδων οξειδίου ή επαφής οξειδίου-ημιαγωγού, γεγονός που συνεπάγεται την πολύ σημαντική μεταβλητότητα θορύβου χαμηλής συχνότητας. Ένα σημαντικό πλεονέκτημα της τεχνολογίας FinFET με undoped ή lightly doped κανάλι είναι ότι η μεταβλητότητα της νόθευσης του καναλιού (RDF) είναι σχεδόν αμελητέα Σχήμα 3.9.

Η μεταβλητότητα των τρανζίστορ DG MOSFET ή FinFET είναι άμεσα εξαρτώμενη από τις συνθήκες που επικρατούν κατά την διαδικασία παραγωγής (process) των διατάξεων αυτών, των υλικών που χρησιμοποιούνται για την κατασκευή τους, των γεωμετριών των τρανζίστορ, των λεπτομερειών του φυσικού σχεδίου (layout), κ.ο.κ.

Σε αυτό το σημείο πρέπει να κάνουμε μια σημαντική διαχώριση δυο ειδών μεταβλητότητας δηλαδή του process variability και του mismatch. Process variability ορίζεται η μεταβλητότητα ηλεκτρικών μεγεθών, λόγω της μη σταθερότητας της διαδικασίας παρασκευής ημιαγωγικών διατάξεων. Οι διαφορετικοί παράμετροι (ηλεκτρικοί, φυσικές) των διαφόρων διατάξεων του ίδιου είδους (π.χ. ενεργά στοιχεία όπως FET, ή παθητικά στοιχεία όπως αντιστάσεις) επηρεάζονται όλες με τον ίδιο τρόπο και ταυτόχρονα. Διαχωρίζονται διαφορετικά επίπεδα μεταβλητότητας process variability, die-to-die (μεταξύ ψηφίδων), across-wafer (σε κλίμακα ενός wafer), wafer-to-wafer (μεταξύ wafer). Πρακτικά μιλώντας, ένα στατιστικό μοντέλο ενός τρανζίστορ θα εμπεριέχει μια σειρά παραμέτρων (π.χ. τάση κατωφλίου κ.ο.κ.) οι οποίοι



**Σχήμα 3.9 :** α) Gate oxide and random charges in depletion area, β) Gate misalignment, γ) Gate line edge roughness.

μεταβάλλονται με κάποια στατιστική διανομή (πχ. Gaussian, με μέσο όρο, καθώς και variance (σίγμα)). Όλα τα τρανζίστορ ενός κυκλώματος που ανήκουν στο εν λόγω μοντέλο επηρεάζονται από την ίδια παράμετρος (πχ. τάσης κατωφλίου). Συνήθως παρατηρείται κάποια στατιστική εξάρτηση μεταξύ διαφόρων στατιστικών παραμέτρων. Mismatch ορίζεται η μεταβλητότητα μεταξύ ιδίων διατάξεων. Για μια σειρά κυρίως αναλογικών κυκλωμάτων, καθοριστική για την απόδοση των κυκλωμάτων είναι η ομοιότητα μεταξύ ιδίων διατάξεων (πχ. FET, πυκνωτές). Στα αναλογικά κυκλώματα, συνήθως παίζει καθοριστικό ρόλο το matching (ταίριασμα) μεταξύ 2 ή περισσότερων ιδίων δομών. Υπάρχουν 8 γενικούς κανόνες για κατάλληλο φυσικό σχέδιο για να επιτευχθεί το καλύτερο matching. Η σημασία τους μπορεί να διαφέρει ανάλογα με τους στόχους. Οι κανόνες αυτοί είναι οι ακόλουθοι.

Κανόνας 1: ίδια δομή.

Κανόνας 2: ίδια θερμοκρασία.

Κανόνας 3: ίδια γεωμετρία.

Κανόνας 4: proximity – εγγύτητα – ελάχιστη απόσταση.

Κανόνας 5: κοινό κέντρο συμμετρίας.



Κανόνας 6: orientation – ίδιος προσανατολισμός.

Κανόνας 7: ίδιο περιβάλλον.

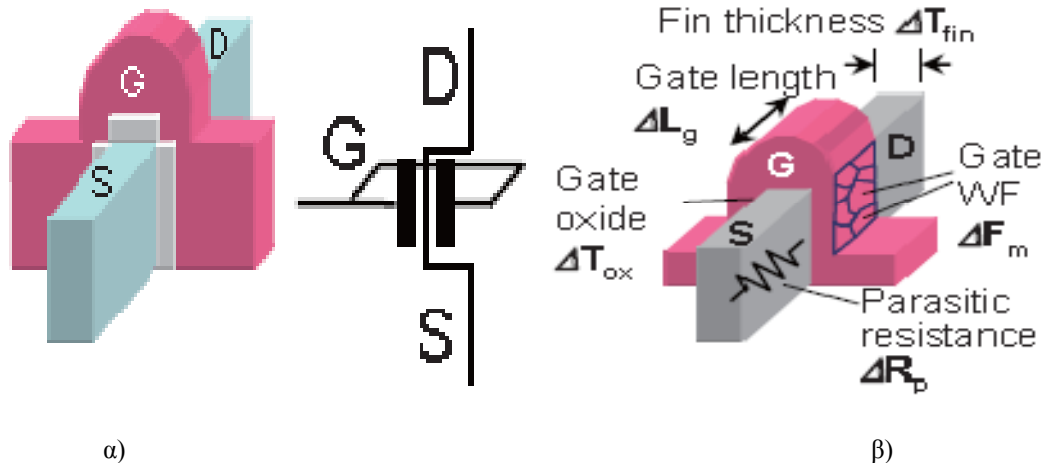
Κανόνας 8: non-minimum geometry.

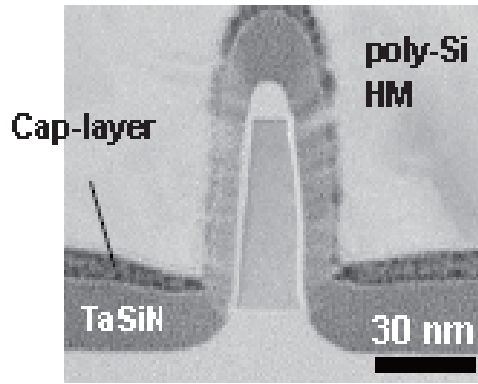
Η μεταβλητότητα σε νάνο-τρανζίστορ συνήθως μελετάται μέσω της μεταβλητότητας της τάσης κατωφλίου  $\Delta V_{th}$ , (απόλυτη μεταβλητότητα) καθώς και του «ενεργού» ρεύματος  $\Delta I_{on}/I_{on}$  (ή, εναλλακτικά, της ευκινησίας  $\Delta\mu/\mu$ ) καθώς και του «μη-ενεργού» ρεύματος  $\Delta I_{off}/I_{off}$  (ανάλογη μεταβλητότητα).

Αναλόγως με τις εφαρμογές, μελετώνται διάφορα φαινόμενα που προκύπτουν από τις προαναφερθείσες μεταβλητότητες. Μια χαρακτηριστική μελέτη εξετάζει την επίπτωση της μεταβλητότητας σε FinFET για στατικές μνήμες τύπου SRAM [23], οι οποίες, όπως είναι γνωστό, είναι ιδιαίτερα ευαίσθητες σε μεταβλητότητα της τάσης κατωφλίου, καθώς και στο στατιστικό ταίριασμα (matching) μεταξύ ιδίων δομών. Το Σχήμα 3.10 δείχνει την δομή των FinFET υπό μελέτη, και απεικονίζει τις μεταβλητότητες των προαναφερθέντων μεγεθών.

Στο Σχήμα 3.11α φαίνεται ότι η συνεισφορά στην μεταβλητότητα της τάσης κατωφλίου  $\Delta V_{th}$  κυριαρχείται από την μεταβλητότητα του έργου εξαγωγής  $\Delta\Phi_{MS}$ , ενώ η αντίστοιχη συνεισφορά των  $\Delta L_g$ ,  $\Delta T_{fin}$ ,  $\Delta T_{ox}$ , είναι συγκριτικά πολύ περιορισμένη ή σχεδόν αμελητέα. Κατά συνέπεια, το υλικό και η ποιότητα (granularity) του μετάλλου της πύλης είναι ιδιαίτερα σημαντικό. Όπως αποδεικνύεται στο Σχήμα 3.11β, το στατιστικό ταίριασμα, δηλαδή η στατιστική διαφορά της τάσης κατωφλίου μεταξύ δυο γειτονικών διατάξεων  $\sigma(\Delta V_{th})$  εξίσωση (3.13), είναι σημαντικά βελτιωμένη με την κατάλληλη επιλογή του μετάλλου της πύλης, στην περίπτωση αυτή, TaSiN, αντί TiN. Το γεγονός αυτό οφείλεται στο ότι παράμετρος ταιριάσματος της τάσης κατωφλίου είναι  $A_{VT(TaSiN)}=1.34 \text{ mV}\mu\text{m}$  για το υλικό TaSiN είναι μικρότερη σε σύγκριση με την αντίστοιχη τιμή για το υλικό TiN που είναι  $A_{VT(TiN)}=2.77 \text{ mV}\mu\text{m}$ . Αυτό καταδεικνύει ότι η σωστή επιλογή για το υλικό πύλης της διάταξης είναι κομβικής σημασίας.

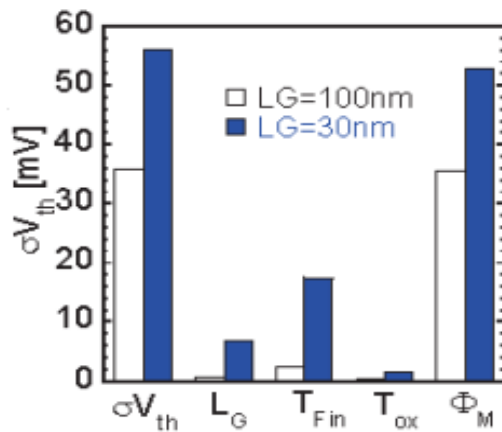
$$\sigma(\Delta V_{th}) = \frac{A_{VT}}{\sqrt{WL}} \quad (3.13)$$



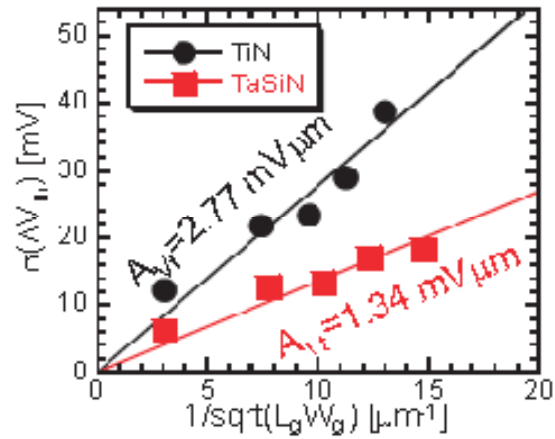


γ)

**Σχήμα 3.10** α) απεικόνιση ενός FinFET (συμμετρικής) διπλής πύλης. β) μεταβλητότητα φυσικών και ηλεκτρικών μεγεθών στο FinFET. γ) εικόνα TEM των FinFET [23].



α)



β)

**Σχήμα 3.11** α) Στατιστική διακύμανση της τάσης κατωφλίου σε FinFET  $\sigma V_{th}$ , καθώς και οι συνιστώσες  $\Delta L_g$ ,  $\Delta T_{fin}$ ,  $\Delta T_{ox}$ ,  $\Delta \Phi_{MS}$ . β) Ταίριασμα (matching) της τάσης κατωφλίου  $\sigma \Delta V_{th}$  των FinFET με διαφορετικό υλικό πύλης [24].

Το ταίριασμα του ρεύματος των τρανζίστορ FinFET μελετάται στην εργασία [25] ιδίως στην περιοχή κάτω από το κατώφλι, ξεχωρίζοντας την επιρροή της διακύμανσης της τάσης κατωφλίου αφενός, και της διακύμανσης της κλήσης (subthreshold slope) αφετέρου.

### 3.4 Προσομοίωση μεταβλητότητας (variability & matching) με Monte Carlo simulation

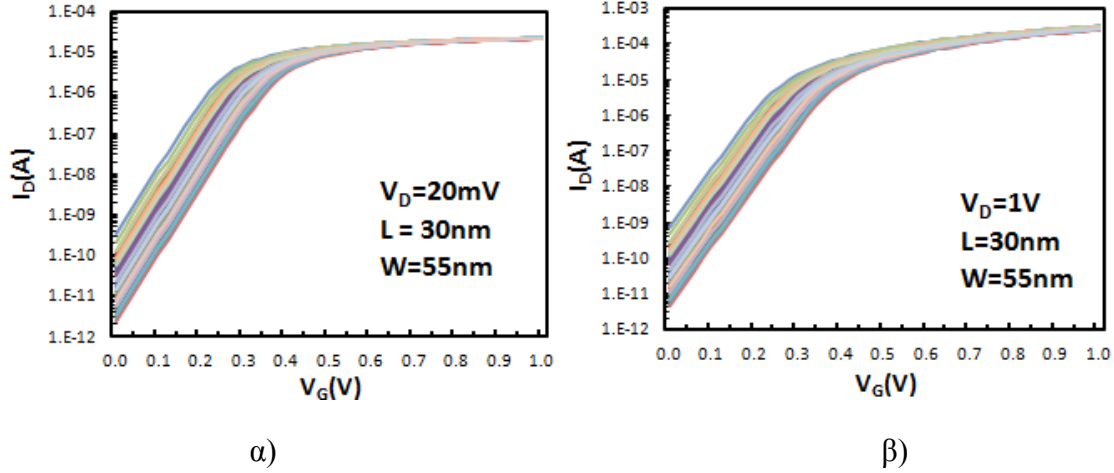
Κατά την διαδικασία σχεδίασης ενός ολοκληρωμένου κυκλώματος, ο σχεδιαστής είναι αυτός που ορίζει τις διαστάσεις των τρανζίστορ. Ιδανικά ο σχεδιαστής επιθυμεί το μοντέλο που χρησιμοποιεί να του παρέχει με απόλυτη ακρίβεια την συμπεριφορά του τρανζίστορ. Άσχετα όμως με το πόσο αξιόπιστο και ακριβές είναι το μοντέλο που χρησιμοποιεί, τίθεται και το ερώτημα ποσό καλή είναι η διαδικασία κατασκευής του ολοκληρωμένου. Συνήθως, διατάξεις με ακριβώς την ίδια γεωμετρία δεν παρουσιάζουν ακριβώς την ίδια ηλεκτρική συμπεριφορά. Για αυτόν ακριβώς τον λόγο η στατιστική διακύμανση διαδραματίζει σημαντικό ρόλο στην κατασκευή ενός κυκλώματος. Μια διαδικασία στατιστικής ανάλυσης που χρησιμοποιείται ευρέως είναι η ανάλυση Monte Carlo.

Στην στατιστική ανάλυση Monte Carlo μελετώνται οι στατιστικές διακυμάνσεις ενός κυκλώματος, υποθέτοντας όμως μικροδιαφορές ανάμεσα στις παραμέτρους που περιγράφουν την συμπεριφορά του κάθε τρανζίστορ (mismatch). Αποδεικνύεται ότι η διακύμανση του κάθε τρανζίστορ εξαρτάται από το εμβαδόν του καναλιού, και για την ακρίβεια είναι αντιστρόφως ανάλογη με την ρίζα αυτού. Στην ανάλυση που παρουσιάζεται παρακάτω βασικές παράμετροι που μπορεί να θεωρηθεί η στατιστική τους διακύμανση είναι το μήκος καναλιού, το πλάτος καναλιού, το πάχος οξειδίου και η τάση κατωφλίου. Μια γκαουσιανή κατανομή είναι γενικά ικανή να περιγράψει την συμπεριφορά ενός τρανζίστορ [26], [27], [28].

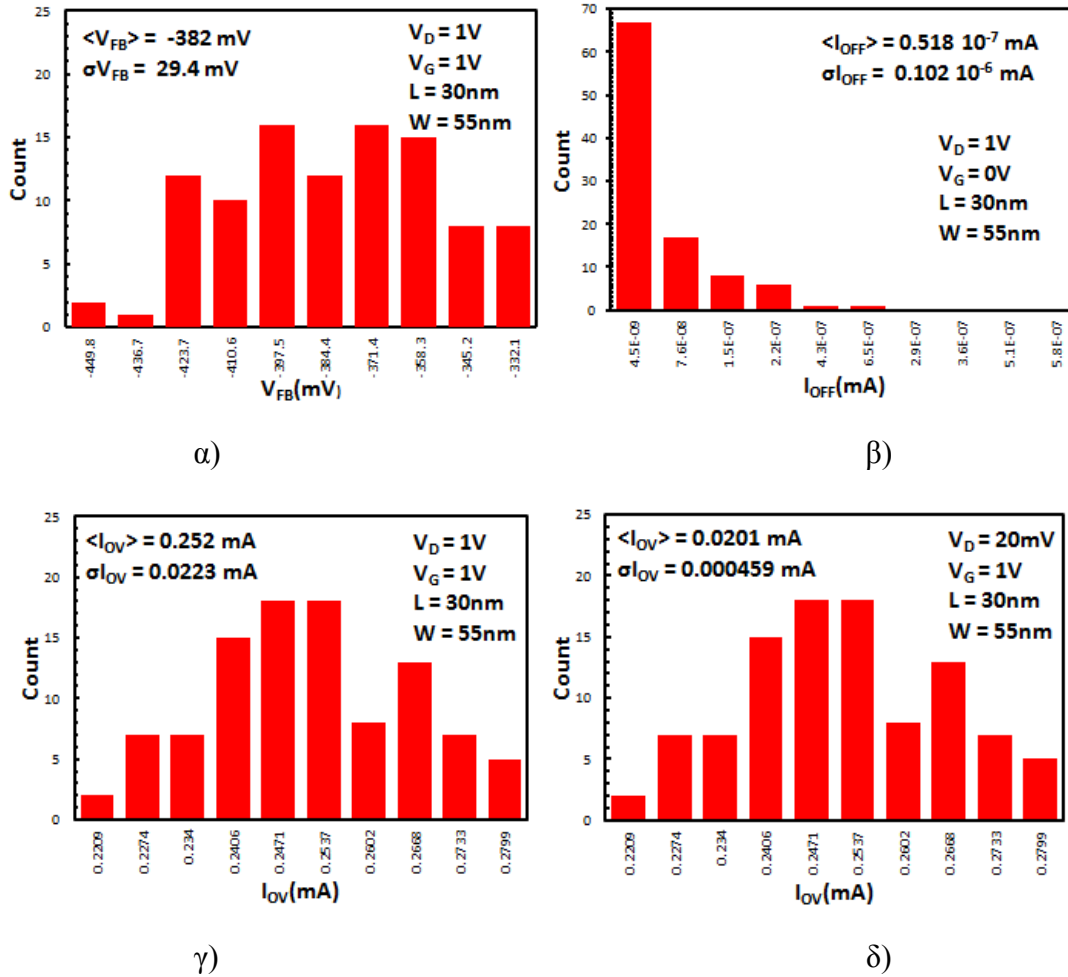
Στο σημείο αυτό είναι σημαντικό να αναφερθεί ότι πραγματοποιήθηκε αριθμός προσομοιώσεων ίσος με 100 (ο κώδικας παρατίθεται στο παράρτημα) και να παρουσιαστούν τα μεγέθη που χρησιμοποιήθηκαν για το πλάτος καναλιού  $W$ , το μήκος καναλιού  $L$ , το πάχος οξειδίου  $t_{ox}$  και την τάση κατωφλίου  $V_{th}$  που ήταν  $W = 55 \text{ nm}$ ,  $L = 30 \text{ nm}$ ,  $t_{ox} = 1.1 \text{ nm}$  και  $V_{th} = 317 \text{ mV}$  και οι διακυμάνσεις αυτών που ήταν  $\sigma W = 0.7 \text{ nm}$ ,  $\sigma L = 0.7 \text{ nm}$ ,  $\sigma t_{ox} = 0.017 \text{ nm}$  και  $\sigma V_{th} = 31,31 \text{ mV}$ .

Στο Σχήμα 3.12 παρουσιάζεται η διακύμανση του ρεύματος στο κανάλι, η οποία προκύπτει σαν αποτέλεσμα των διακυμάνσεων των μεγεθών που αναφέρθηκαν παραπάνω, ως προς την τάση που εφαρμόζεται στην πύλη της διάταξης τόσο στην γραμμική περιοχή λειτουργίας ( $V_D = 20 \text{ mV}$ ) όσο και στην περιοχή κορεσμού ( $V_D = 1 \text{ V}$ ).

Στο Σχήμα 3.13 παρουσιάζονται οι διακυμάνσεις διαφόρων μεγεθών όπως της flat-band τάσης ( $V_{FB}$ ), του overdrive ρεύματος ( $I_{OV}$ ) για διάφορες τιμές δυναμικού που εφαρμόζεται στο drain, τόσο στην γραμμική περιοχή λειτουργίας ( $V_D = 20 \text{ mV}$ ) όσο και στην περιοχή κορεσμού ( $V_D = 1 \text{ V}$ ) και για δυναμικό στο gate ίσο με  $1 \text{ V}$  και του ρεύματος  $I_{OFF}$  για εφαρμοζόμενο δυναμικό στο drain ίσο με  $1 \text{ V}$  και στο gate ίσο με  $0 \text{ V}$ . Οι διακυμάνσεις των μεγεθών αυτών ήταν οι ακόλουθες  $\sigma V_{FB} = 29.4 \text{ mV}$ ,  $\sigma I_{OFF} = 0.102 \cdot 10^{-6} \text{ mA}$ ,  $\sigma I_{OV} = 0.0223 \text{ mA}$  για τάση στο drain ίση με  $1 \text{ V}$  και  $\sigma I_O = 0.000459 \text{ mA}$  για τάση στο drain ίση με  $20 \text{ mV}$ .



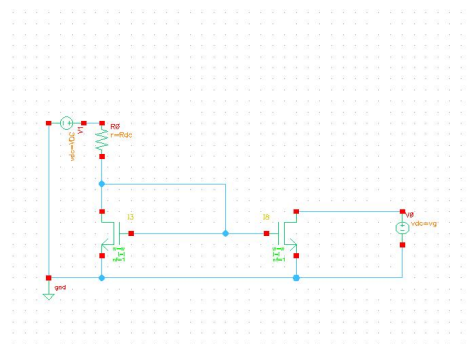
**Σχήμα 3.12:** Ρεύμα στο κανάλι της διάταξης για αριθμό προσομοιώσεων  $N = 100$  με διακύμανση στα μεγέθη μήκος καναλιού, πλάτος καναλιού, πάχος οξειδίου και τάσης κατωφλίου για, α) δυναμικό στο drain ίσο με 20 mV, β) δυναμικό στο drain ίσο με 1 V.



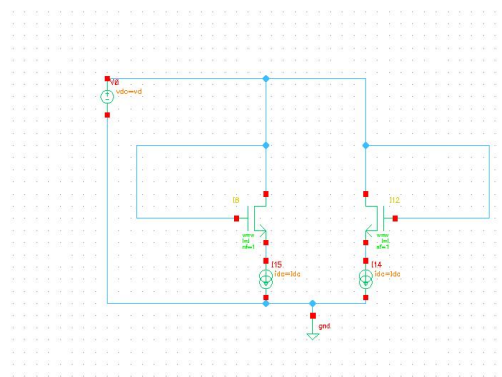
**Σχήμα 3.13:** Στατιστική προσομοίωση (Monte Carlo, 100 φορές) στον προσομοιωτή Spectre για α) την flat-band τάση, β) το  $I_{OFF}$ , γ) το  $I_{OV}$  για  $V_{DS} = 1$  V και δ) το  $I_{OV}$  για  $V_{DS} = 2$  mV.

Στο σημείο αυτό θα παρουσιαστεί η Προσομοίωση mismatch των DG MOSFET/FinFET στον προσομοιωτή Spectre. Δυο είναι τα τυπικά αναλογικά κυκλώματα τα οποία επηρεάζονται άμεσα από το φαινόμενο μη ταιριάσματος (mismatch). Αρχικά μελετάται το current mismatch σε καθρέφτες ρεύματος (current mirrors). Δυο ταιριασμένα τρανζίστορ, Σχήμα 3.14α πολώνονται με την ίδια τάση πύλης  $V_G$ , ενώ είναι ενωμένες οι πηγές (sources). Το τρανζίστορ αναφοράς (M1) συνήθως πολώνεται ως δίοδο – με ενωμένη την πύλη (gate) με τον απαγωγό (drain) – και διαρρέεται από ρεύμα  $I_{D1}$  το οποίο παρέχεται από μια πηγή ρεύματος. Το τρανζίστορ M2 αναπαράγει το ρεύμα  $I_{D2} = I_{D1}$  (ιδανικά) εφόσον είναι πολωμένο με τάση  $V_D > V_{Dsat}$ , έτσι ώστε το M2 να βρίσκεται σε κορεσμό. Ενδιαφέρον παρουσιάζει το ταίριασμα μεταξύ των ρευμάτων των δυο τρανζίστορ,  $I_{D1}$  και  $I_{D2}$  (current matching), δηλαδή η στατιστική  $\sigma(\Delta I_D / I_D)$  όπου  $\Delta I_D = I_{D1} - I_{D2}$ . Στην συνέχεια μελετάται το voltage offset/mismatch σε διαφορικά ζεύγη (differential pair). Δυο ταιριασμένα τρανζίστορ, Σχήμα 3.14β, πολώνονται με τον ίδιο ρεύμα απαγωγού  $I_{D1} = I_{D2}$ . Τα δυο τρανζίστορ είναι σε κορεσμό. Μελετάμε το offset δηλαδή την διαφορά τάσης  $V_{G1}$  και  $V_{G2}$ , i.e.  $\sigma(\Delta V_G) = \sigma(V_{G1} - V_{G2})$ .

Στο Σχήμα 3.13 παρατίθενται τα αντίστοιχα κυκλώματα που χρησιμοποιήθηκαν στις προσομοιώσεις:



α)



β)

**Σχήμα 3.14:** Κύκλωματα χρησιμοποιήθηκαν στον προσομοιωτή Spectre για την προσομοίωση ταιριάσματος (matching). α) καθρέφτη ρεύματος (current mirror) και β) διαφορικού ζεύγους (differential pair) με τρανζίστορ διπλής πύλης (DG MOSFET/FinFET).

Χρησιμοποιήθηκε η παρακάτω σχέση (3.14) στο βήμα προσομοίωσης (simulation setup) των κυκλωμάτων καθρέφτη ρεύματος (Current Mirror) και διαφορικού ζεύγους (Differential Pair) [29].

$$\sigma(\Delta V_T) = \frac{A_{VT}}{\sqrt{2}\sqrt{WL}} \text{ και } \sigma\left(\frac{\Delta\beta}{\beta}\right) = \frac{A_\beta}{\sqrt{2}\sqrt{WL}} \quad (3.14)$$

Τα μεγέθη αυτά αντιπροσωπεύουν τα self-mismatch values των DG MOSFETs/FinFETs διατάξεων.

Προκειμένου να υπολογιστεί η τυπική απόκλιση  $\sigma(\Delta I_D/I_D)$  στο κύκλωμα του καθρέφτη ρεύματος (Current Mirror) χρησιμοποιήθηκε η παρακάτω σχέση (3.15):

$$\sigma\left(\frac{\Delta I_D}{I_D}\right) = \sigma\left(\frac{\Delta\beta}{\beta}\right)^2 + \left(\frac{g_m}{I_D}\right)^2 \sigma(\Delta V_T)^2 \quad (3.15)$$

όπου,

$$\sigma(\Delta V_T) = \frac{A_{VT}}{\sqrt{WL}} \text{ και } \sigma\left(\frac{\Delta\beta}{\beta}\right) = \frac{A_\beta}{\sqrt{WL}}.$$

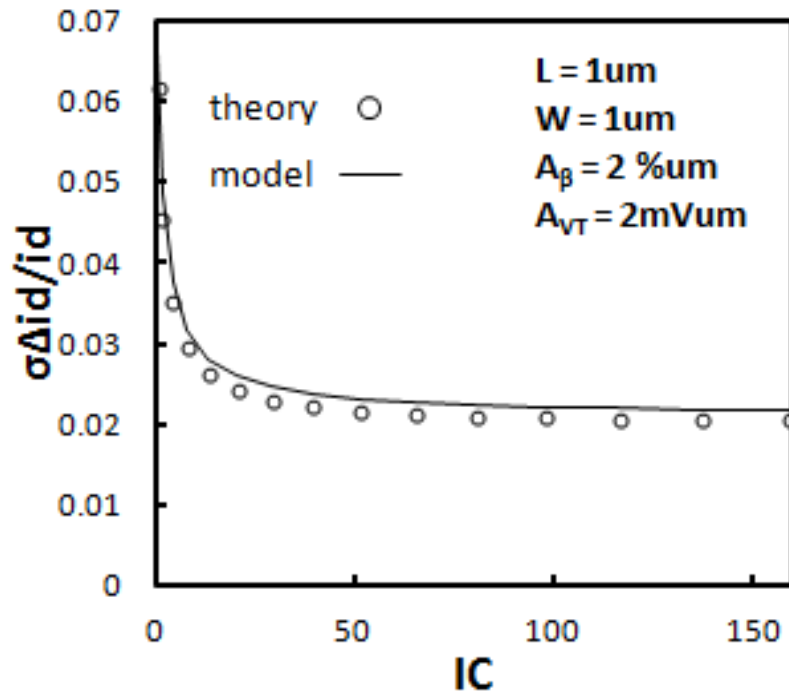
Προκειμένου τώρα να υπολογίσουμε την τυπική απόκλιση για το  $\Delta V_{GS}$  χρησιμοποιήθηκε η σχέση (3.16):

$$\sigma(\Delta V_{GS})^2 = \frac{1}{\left(\frac{g_m}{I_D}\right)^2} \sigma\left(\frac{\Delta\beta}{\beta}\right)^2 + \sigma(\Delta V_T)^2 \quad (3.16)$$

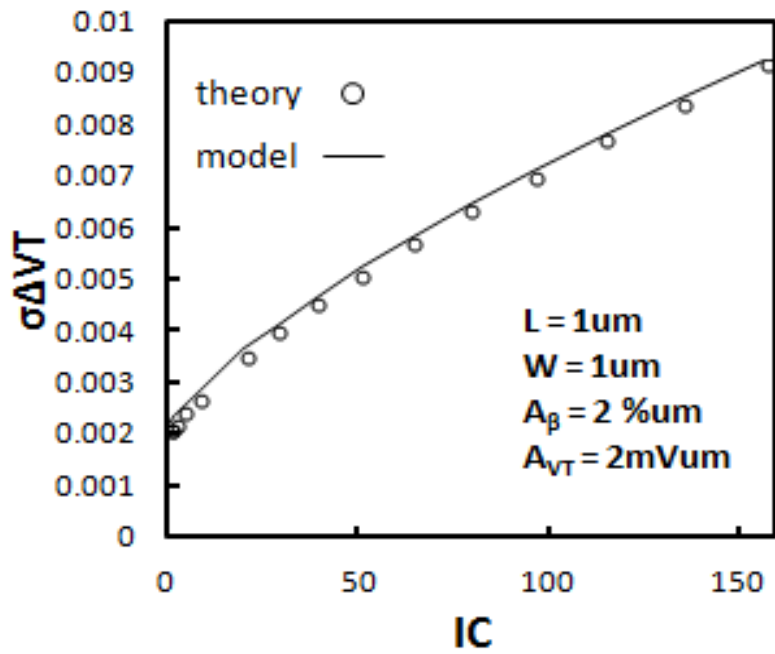
Παρακάτω παρατίθενται τα γραφήματα που προέκυψαν για  $W = 1\mu\text{m}$ ,  $L=1\mu\text{m}$ ,  $A_{VT}=2\text{mVum}$  και  $A_\beta = 2\%\text{um}$  στο Σχήμα 3.15.

Συνοψίζοντας, παρατηρήθηκε ότι η ακρίβεια στο κύκλωμα του καθρέφτη ρεύματος παρουσιάζει βελτίωση για υψηλό επίπεδο ρεύματος, σε περιοχή ισχυρής αναστροφής (strong inversion (SI)) που αντιστοιχεί σε δείκτη αναστροφής  $IC > 10$ , ενώ το κύκλωμα του διαφορικού ζεύγους παρουσιάζει βελτίωση για χαμηλό επίπεδο ρεύματος, σε περιοχή ασθενούς αναστροφής (weak inversion (WI)) – αντιστοιχεί σε δείκτη αναστροφής  $IC < 0.1$ .

Ο κώδικας εκτέλεσης από τον προσομοιωτή Spectre για Monte Carlo simulation τόσο για κύκλωμα του καθρέφτη ρεύματος όσο και για το κύκλωμα του διαφορικού ζεύγους παρατίθενται στο παράρτημα.



α)



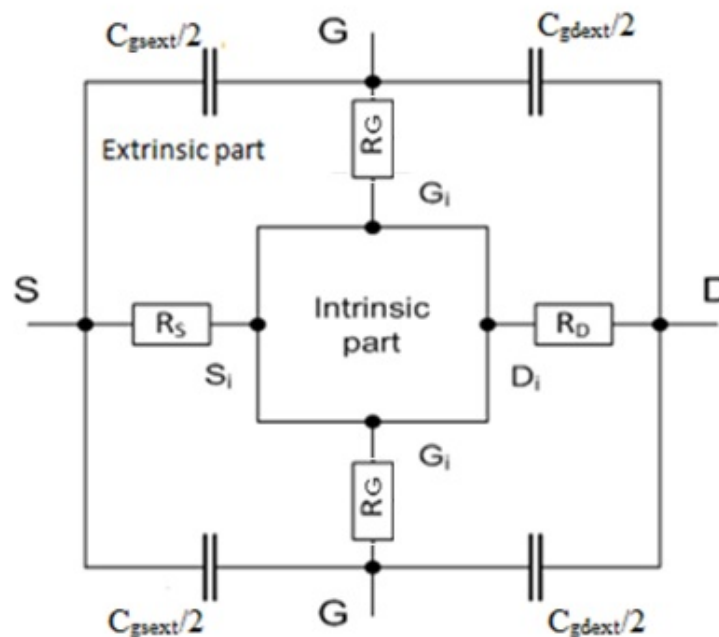
β)

**Σχήμα 3.15 :** Σύγκριση μεταξύ στατιστικής προσομοίωσης (Monte Carlo) και αναλυτικού μοντέλου, α) για καθρέφτη ρεύματος (current mirror) και β) για διαφορικό ζεύγος (differential pair) με τρανζίστορ DG MOSFET/FinFET.

## ΚΕΦΑΛΑΙΟ 4: Μοντελοποίηση RF (Radio Frequency) λειτουργίας των SOI FinFET.

### 4.1 Μοντελοποίηση RF λειτουργίας των SOI FinFET

Στο κεφάλαιο αυτό μελετάται η ανάλυση της συμπεριφοράς των περιφερειακών στοιχείων των διατάξεων πολλαπλών πυλών μέσω βιβλιογραφικών πηγών η οποία είναι εξίσου σημαντική, μιας και επηρεάζει πολύ σημαντικά την απόδοσή τους, ιδίως σε εφαρμογές υψηλής συχνότητας. Έντονο ενδιαφέρον παρουσιάζουν οι εφαρμογές ράδιο-συχνοτήτων (RF, radio frequency). Στο Σχήμα 4.1 παρουσιάζεται το ισοδύναμο κύκλωμα της διάταξης αποτελούμενο από το εξωτερικό τμήμα (extrinsic part) όπου  $R_s$ ,  $R_d$  και  $R_g$  οι σειριακές αντιστάσεις σε source, drain και gate αντίστοιχα και  $C_{gs\text{ext}}$  και  $C_{gd\text{ext}}$  οι παρασιτικές χωρητικότητες οι οποίες προκύπτουν σαν άθροισμα των χωρητικοτήτων επικάλυψης και θυσάνωσης ανάμεσα σε gate- source και drain-source, αντίστοιχα.



**Σχήμα 4.1:** Απεικόνιση ισοδύναμου της διάταξης όπου παρουσιάζονται τα εξωτερικά παρασιτικά στοιχεία της διάταξης όπου  $R_s$ ,  $R_d$  και  $R_g$  οι σειριακές αντιστάσεις σε source, drain και gate αντίστοιχα και  $C_{gs\text{ext}}$  και



$C_{gdext}$  οι παρασιτικές χωρητικότητες οι οποίες προκύπτουν σαν άθροισμα των χωρητικοτήτων επικάλυψης και θυσάνωσης ανάμεσα σε gate- source και drain-source, αντίστοιχα

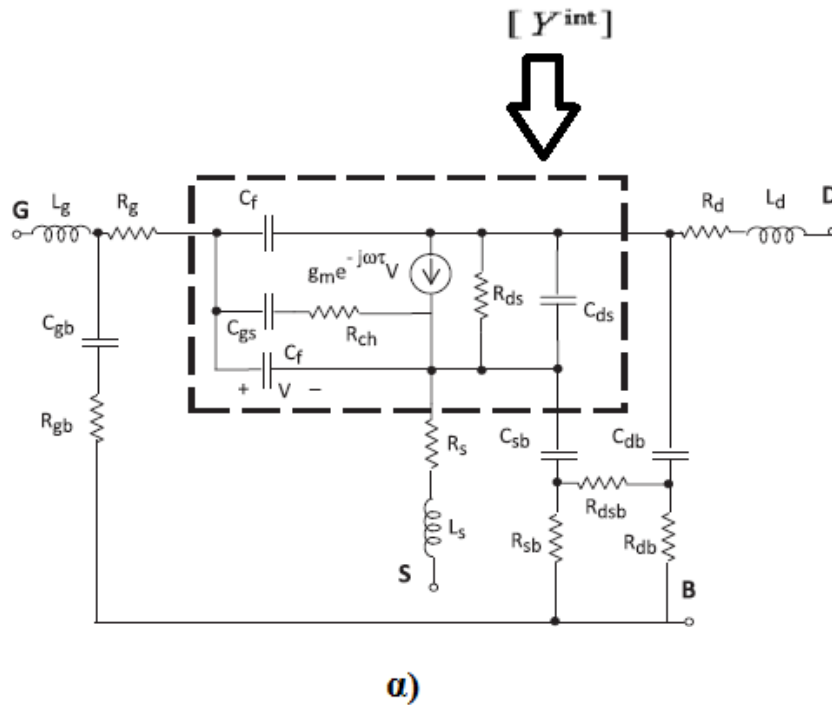
Στο Σχήμα 4.2α παρουσιάζεται το ισοδύναμο κύκλωμα μικρού σήματος ενός SOI FinFET τεσσάρων ακροδεκτών. Αρχικά εξάγονται οι τιμές των παρασιτικών αντιστάσεων από ανάλυση των z- παραμέτρων όπως παρουσιάζεται στις εξισώσεις (4.1)-(4.3) για μηδενική διαφορά δυναμικό ανάμεσα σε source-drain και source-gate καθώς και για χαμηλή συχνότητα σημάτων εισόδου:

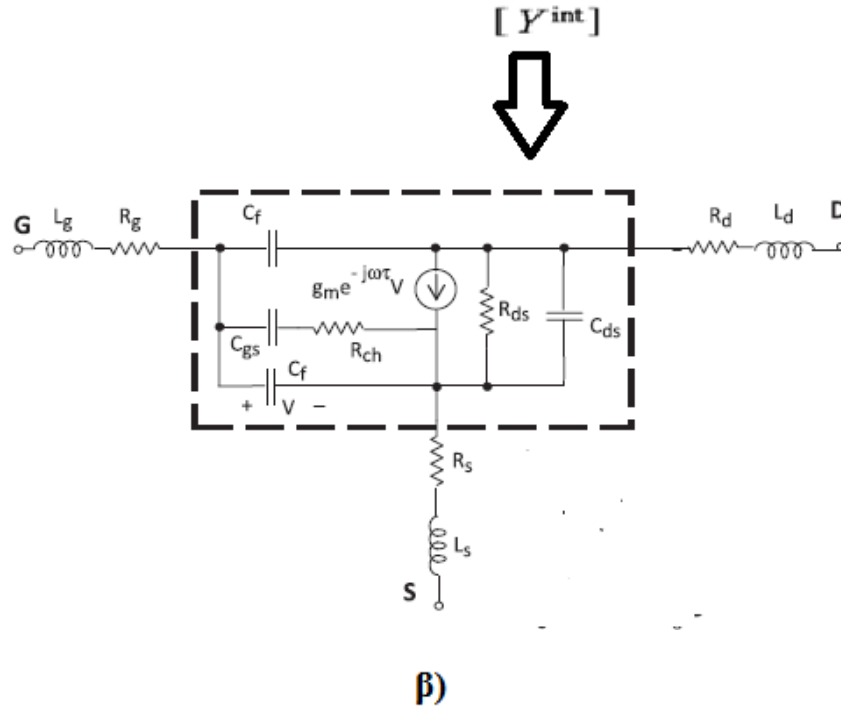
$$Re(Z_{11}) = R_g + R_s \quad (4.1)$$

$$Re(Z_{22}) = R_d + R_s \quad (4.2)$$

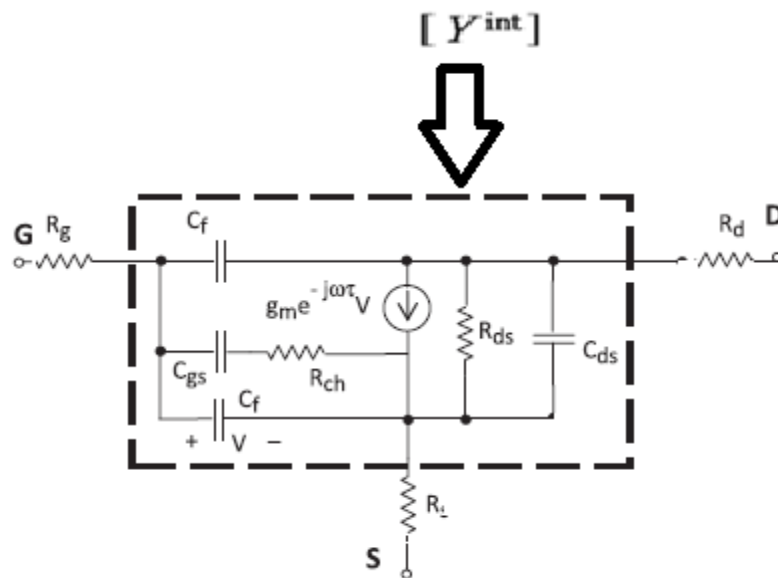
$$Re(Z_{12}) = Re(Z_{21}) = R_s \quad (4.3)$$

Συνήθως ο ακροδέκτης για το body στις διατάξεις FinFET τεσσάρων ακροδεκτών παραλείπεται και αυτό διότι βραχυκυκλώνεται με το source και οδηγούνται στην γείωση κάτι που συνεπάγεται ότι μπορούν να αντιμετωπιστούν σαν διατάξεις FinFET τριών ακροδεκτών Σχήμα 4.2β και δεδομένου ότι η συχνότητα των σημάτων εισόδου στους ακροδέκτες της διάταξης είναι χαμηλή, συνεπάγεται ότι τα πηνία στους ακροδέκτες source, drain και gate δεν επηρεάζουν σημαντικά την συμπεριφορά του SOI FinFET οδηγούμαστε στο ισοδύναμο κύκλωμα μικρού σήματος του Σχήματος 4.3 [20], [21], [30].





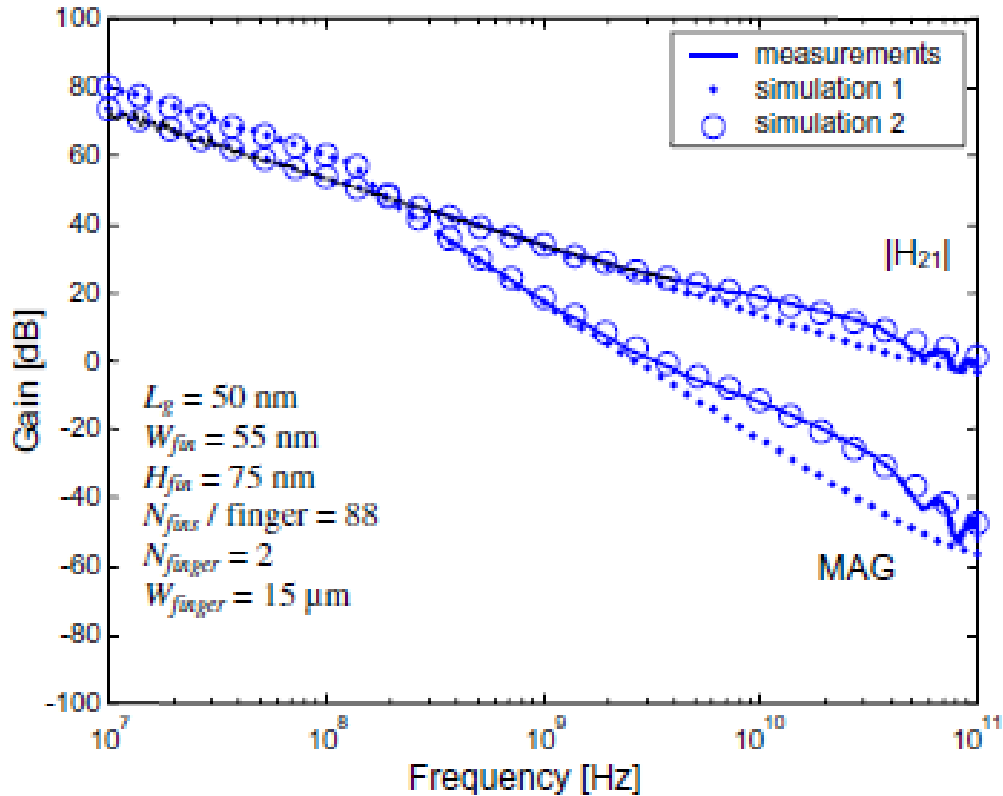
**Σχήμα 4.2:** Απεικόνιση ισοδύναμου SOI FinFET με α) τέσσερις ακροδέκτες (gate, drain, source, bulk) [20], β) τρείς ακροδέκτες (gate, drain, source).



**Σχήμα 4.3:** Απεικόνιση ισοδύναμου SOI FinFET στις χαμηλές συχνότητες.

Η ανάλυση στο ισοδύναμο του Σχήματος 4.3 παρουσιάζει αρκετά καλή συμπεριφορά για χαμηλές συχνότητες ωστόσο στις υψηλές συχνότητες παρατηρείται η ανάγκη καλύτερης

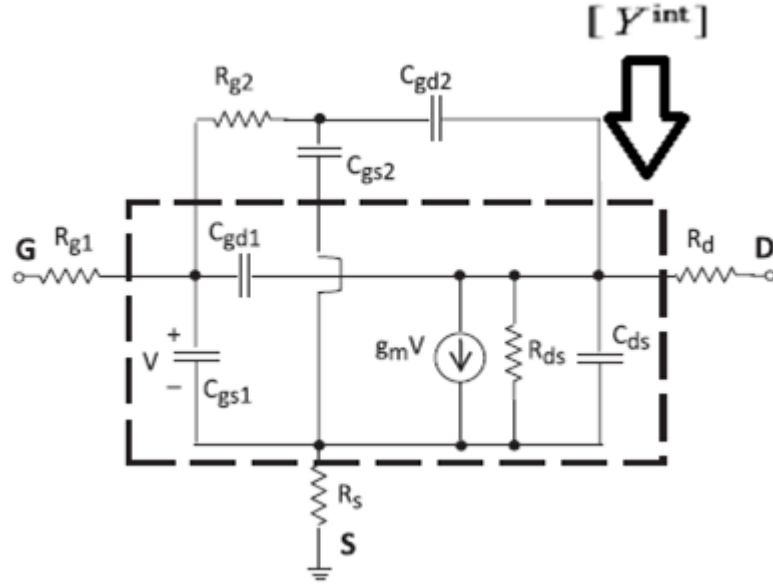
προσέγγισης του ισοδύναμου κυκλώματος όπως φαίνεται στο Σχήμα 4.4 όπου οι μικρές κουκίδες αντιστοιχούν στο μοντέλο του ισοδύναμου κυκλώματος μικρού σήματος Σχήμα 4.3 και οι μεγάλες στο ισοδύναμο κύκλωμα μικρού σήματος Σχήμα 4.5. (Το γράφημα αυτό έχει παρθεί από την αναφορά [31]).



**Σχήμα 4.4:** Αναπαράσταση κέρδους ρεύματος ( $|H_{21}|$ ) και μέγιστου διαθέσιμου κέρδους (MAG) ως προς την συχνότητα [31].

Η καλύτερη αυτή προσέγγιση επιτυγχάνεται εισάγοντας ένα ακόμα παρασιτικό δικτύωμα ( $R_{g2}$ ,  $C_{gs2}$ ,  $C_{gd2}$ ) παράλληλα με το κατανομημένο ενεργό τμήμα της διάταξης όπως παρουσιάζεται στο Σχήμα 7.

Το ισοδύναμο κύκλωμα μικρού σήματος ενός SOI FinFET που παρουσιάζεται στο Σχήμα 4.5 παρέχει ικανοποιητικά αποτελέσματα τόσο στις χαμηλές, όσο και στις υψηλές συχνότητες λειτουργίας ενός SOI FinFET. Επιθυμητό θα ήταν να μπορέσει να εισήχθη η επίδραση του παραλλήλου παρασιτικού δικτύωματος ( $R_{g2}$ ,  $C_{gs2}$ ,  $C_{gd2}$ ) που παρουσιάζεται στο Σχήμα 4.5 στο ισοδύναμο κύκλωμα μικρού σήματος ενός SOI FinFET όπως παρουσιάζεται στο Σχήμα 4.3 και αυτό εξαιτίας του γεγονότος ότι η ανάλυση s, y, z και h παραμέτρων αυτού του ισοδύναμου είναι σαφέστερα ευκολότερη και ευρέως μελετημένη [19].



**Σχήμα 4.5:** Απεικόνιση ισοδύναμου SOI FinFET με ένα επιπλέον παρασιτικό δικτύωμα ώστε να επιτευχθεί καλύτερη μοντελοποίηση της συμπεριφοράς της διάταξης σε υψηλές συχνότητες [20].

Αυτό καθίσταται δυνατό αν υπολογισθούν τα μεγέθη της αντίστασης πύλης ( $R_g$ ), η παρασιτική χωρητικότητα που εμφανίζεται ανάμεσα στους ακροδέκτες gate-source ( $C_{gs}$ ) και η παρασιτική χωρητικότητα που εμφανίζεται ανάμεσα στους ακροδέκτες gate-drain ( $C_{gd}$ ) που εμφανίζονται στο Σχήμα 4.6 με τρόπο που παρουσιάζεται στις εξισώσεις (4.4)-(4.6) :

$$R_g \approx R_{g1} \quad (4.4)$$

$$C_{gs} = C_{gs1} + C_{gs2} \quad (4.5)$$

$$C_{gd} = C_{gd1} + C_{gd2} \quad (4.6)$$

όπου  $R_{g1}$ , παρασιτική αντίσταση πύλης,  $C_{gs1}$ ,  $C_{gs2}$  οι παρασιτικές χωρητικότητες που εμφανίζονται ανάμεσα στους ακροδέκτες gate-source και  $C_{gd1}$ ,  $C_{gd2}$  οι παρασιτικές χωρητικότητες που εμφανίζονται ανάμεσα στους ακροδέκτες gate-drain όπως αυτές εμφανίζονται στο Σχήμα 4.5 [31].

Για γίνει ευκολότερη η ανάλυση των  $y$ - παραμέτρων οι ποσότητες παρασιτικές χωρητικότητες  $C_{gd0}$ ,  $C_{gs0}$  και οι παρασιτικές αντιστάσεις  $R_s$  και  $R_d$  θα πρέπει να μην ενσωματωθούν (de-embedded) στο ισοδύναμο κύκλωμα του SOI FinFET όπως αυτό παρουσιάζεται στο Σχήμα 4.6. Για να επιτευχθεί το de-embedded αυτό απαιτείται να

προσδιοριστούν οι τιμές των στοιχείων αυτών. Οι τιμές των στοιχείων αυτών υπολογίζονται για μηδενική τιμή στο δυναμικό πύλης (under zero gate bias) όταν το SOI FinFET είναι απενεργοποιημένο όπως παρουσιάζεται στο Σχήμα 4.7. Από την ανάλυση y-παραμέτρων στο ισοδύναμο κύκλωμα του σχήματος 4.5 προκύπτουν οι ακόλουθες εξισώσεις [32] :

$$Y_{11} = j\omega(C'_{gs0} + C'_{gd0}) \quad (4.7)$$

$$Y_{21} = -j\omega C'_{gd0} \quad (4.8)$$

Άρα οι παρασιτικές χωρητικότητες μπορούν να εκφραστούν ως εξής (4.9), (4.10) :

$$C'_{gd0} = -\frac{Im(Y_{11})}{\omega} \quad (4.9)$$

$$C'_{gs0} = \frac{Im(Y_{11}) + Im(Y_{21})}{\omega} \quad (4.10)$$

όπου οι συνολικές παρασιτικές αντιστάσεις υπολογίζονται σαν άθροισμα των χωρητικοτήτων επικάλυψης (overlap capacitance) και των χωρητικοτήτων θυσάνωσης (fringing capacitance). Οι χωρητικότητες θυσάνωσης δεν διαδραματίζουν σημαντικό ρόλο όταν η διάταξη βρίσκεται σε αναστροφή κάτι που συνεπάγεται ότι σαν παρασιτικές χωρητικότητες εμφανίζονται μόνο οι χωρητικότητες επικάλυψης. Για την ακριβή προσέγγιση του εσωτερικού τμήματος του FinFET θα πρέπει να αφαιρεθεί η επίδραση των εξωτερικών παρασιτικών αντιστάσεων ( $R_S$  και  $R_D$ ) καθώς και των παρασιτικών χωρητικοτήτων ( $C_{gs0}$  και  $C_{gd0}$ ). Η αντίσταση πύλης αγνοείται στο σημείο αυτό απλοποιώντας αρκετά την διαδικασία. Υπάρχει και προσέγγιση χωρίς να αγνοηθεί η αντίσταση πύλης και παρουσιάζεται στην αναφορά [32] άλλα προτιμάτε λόγο της απλοποίησης που υπεισέρχεται. Η διαδικασία αυτή μπορεί να περιγράψει από τις ακόλουθες εξισώσεις (4.11), (4.12) :

$$[Y] - \begin{bmatrix} j\omega(C_{gs0} + C_{gd0}) & -j\omega C_{gd0} \\ -j\omega C_{gd0} & j\omega C_{gd0} \end{bmatrix} = [Y^{in}] \quad (4.11)$$

$$[Z^{in}] - \begin{bmatrix} R_S & R_S \\ R_S & R_S + R_D \end{bmatrix} = [Z^{int}] \quad (4.12)$$

Αν υπολογιστούν τώρα οι y-παραμέτροι ( $Y^{int}$ ) από τις z-παραμέτρους ( $Z^{int}$ ) για το εσωτερικό τμήμα της διάταξης καθίσταται δυνατό να εξαχθούν εξισώσεις για όλα τα στοιχεία του εσωτερικού τμήματος του μοντέλου. Οι ανάλυση y-παραμέτρων το εσωτερικό τμήμα ενός SOI FinFET διπλής πύλης παρουσιάζεται στις παρακάτω εξισώσεις (4.13)-(4.16):

$$Y_{11}^{int} = \frac{j\omega C_{gs} + \omega^2 R_{gs} C_{gs}^2}{1 + \omega^2 R_{gs}^2 C_{gs}^2} + \frac{j\omega C_{gd} + \omega^2 R_{gd} C_{gd}^2}{1 + \omega^2 R_{gd}^2 C_{gd}^2} \quad (4.13)$$

$$Y_{12}^{int} = \frac{-\omega^2 R_{gd} C_{gd}^2 - j\omega C_{gd}}{1 + \omega^2 R_{gd}^2 C_{gd}^2} \quad (4.14)$$

$$Y_{21}^{int} = \frac{g_m - j\omega g_m \tau_m}{1 + \omega^2 \tau_m^2} - \frac{\omega^2 R_{gd} C_{gd}^2 + j\omega C_{gd}}{1 + \omega^2 R_{gd}^2 C_{gd}^2} \quad (4.15)$$

$$Y_{22}^{int} = \frac{j\omega C_{gd} + \omega^2 R_{gd} C_{gd}^2}{1 + \omega^2 R_{gd}^2 C_{gd}^2} + j\omega C_{sd} + \frac{g_{ds} - j\omega g_{ds} \tau_m}{1 + \omega^2 \tau_m^2} \quad (4.16)$$

όπου η ποσότητα  $\tau_m$  αντιπροσωπεύει μια χαρακτηριστική σταθερά χρόνου του εσωτερικού τμήματος του FinFET. Αν επιθυμούμε να εξάγουμε της y-παραμέτρους μικρού σήματος για χαμηλές τιμές συχνότητας μπορούμε να δεχτούμε τις ακόλουθες παραδοχές (4.17)-(4.19):

$$\omega^2 R_{gs}^2 C_{gs}^2 \ll 1 \quad (4.17)$$

$$\omega^2 R_{gd}^2 C_{gd}^2 \ll 1 \quad (4.18)$$

$$\omega^2 \tau_m^2 \ll 1 \quad (4.19)$$

και οι y-παραμέτροι παίρνουν την ακόλουθη μορφή (4.20)-(4.23):

$$Y_{11}^{int} \approx \omega^2 (R_{gd} C_{gd}^2 + R_{gs} C_{gs}^2) + j\omega (C_{gd} + C_{gs}) \quad (4.20)$$

$$Y_{21}^{int} \approx -\omega^2 R_{gd} C_{gd}^2 - j\omega C_{gd} \quad (4.21)$$

$$Y_{22}^{int} \approx g_m - \omega^2 R_{gd} C_{gd}^2 - j\omega (C_{gd} + g_m \tau_m) \quad (4.22)$$

$$Y_{22}^{int} \approx g_{ds} + \omega^2 R_{gd} C_{gd}^2 - j\omega (C_{sd} + C_{gd} - \tau_m) \quad (4.23)$$

Όλες οι παράμετροι μικρού σήματος του ισοδύναμου κυκλώματος για το εσωτερικό τμήμα του SOI FinFET τώρα εξάγονται από το φανταστικό και το πραγματικό τμήμα των y-παραμέτρων ως εξής (4.24)-(4.32) :

$$C_{gd} = -\frac{Im(Y_{12}^{int})}{\omega} \quad (4.24)$$

$$C_{gs} = \frac{Im(Y_{11}^{int}) + Im(Y_{12}^{int})}{\omega} \quad (4.25)$$

$$R_{gd} = -\frac{Re(Y_{12}^{int})}{\omega^2 C_{gd}^2} \quad (4.26)$$

$$R_{gs} = \frac{1}{C_{gs}^2} \left[ \frac{Re(Y_{11}^{int})}{\omega^2} - R_{gd} C_{gd}^2 \right] \quad (4.27)$$

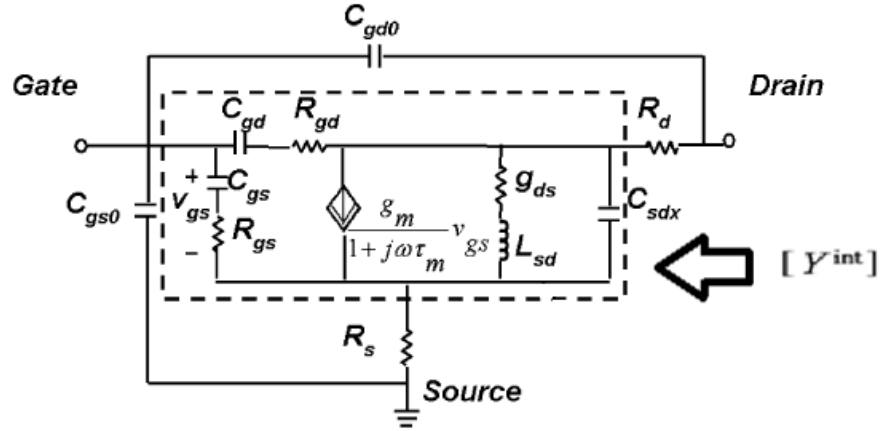
$$g_m = \text{Re}(Y_{21}^{int})|_{\omega^2=0} \quad (4.28)$$

$$g_{ds} = \text{Re}(Y_{22}^{int})|_{\omega^2=0} \quad (4.29)$$

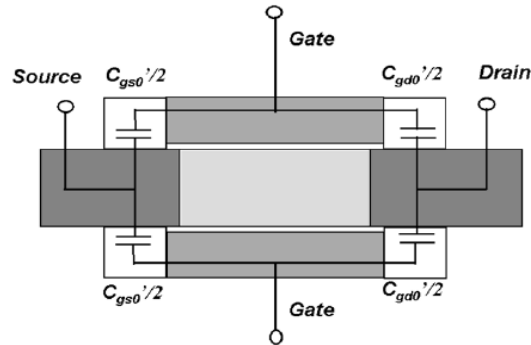
$$\tau_m = \frac{1}{g_m} \left[ -\frac{\text{Im}(Y_{21}^{int})}{\omega} - C_{gd} \right] \quad (4.30)$$

$$C_{sd} = \frac{\text{Im}(Y_{22}^{int})}{\omega} - C_{gd} - g_{ds}\tau_m \quad (4.31)$$

$$L_{sd} = \frac{\tau_m}{g_{ds}} \quad (4.32)$$



**Σχήμα 4.6 :** Ισοδύναμο κύκλωμα μικρού σήματος ενός SOI FinFET. Με  $[Y^{int}]$  αναφέρονται οι y-παράμετροι μετά το de-embedding των παρασιτικών αντιστάσεων και χωρητικотήτων [33].



**Σχήμα 4.7 :** Ισοδύναμο κύκλωμα για μηδενικό δυναμικό πύλης όταν η συσκευή είναι απενεργοποιημένη και το εσωτερικό τμήμα αγνοείται [33].

Πολύ σημαντικό κριτήριο για την RF λειτουργία μιας διάταξης διαδραματίζουν τα μεγέθη της συχνότητας μοναδιαίου κέρδους ( $f_t$ ) και η συχνότητα μέγιστης ταλάντωσης ( $f_{max}$ ) όπως αυτές παρουσιάζονται στις εξισώσεις (4.33)-(4.35) [32] :

$$f_c = \frac{g_m}{2\pi C_{gs}} \quad (4.33)$$

$$f_t = \frac{f_c}{\left(1 + \frac{C_{gd}}{C_{gs}}\right) + (R_s + R_d) \left(\frac{C_{gd}}{C_{gs}} (g_m + g_{ds}) + g_{ds}\right)} \quad (4.34)$$

$$f_{max} = \frac{f_c}{2 \left(1 + \frac{C_{gd}}{C_{gs}}\right) \sqrt{g_{ds}(R_s + R_d) + \frac{1}{2} \frac{C_{gd}}{C_{gs}} (R_s g_m + \frac{C_{gd}}{C_{gs}})}} \quad (4.35)$$

όπου  $g_m$  η διαγωγιμότητα της πύλης,  $g_{ds}$  η διαγωγιμότητα εξόδου,  $C_{gs}$  και  $C_{gd}$  οι χωρητικότητες που εμφανίζονται ανάμεσα σε gate-source και gate-drain αντίστοιχα και  $R_s$ ,  $R_d$  οι αντιστάσεις σε source και drain, αντίστοιχα [33], [34].

## 4.2 Θόρυβος στα τρανζίστορ διπλής πύλης

Τα τελευταία χρόνια, ο αριθμός των αναλογικών και RF εφαρμογών έχει αυξηθεί σημαντικά. Στα αναλογικά και RF ο θόρυβος είναι πολύ σημαντικός και γίνεται ολοένα και σημαντικότερος όσο οδηγούμαστε σε διατάξεις με μικρότερες διαστάσεις. Ο θόρυβος αποτελεί μια ανεπιθύμητη διακύμανση η οποία, όταν προστεθεί σε ένα σήμα, μειώνει την χρήσιμη πληροφορία που αυτό περιέχει. Ο ηλεκτρονικός θόρυβος επηρεάζει άμεσα την ελάχιστη ισχύ ενός σήματος που μπορεί να χρησιμοποιηθεί σε ένα κύκλωμα για να παρέχει πληροφορία. Σε λειτουργία σε υψηλές συχνότητες, η επίδραση του θορύβου που παράγεται από τη διάταξη θα παίξει ένα αυξανόμενο σημαντικό ρόλο στα χαρακτηριστικά ευαισθησίας ολόκληρου του συστήματος. Ο θόρυβος μπορεί να είναι είτε θερμικός (thermal noise) είτε θόρυβος χαμηλών συχνοτήτων (flicker noise).

### 4.2.1 Θερμικός θόρυβος στα τρανζίστορ διπλής πύλης

Στα αναλογικά και RF κυκλώματα ο θερμικός θόρυβος είναι αυτός που διαδραματίζει τον σημαντικότερο ρόλο στις υψηλές συχνότητες λειτουργίας της διάταξης και για αυτό η μοντελοποίηση του με βάση τα κανονικοποιημένα φορτία αποτελεί πολύ σημαντικό στόχο.

Όπως ο αναφέρει ο Roy e.a. [35] η συνολική διακύμανση του θορύβου για το ρεύμα του καναλιού δίνεται από την σχέση (4.36)



$$\Delta_{i_d} = I_{\text{spec}} \int_0^1 \delta_{i_d}(v_1) dv_1 \quad (4.36)$$

όπου  $\delta_{i_d}(v_1)$  ο θόρυβος στο ρεύμα καναλιού (drain noise current) καθορισμένος από την τοπική πηγή θορύβου σε κάθε σημείο του καναλιού.

Στις διατάξεις με μεγάλο μήκος καναλιού η φασματική πυκνότητα ισχύος του θορύβου για το ρεύμα στο κανάλι μπορεί να προκύψει όπως φαίνεται στην εξίσωση (4.37)

$$S_{i_d} = 4 * k * T * G_{\text{spec}} \frac{\int_{q_d}^{q_s} q^2 f'(q) dq}{\int_{q_d}^{q_s} q f'(q) dq} \quad (4.37)$$

όπου  $f(q)$  η σχέση κανονικοποιημένων φορτίων-τάσεων εξίσωση (2.14).

$$f'(q) = 4 + \frac{1}{q} + \frac{\alpha}{\alpha q + 1} \quad (4.38)$$

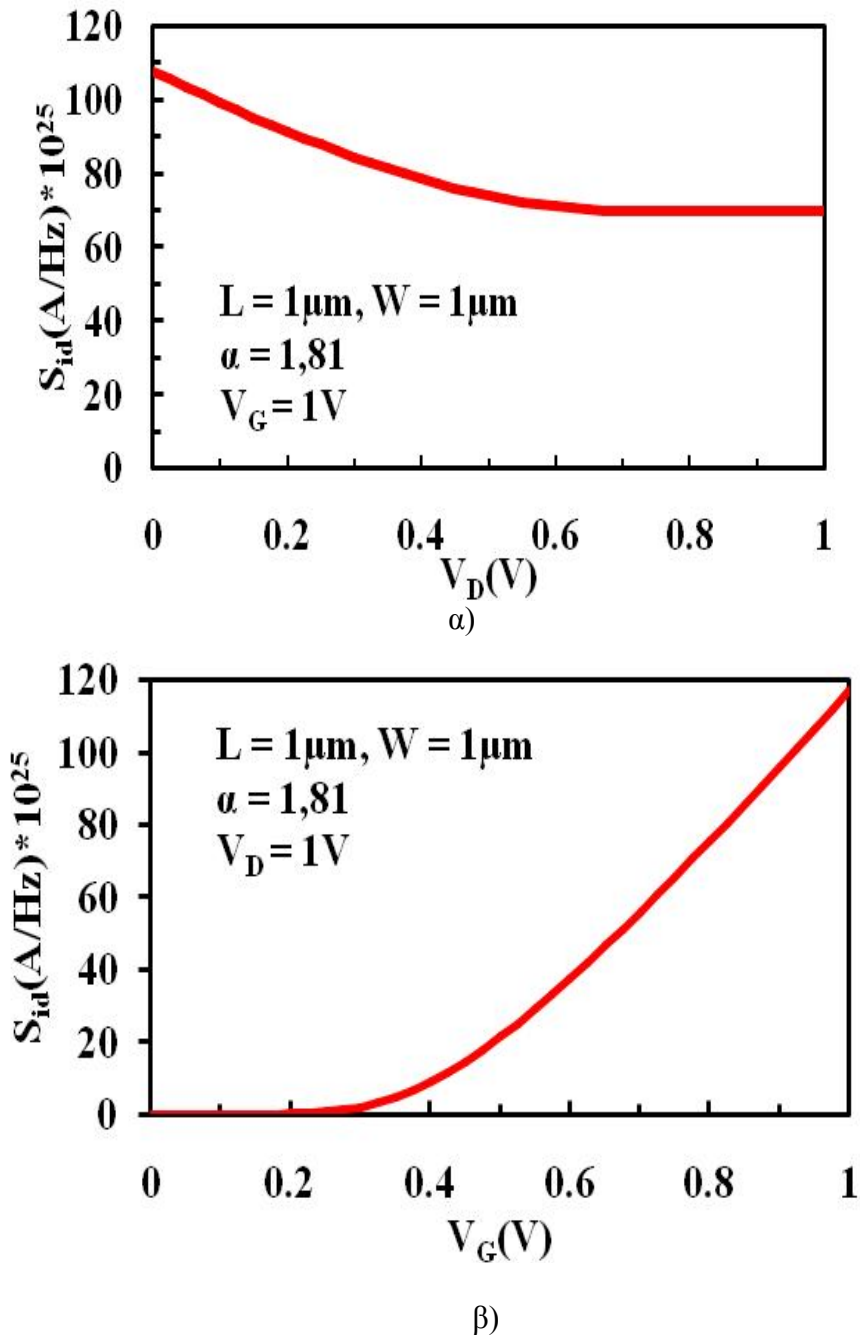
$$\text{Άρα} \quad \int_{q_d}^{q_s} q f'(q) dq = 2(q_s^2 - q_d^2) + 2(q_s - q_d) - \frac{1}{\alpha} \log\left(\frac{(1 + \alpha * q_s)}{(1 + \alpha * q_d)}\right) \quad (4.39)$$

$$\text{και} \quad \int_{q_d}^{q_s} q^2 f'(q) dq = \frac{4}{3}(q_s^3 - q_d^3) + (q_s^2 - q_d^2) - \frac{1}{\alpha}(q_s - q_d) + \frac{1}{\alpha^2} \log\left(\frac{(1 + \alpha * q_s)}{(1 + \alpha * q_d)}\right) \quad (4.40)$$

Άρα η σχέση (4.37) με βάση τις (4.39), (4.40) γίνεται

$$S_{i_d} = 4 * k * T * G_{\text{spec}} \frac{\frac{4}{3}(q_s^3 - q_d^3) + (q_s^2 - q_d^2) - \frac{1}{\alpha}(q_s - q_d) + \frac{1}{\alpha^2} \log\left(\frac{(1 + \alpha * q_s)}{(1 + \alpha * q_d)}\right)}{2(q_s^2 - q_d^2) + 2(q_s - q_d) - \frac{1}{\alpha} \log\left(\frac{(1 + \alpha * q_s)}{(1 + \alpha * q_d)}\right)} \quad (4.41)$$

Στο σχήμα 4.8α παρουσιάζεται η απόκριση της παραπάνω εξίσωσης (4.41) για την περιοχή κορεσμού, δηλαδή για σταθερό δυναμικό στο drain ίσο με 1V και μεταβαλλόμενο δυναμικό στο gate από 0V έως 1V, δηλαδή από την ασθενή μέχρι την ισχυρή αναστροφή. Στο σχήμα 4.8β παρουσιάζεται η απόκριση της παραπάνω εξίσωσης (4.41) για την περιοχή ισχυρής αναστροφής, δηλαδή για σταθερό δυναμικό στο gate ίσο με 1V και μεταβαλλόμενο δυναμικό στο drain από 0V έως 1V, δηλαδή από την γραμμική περιοχή μέχρι τον κορεσμό.



**Σχήμα 4.8 :** Φασματική πυκνότητα θορύβου του ρεύματος καναλιού α) στην ισχυρή αναστροφή από την γραμμική περιοχή ως την περιοχή κορεσμού και β) στην περιοχή κορεσμού από ασθενή έως και ισχυρή αναστροφή

### 4.3 Θόρυβος χαμηλών συχνοτήτων στα τρανζίστορ διπλής πύλης

Στις χαμηλές συχνότητες στην λειτουργία του τρανζίστορ πολλαπλών πυλών επικρατεί ο λεγόμενος flicker θόρυβος ή αλλιώς  $1/f$  (1 over f). Είναι εξίσου σημαντικό να μοντελοποιηθεί η επίδραση του. Το είδος αυτό του θορύβου μπορεί να εμφανιστεί τόσο στο ρεύμα του καναλιού όσο και στο gate. Ένα πολύ συνηθισμένο μοντέλο για την περιγραφή του flicker θορύβου για το ρεύμα στο κανάλι της διάταξης είναι αυτό που εμφανίζεται στην σχέση (4.42) [14],[36], [37].

$$\frac{S_{I_D^2}}{I_{DS}^2} = \left( \frac{g_m}{I_{DS}} \right)^2 \left( 1 + a_{sc} \mu C_{ox} \frac{I_{DS}}{g_m} \right)^2 S_{V_{fb}} \quad (4.42)$$

όπου  $a_{sc}$  ο συντελεστής της σκέδασης Coulomb,  $\mu$  η κινητικότητα των ελεύθερων φορέων στο κανάλι της διάταξης και  $S_{V_{fb}}$  η φασματική πυκνότητα ισχύος της flat-band τάσης.

Η φασματική πυκνότητα ισχύος της flat-band τάσης προκύπτει από την εξίσωση (4.43) σύμφωνα με την αναφορά [14] .

$$S_{V_{fb}} = \frac{q_e^2 k T \lambda N_t}{W L C_{ox}^2 f} \quad (4.43)$$

όπου  $\lambda$  η απόσταση της σήραγγας εξασθένησης (tunnel attenuation distance) και είναι περίπου 0.1 nm για το διοξείδιο του πυριτίου και  $N_t$  ο αριθμός των παγίδων κοντά στην επιφάνια επαφής ανα μονάδα επιφάνειας ( $\text{cm}^{-2}$ ).

Και η φασματική πυκνότητα ισχύος του θορύβου όσον αφορά την τάση στο gate μπορεί να μοντελοποιηθεί όπως παρουσιάζεται στην εξίσωση (4.44)

$$S_{V_g} = \frac{S_I}{g_m^2} \quad (4.44)$$

## ΚΕΦΑΛΑΙΟ 5: Το μοντέλο σε γλώσσα προγραμματισμού Verilog-A

### 5.1 Επιλογή γλώσσας Verilog-A για την κωδικοποίηση του συμπαγούς μοντέλου του νάνο-τρανζίστορ

Η γλώσσα προγραμματισμού Verilog-A [38] έχει καθιερωθεί ως standard γλώσσας κωδικοποίησης compact μοντέλων γεγονός που οφείλεται στο ότι παρέχει πολλά πλεονέκτημα. Τα κυριότερα από αυτά είναι η ευκολία προσαρμογή του κώδικα Verilog-A σε διάφορους προσομοιωτές κυκλωμάτων τύπου SPICE, εφόσον ο τελευταίος υποστηρίζει το Verilog-A. Αυτό ισχύει για την πλειονότητα εμπορικά διαθέσιμων πακέτων προσομοίωσης κυκλωμάτων, όπως το Spectre του οίκου Cadence, κ.α. Αυτό εξασφαλίζει σχετικά εύκολη μεταφορά του κώδικα από έναν προσομοιωτή σε άλλον, η εύκολη κωδικοποίηση σημαντικών μεγεθών των ηλεκτρονικών διατάξεων, που προκύπτουν από παραγωγή, όπως διαγωγιμότητες που προκύπτουν από παραγωγή του ρεύματος στο κανάλι της διάταξης ή διαχωρητικότητες, που προκύπτουν από παραγωγή των συνολικών φορτίων που παρουσιάζονται στους ακροδέκτες αυτή φορτίων ως προς τις τάσεις πόλωσης. Πρόκειται μια χρονοβόρα αναλυτική διαδικασία, η οποία αντικαθίσταται στο κώδικα Verilog-A από απλές δηλώσεις παραγωγής ως προς το χρόνο (κυρίως για την ενσωμάτωση του μοντέλου φορτίων/διαγωγιμοτήτων). Επίσης δεν απαιτείται διαδικασία compiling όταν πραγματοποιούνται αλλαγές στον κώδικα του μοντέλου. Πολλές φορές δεν υπάρχει πρόσβαση στο περιβάλλον εγγενούς ενσωμάτωσης μοντέλων, συνήθως σε γλώσσα προγραμματισμού C που ήταν η standard μέθοδος ενσωμάτωσης μοντέλων σε προσομοιωτές SPICE πριν καθιερωθεί η χρήση της γλώσσας Verilog-A. Ακόμα και αν υφίσταται η τελευταία δυνατότητα προγραμματισμού σε γλώσσα C, οι διεπαφές σε κάθε προσομοιωτή είναι διαφορετικές, αποτρέποντας μια εύκολη προσαρμογή κάποιου μοντέλου σε αυτό. Πολλά μοντέλα έχουν συνταχθεί στην γλώσσα αυτή όπως το πολύ προχωρημένο μοντέλο για τρανζίστορ μονής πύλης, EKV3 [17], [18], [39]. Ως εκ τούτου, η χρήση της Verilog-A επιφέρει πολλά πλεονεκτήματα για την ανάπτυξη καινούριων συμπαγών μοντέλων.

Ταυτόχρονα, όμως η χρήση της γλώσσας αυτής έχει μειονεκτήματα. Αρχικά, η εκτέλεση του κώδικα Verilog-A απαιτεί μεγαλύτερο χρόνο εκτέλεσης συγκριτικά με την εκτέλεση μοντέλου σε γλώσσα C. Εν συνεχεία η γλώσσα αυτή δεν είναι διαθέσιμη σε μια σειρά από μη-εμπορικά πακέτα τύπου SPICE. Ακόμα, υπάρχουν διαφορές στο επίπεδο υποστήριξης του κώδικα Verilog-A αναλόγως με τον προσομοιωτή, λόγω της ίδιας εξέλιξης του standard της γλώσσας Verilog-A και τέλος ο κώδικας Verilog-A ως έχει δίνει όλες τις πληροφορίες για το μοντέλο, καθιστώντας πιο δύσκολη την προστασία πνευματικής ιδιοκτησίας.

Τέλος, είναι πολύ σημαντικό και πρέπει να τονιστεί το ότι αναπτύσσονται τελευταία και καινούριες μεθόδους αυτοματοποίησης της μετατροπής κώδικα Verilog-A σε κώδικα C [40].

Συμπερασματικά, συνεκτιμώντας όλα τα παραπάνω, η κωδικοποίηση σε γλώσσα Verilog-A έχει επιλεγεί για την παρούσα εργασία ενσωμάτωσης του μοντέλου νάνο-τρανζίστορ σε προσομοιωτές SPICE, λόγω των σημαντικών ευκολιών που προσφέρει η μέθοδος.

Στην συνέχεια του κεφαλαίου παρουσιάζεται λεπτομερώς η διαδικασία κωδικοποίησης του μοντέλου DG MOSFET σε γλώσσα προγραμματισμού Verilog-A, και της ενσωμάτωσης του κώδικα στο εργαλείο προσομοίωσης Spectre της εταιρίας Cadence. Να τονιστεί ήδη εδώ ότι το τελευταίο αυτό βήμα κρίνεται απαραίτητο λόγω της σημαντικής βελτίωσης της αποδοτικότητας στην προσομοίωση κυκλωμάτων.

## 5.2 Βασική δομή του κώδικα Verilog-A για νάνο-τρανζίστορ

Στην παρούσα ενότητα περιγράφεται το πλαίσιο της κωδικοποίησης Verilog-A του μοντέλου νάνο-τρανζίστορ.

Ο κώδικας Verilog-A του συμπαγούς μοντέλου πρέπει να προσφέρει τις εξής βασικές λειτουργικότητες:

- Να παράγει τα βασικά μεγέθη όπως ρεύματα στους ακροδέκτες, συνολικά φορτία, τυχόν παρασιτικές χωρητικότητες και αντιστάσεις συναρτήσει των φυσικών παραμέτρων όπως διαστάσεις, θερμοκρασία, πόλωση (δυναμικά στους ακροδέκτες).
- Να προσφέρει στον χρήστη την δυνατότητα προσαρμογής των βασικών παραμέτρων του μοντέλου, όπως τάση κατωφλίου, ευκινησία, ανάστροφο φαινόμενο κοντού καναλιού, πτώση φράγματος λόγω της τάσης στο drain κ.ο.κ.

Η βασική δομή του κώδικα που αναπτύχθηκε για τα νάνο-τρανζίστορ διπλών πυλών (DG MOSFET) παρουσιάζεται επιγραμματικά στον Πίνακα 5.1. Η βασική δομή του κώδικα των υποπρογραμμάτων που αναπτύχθηκε παρουσιάζεται επιγραμματικά στον Πίνακα 5.2. Οι λεπτομέρειες των συνολικών εξισώσεων παρατίθενται παρακάτω. Ο κώδικας ενσωματώνει όλες τις λειτουργικότητες που προαναφέρθηκαν (ρεύματα, συνολικά φορτία/διαγωγιμότητες, χωρητικότητες επικάλυψης και θυσάνωσης, εξωτερικές αντιστάσεις) [5], [41], [42].

**Πίνακας 5.1.** Δομή του κώδικα Verilog-A για DG-MOSFET.

<ul style="list-style-type: none"> <li>• δήλωση υποστηρικτικών αρχείων (include files)</li> <li>• δήλωση module (στοιχείο) του DGFET με τους 3 ακροδέκτες drain, gate, source.</li> <li>• δήλωση των d, g, s ως μεγεθών in-out με χαρακτήρα</li> </ul>	<pre>// VerilogA for MOS_DG  `include "constants.vams"  `include "disciplines.vams"</pre>
--	---

ηλεκτρικών μεγεθών (ρεύμα, τάση)	<pre> `include "dg_include/dg_functions_def.va"  module MOS_DG(d,g,s);  inout d,g,s;  electrical d,g,s,di,gi,si; </pre>
<ul style="list-style-type: none"> <li>• δήλωση παραμέτρων μοντέλου</li> <li>• δήλωση εσωτερικών μεγεθών</li> </ul>	<pre> parameter real W=50e-7; //m parameter real L=90e-7; //m parameter real phi=200e-3; parameter real gamma=500e-3; parameter real ni=1.4e10; //cm^-2 parameter real tsi=10e-7; //m parameter real tox=1e-7; //m  .....  real ids;  real nv, gamma, phi, UT, Cox, Csi, qi, qI, qs, qS, qd, qD;  real Ispec, if_, ir;  real QD, QS , d_gt_s_flag, k1, k2, k3;  ..... </pre>
<ul style="list-style-type: none"> <li>• προσδιορισμός αρχικών μεγεθών μη εξαρτώμενα από πόλωση</li> <li>• υπολογισμός τοπικών πυκνότητα συγκέντρωσης φορτίων q<sub>s</sub>, q<sub>d</sub> σε source και drain (συνάρτηση τύπου LambertW)</li> <li>• υπολογισμός φορτίων q<sub>d</sub>, q<sub>s</sub>, q<sub>g</sub> εξαρτημένα από την τάση στους 3 ακροδέκτες</li> </ul>	<pre> analog begin // solving no      @ (initial_step) begin          .....      end      ..... </pre>

<ul style="list-style-type: none"> <li>• υπολογισμός forward και reverse ρεύματος</li> <li>• υπολογισμός συνολικών φορτίων.</li> </ul>	<pre> `QV(qd,vp+deltapsis - V(d)/UT)  `QV(qs,vp+deltapsis - V(s)/UT)  .....  if_ = (qs*qs)+2*qs;  ir  = (qd*qd)+2*qd;  .....  nq = 1.0 + gamma_eff / (sqrt(psi_p)+ sqrt(MAXA(psi_p - qs - qdp,1.0e-4,1.0e-2)));  qS=(0.1-(2*(pow((qdp+1),2)/(15*(qdp+qs+2)))) - (2*(pow((qdp+1),3)))/(15*pow((qdp+qs+2),2))- 0.4*qs);  qD=(0.1(2*(pow((qs+1),2)/(15*(qdp+qs+2)))) - (2*(pow((qs+1),3)))/(15*pow((qdp+qs+2),2))-0.4*qdp);  qI = qS + qD; </pre>
<ul style="list-style-type: none"> <li>• Κλήση υποπρογραμμάτων για τον υπολογισμό των χωρητικότητων επικάλυψης και θυσάνωσης, των εξωτερικών αντιστάσεων καθώς και του θορύβου (θερμικός και χαμηλής συχνότητας.)</li> </ul>	<pre> #include "DG_overlap.va"  #include "DG_fringing.va"  #include "DG_extrinsic_rc.va"  #include "DG_noise.va" </pre>
<ul style="list-style-type: none"> <li>• υπολογισμός συνολικού ρεύματος καναλιού ids. Ανάθεση (πρόσθεση) στο branch (d,s).</li> <li>• υπολογισμός παραγωγών στο χρόνο (time derivative) των συνολικών φορτίων ddt(QS) και ddt(QD)</li> <li>• ανάθεση των τελευταίων στο branch (g,s) και (g, d) αντίστοιχα.</li> </ul>	<pre> .....  Ispec=4.0*beta*UT*UT*nv*Cox*(Weff/(Leff-delta));  ids  = Ispec * (if_-ir);  I(d,s) &lt;+ ids;  I(d,g) &lt;+(0.5 * ((d_gt_s_flag + 1) * ddt(QD)  + (1 - d_gt_s_flag) * ddt(QS)));  I(s,g) &lt;+ (0.5 * ((d_gt_s_flag + 1) * ddt(QS)  + (1 - </pre>

<ul style="list-style-type: none"> <li>τέλος του module.</li> </ul>	d_gt_s_flag) * ddt(QD)))  end  endmodule
---	--

**Πίνακας 5.2.** Δομή υποπρογραμμάτων του κώδικα Verilog-A για DG-MOSFET.

<b>DG_overlap.va</b>	Υποπρόγραμμα υπολογισμού χωρητικότητας επικάλυψης.
<ul style="list-style-type: none"> <li>Υπολογισμός συνολικών φορτίων QS, QD στην περιοχή επικάλυψης.</li> <li>Υπολογισμός χωρητικότητας επικάλυψης.</li> </ul>	QSOV = - Q0OV * dpsiox_s; QDOV = - Q0OV * dpsiox_d; I(di ,gi ) <+ (0.5 * ((d_gt_s_flag + 1) * ddt(QDOV) + (1 - d_gt_s_flag) * ddt(QSOV)))); I(si ,gi ) <+ (0.5 * ((d_gt_s_flag + 1) * ddt(QSOV) + (1 - d_gt_s_flag) * ddt(QDOV))));
<b>DG_fringing.va</b>	Υποπρόγραμμα υπολογισμού χωρητικότητας θυσάνωσης.
<ul style="list-style-type: none"> <li>Υπολογισμός συνολικών φορτίων QS, QD στην περιοχή θυσάνωσης.</li> <li>Υπολογισμός χωρητικότητας θυσάνωσης.</li> </ul>	QSFR = Weffc * KJF * (1.0 + CJF * UT * vs) * sqrt(UT * `MAXA(tmp,0.0,DFR)); QDFR = Weffc * KJF * (1.0 + CJF * UT * vdp) * sqrt(UT * `MAXA(tmp,0.0,DFR)); I(di ,gi ) <+ 0.5 * ((d_gt_s_flag + 1) * ddt(QDFR) + (1 - d_gt_s_flag) * ddt(QSFR)); I(si ,gi ) <+ 0.5 * ((d_gt_s_flag + 1) * ddt(QSFR) + (1 - d_gt_s_flag) * ddt(QDFR));



<b>DG_extrinsic_rc.va</b>	Υποπρόγραμμα υπολογισμού εξωτερικών αντιστάσεων.
<ul style="list-style-type: none"> <li>Υπολογισμός εξωτερικών αντιστάσεων rs, rd, rg.</li> <li>Υπολογισμός τάσης στους εσωτερικούς κόμβους.</li> </ul>	$rs = RLX / Weff;$ $rd = rs;$ $rg = RGS_{H} * Weff / (3.0 * GC * GC * Leff) * (1.0 + KRGL1 * Leff * Leff);$ $I(s,si) <+ V(s,si)/rs;$ $I(d,di) <+ V(d,di)/rd;$ $I(g,gi) <+ V(g,gi)/rg;$

Ο παραπάνω κώδικας έχει δοκιμαστεί σε περιβάλλον Spectre (Cadence) καθώς και ADS (Agilent). Λειτουργεί ιδιαίτερα καλά και σε περιβάλλον εξαγωγής παραμέτρων ICCAP (Agilent), με στόχο την επαλήθευση ως προς πραγματικά δεδομένα μετρήσεων τρανζίστορ, και ως προς προσομοιώσεις τύπου TCAD (2D-3D).

Επίσης βρίσκεται σε εξέλιξη η κωδικοποίηση του μοντέλου τύπου FinFET, χρησιμοποιώντας την ίδια δομή που παρουσιάστηκε παραπάνω. Και για το μοντέλο αυτό έχει ήδη ξεκινήσει η αντιπαράθεση με προσομοιώσεις TCAD (3D).

Σημαντική κρίνεται η διερεύνηση της απόδοσης των νάνο-τρανζίστορ πολλαπλών πυλών στο επίπεδο RF συχνοτήτων, όπου η επιρροή παρασιτικών στοιχείων (όπως αντιστάσεις gate) είναι καθοριστική. Έχει γίνει διερεύνηση αυτής της συμπεριφοράς σε επίπεδο TCAD, δίνοντας μια εκτεταμένη βάση δεδομένων για την επαλήθευση των συμπαγών μοντέλων που έχουν αναπτυχθεί [43]-[45].

### 5.3 Πλήρης περιγραφή κώδικα νάνο-τρανζίστορ DG MOSFET

Το μοντέλο αυτό αποτελείται από επτά mdm αρχεία. Το ένα είναι το βασικό αρχείο στο οποίο ουσιαστικά είναι συγκεντρωμένος ο πυρήνας του μοντέλου φορτίων για double gate MOSFET, ενώ στα υπόλοιπα περιέχονται περιγραφές για τον υπολογισμό των φορτίων, των παρασιτικών χωρητικοτήτων επικάλυψης και θυσάνωσης, των παρασιτικών αντιστάσεων και του θορύβου.

#### Αρχή του κώδικα και δήλωση της διάταξης

1. ``include "disciplines.vams"`
2. ``include "DG_functions_def.va"`
3. `module MOS_DG(d,g,s);`
4. `inout d,g,s;`
5. `electrical d,g,s,di,gi,si;`

Το αρχείο που καλείται στην γραμμή 1, `disciplines.vams`, είναι το βασικό βοηθητικό αρχείο της γλώσσας προγραμματισμού VerilogA σχετικά με τον ορισμό των τάσεων και των ρευμάτων στους ηλεκτρικούς κόμβους ενός στοιχείου. Το αρχείο που καλείται στην γραμμή 2 είναι το αρχείο που περιέχει περιγραφή για τον υπολογισμό των φορτίων με βάση το δυναμικό που εφαρμόζεται κάθε φορά σε κάθε ακροδέκτη. Εκτενέστερη περιγραφή του αρχείου αυτού θα γίνει στην συνέχεια. Ακολουθεί στην γραμμή 3, η δήλωση του ονόματος του στοιχείου που θα οριστεί (εδώ `MOS_DG`) και σε παρένθεση τα ονόματα των εξωτερικών κόμβων του στοιχείου. Στην γραμμή 4 δηλώνονται όλοι οι ακροδέκτες του στοιχείου που μπορούν να λειτουργήσουν τόσο σαν είσοδοι όσο και σαν έξοδοι, ενώ στην γραμμή 5 δηλώνεται η ηλεκτρική φύση των ακροδεκτών του στοιχείου. Οι ακροδέκτες `d`, `g`, `s` αντιστοιχούν στους εξωτερικούς κόμβους `drain`, `gate`, `source` ενώ οι ακροδέκτες `di`, `gi` και `si` στους εσωτερικούς. Ανάμεσα στους εξωτερικούς και τους εσωτερικούς ακροδέκτες τοποθετούνται οι παρασιτικές αντιστάσεις. Επειδή το μοντέλο αυτό περιγράφει την λειτουργία ενός συμμετρικού DG MOSFET ο ακροδέκτης `g` αναφέρεται και στις δυο πύλες [46], [47].

#### Δήλωση μεταβλητών

6. `real Eox, Esi, Cox, Csi, Vbi, vd, vs, vg, VD, VS, VG ;`
7. `real ids, if_, ir, i, PHIF, GAMMA;`
8. `real Ispec, Qspec, Espec;`
9. `real nv, UT, qi, qI, qs, qS, qd, qD, QD, QI, QS, eq, eq1, ev, ev1;`
10. `real WLeff, Leff, Weff, Leffc, Weffc;`
11. `real beta, beta_nom, beta_denom, KP, KP_all;`
12. `real e_clm, e_clm2, qs_qdp, powqs_qdp2;`
13. `real vdp, vdsat, vdssat, qsat, qs_qsat, dv_clm, vp, qdp;`
14. `real z1, vv, z2, ln_z1_;`
15. `real Leff_LR, DVt_RSCE, GAMMA_RSCE, PHI_RSCE, Vt_h;`

```

16. real sif, sirp;
17. real vfb, psi_po, epsilon, psi_p, psi_po0;
18. real l0, v_o_dibl, dv_dibl, deltapsis, exp_tmp, nul, tmp;
19. real toxqm, Vthqm, mq;
20. real PHIF_DEV, phif, phi, GAMMA_DEV, gamma_dev;
21. real alpha_clm, LC, deltal;
22. real CHSHL, CHSHW , chsh_l, chsh_w;
23. real rs, rd, rg;
24. real dpd, gamma_chsh, gamma_eff, vg_p_chsh ;
25. real gamma_chsh0, gamma_chsh02, psi_p0, vg_p_chsh_pd;
26. real kpl, dits_factor, f_dits, va_dits, vdseff, Qspec, NUV, nq, nq0;
27. real Q0OV, vfb_ov, gamma_ov, vgsov_p;
28. real gamma_acc_sov, v0_sov, a0_sov, v1_sov, dpsigs0, dpsigs,      v2b_sov, v3_sov,
    dpsiox_s;
29. real gamma_dep_sov, a3_sov, a4_sov, v2_sov;
30. real vgdo_v_p, gamma_acc_dov, gamma_dep_do, dpsig,;
31. real QSOV, QDOV;
32. real Weff_WR, DVt_INWE, GAMMA_INWE;
33. real thermocrasia, tnom, dT, rT;
34. real Vt_t, Kp_t, Eta_t, E0_t, E1_t, Ucrit_t, Lambda_t, PHIF_DEV_t, eg_nom,
    eg_thermo, temp_arg_S, temp_arg_D,;
35. real QDFR, QSFR, QG;
36. real NT_var, sddn, alpha, a_m, kddn, sidn, flicker, C_K;

```

Εδώ δηλώνονται οι μεταβλητές που χρησιμοποιούνται στον κώδικα. Η λειτουργία τους θα φανεί παρακάτω.

#### Δήλωση παραμέτρων.

```

37. parameter real W=10e-6 from ( 0.0:inf);
38. parameter real L=10e-6 from ( 0.0:inf);
39. parameter real tsi=10e-7; //cm
40. parameter real tox=1e-7; //cm
41. parameter real Vt=0.50;
42. parameter real tsi=6e-9;
43. parameter real tox=1.1e-9;
44. parameter real Na=1e21;
45. parameter real Nd=1e26;

```

Στην συνέχεια δηλώνονται οι παράμετροι του μοντέλου. Οι παράμετροι αυτοί σχετίζονται με την τεχνολογία και την διαδικασία κατασκευής μιας τεχνολογίας. Η διαδικασία εξαγωγής των τιμών του, για να προσαρμοστεί ένα μοντέλο σε μια τεχνολογία, σχετίζεται με την ελαχιστοποίηση του σφάλματος μεταξύ μετρήσεων σε διατάξεις της τεχνολογίας και της απόκρισης του μοντέλου. Από την άλλη υπάρχουν και οι παράμετροι που σχετίζονται, όχι με την

τεχνολογία αλλά με την συγκεκριμένη διάταξη που χρησιμοποιούμε κάθε φορά. Αυτές ονομάζονται instance παράμετροι ή παράμετροι στοιχείου και δηλώνονται με τον ίδιο τρόπο που δηλώνονται οι παράμετροι του μοντέλου. Στην δήλωση των παραμέτρων πέρα από το όνομά τους δηλώνεται και μια τιμή που θα έχει η παράμετρος (default value) σε περίπτωση που ο χρήστης δεν δώσει άλλη τιμή σε αυτήν καθώς και οι επιτρεπτές τιμές που δύναται να λάβει μια παράμετρος. Σημειώνεται εδώ ότι οι δυο λοξές γραμμές (//) σχολιάζουν ότι ακολουθεί στην ίδια γραμμή και δεν αποτελούν μέρος του κώδικα του μοντέλου.

Οι παράμετροι W και L αντιστοιχούν στις σχεδιαστικές διαστάσεις του πλάτους και του μήκους το καναλιού του τρανζίστορ αντίστοιχα. Για λογούς απλότητας στο μοντέλο αυτό θεωρούμε ότι αυτές ταυτίζονται με τις ενεργές διαστάσεις του καναλιού, υπόθεση που ισχύει για τρανζίστορ με αρκετά μεγάλες διαστάσεις. Οι παράμετροι tox και tsi αντιστοιχούν στο πάχος του οξειδίου και του πυριτίου αντίστοιχα. Οι παράμετροι Na και Nd καθορίζουν το ντόπινγκ ενώ η παράμετρος Vt αντιστοιχεί στην τάση κατωφλίου. Σαν τάση κατωφλίου ορίζεται η τιμή της τάσης που εφαρμόζουμε στην πύλη και για τιμές μεγαλύτερες από αυτή έχουμε την δημιουργία καναλιού. Η E0 είναι μια παράμετρος προσαρμογής πρώτης τάξης που σχετίζεται με το φαινόμενο της σκέδασης επιφάνειας, ενώ η E1 είναι μια παράμετρος προσαρμογής δεύτερης τάξης. Το φαινόμενο αυτό εξαρτάται από το κάθετο πεδίο που εμφανίζεται εσωτερικά του καναλιού.

#### Περιγραφή λειτουργίας του στοιχείου.

```

46.  analog begin
47.    @ (initial_step) begin
48.      Leff      = L + 2 * DL ;
49.      Weff      = W + DW;
50.      Weff      = Weff * NF;
51.      Leffc     = Leff + 2 * DLC;
52.      Weffc     = Weff + 2 * DWC;
53.      Weffc     = Weffc * NF;
54.      UT       = $vt;
55.      Cox       = Eox/tox;
56.      Csi       = Esi/tsi;
57.      Vbi       = UT * ln((Na*Nd)/(ni*ni));
58.      GAMMA     = (sqrt(2*Qe*Esi*Na))/Cox;
59.      PHIF      = UT * ln(Na/ni);
60.      KP        = mu * Cox;
61.      Espec     = Esi / Eox;
62.  end

```

Η περιγραφή της λειτουργίας του μοντέλου ακολουθεί την εντολή analog. Επειδή όμως, όπως είναι λογικό, η πλήρης περιγραφή δεν μπορεί να δοθεί σε μια μονό εντολή τοποθετείται ένα σύνολο εντολών ανάμεσα σε ένα ζεύγος begin και end, ορίζοντας έτσι ένα σύνολο εντολών που εκτελούνται ως μια. Στο σημείο αυτό του κώδικα έχουν ορισθεί και υπολογισθεί κάποια

μεγέθη τα οποία χρησιμοποιούνται αργότερα και επηρεάζουν σημαντικά την λειτουργία του μοντέλου. Στην γραμμές 48-53, υπολογίζονται τα ενεργά μήκη και πλάτη του καναλιού (Leff, Weff, Leffc, Weffc). Στην γραμμή 54, ουσιαστικά θέτω τιμή στην θερμοδυναμική τάση (UT). Ο παράγοντας \$vt της γλώσσας VerilogA αντιστοιχεί στην θερμοδυναμική τάση. Στις δυο επόμενες γραμμές, υπολογίζεται η χωρητικότητα του οξειδίου (Cox) και η χωρητικότητα του πυριτίου (Csi) αντίστοιχα. Στην συνέχεια, στην γραμμή 57, υπολογίζεται η built in τάση και ακολούθως ο συντελεστής φαινομένου σώματος (gamma), το δυναμικό Fermi (phi) και η κινητικότητα των φορέων στο κανάλι KP.

#### Κανονικοποίηση δυναμικών στους ακροδέκτες του τρανζίστορ

- 63.  $vd = VD/UT;$
- 64.  $vs = VS/UT;$
- 65.  $vg = VG/UT;$

Στις γραμμές 63-65 πραγματοποιείτε κανονικοποίηση των δυναμικών που εμφανίζονται στους ακροδέκτες της διάταξης με την θερμική τάση.

#### Υπολογισμός μεγεθών μοντέλου

- 66.  $Vt\_h = Vt\_m + DVt\_RSCE + DVt\_INWE + Vthqm ;$
- 67.  $vfb = (Vt\_h/UT) - phi * (one\_w + dpd * tmp\_vfb2) - gamma\_dev * (1.0 - (chsh\_l + chsh\_l) * sqrt(Vbi/UT) / gamma\_dev) * sqrt(phi);$
- 68.  $vp = vg - vfb - 2 * phif - g * (sqrt(vg - vfb + g * g/4) - g/2);$
- 69.  $nv = chsh\_a3 + (gamma\_dev * chsh\_a1) / (2.0 * sqrt(MAXA(psi\_p, 1.0E-4, 1.0E-2)));$
- 70.  $deltapsis = exp\_tmp * (2.0 + tmp * dv\_dibl / (2 * phi)) * sqrt((nul + vs - dv\_dibl) * (nul + vd - dv\_dibl));$

Στις γραμμές 66-70 υπολογίζονται η τάση κατωφλίου (threshold voltage), η κανονικοποιημένη τάση ισορροπίας (flat-band voltage), το δυναμικό μηδενικού φορτίου (pinch-off voltage), ο συντελεστής διεύθυνσης (slope factor) και η επίδραση του φαινομένου πτώσης φράγματος λόγω της τάσης στο drain (drain induced barrier lowering ή DIBL). Έχοντας τις τιμές όλων των παραπάνω καθίσατε δυνατό να υπολογιστούν τα φορτία. Πρέπει να σημειωθεί στο σημείο αυτό ότι το φαινόμενο πτώσης φράγματος λόγω της τάσης στο drain επηρεάζει τον υπολογισμό των φορτίων μόνο για μικρά κανάλια και εντάσσεται στην κατηγορία των φαινομένων μικρού καναλιού (short channel effects).

#### Υπολογισμός αναστρεφόντων φορτίων.

- 71.  $\text{`QV}(qd, vp + deltapsis - vd)$
- 72.  $\text{`QV}(qs, vp + deltapsis - vs)$

Στις γραμμές 71 και 72, υπολογίζονται τα φορτία στο drain και στο source αντίστοιχα. Ο βασικός κώδικας υπολογισμού των φορτίων δεν βρίσκεται στο βασικό mdm αρχείο όπως αναφέρθηκε ήδη. Σημαντικό ρόλο στον υπολογισμό των φορτίων qd (φορτίο στο drain) και qs (φορτίο στο source) διαδραματίζουν οι ποσότητες  $v_p + \text{deltapsis} - v_d$  και  $v_p + \text{deltapsis} - v_s$  αντίστοιχα.

#### Υπολογισμός συνολικών φορτίων ανά μονάδα επιφάνειας στους ακροδέκτες του τρανζίστορ

73.  $QD = -Q_{\text{spec}} * (0.1 - (2 * (\text{pow}((q_s + 1), 2) / (15 * (q_{dp} + q_s + 2)))) - (2 * (\text{pow}((q_s + 1), 3))) / (15 * \text{pow}((q_{dp} + q_s + 2), 2)) - 0.4 * q_{dp});$
74.  $QS = -Q_{\text{spec}} * (0.1 - (2 * (\text{pow}((q_{dp} + 1), 2) / (15 * (q_{dp} + q_s + 2)))) - (2 * (\text{pow}((q_{dp} + 1), 3))) / (15 * \text{pow}((q_{dp} + q_s + 2), 2)) - 0.4 * q_s);$
75.  $QI = QS + QD;$
76.  $QG = -QI / 2;$

Στο σημείο αυτό του κώδικα, γραμμές 73-76, υπολογίζονται τα φορτία ανά μονάδα επιφάνειας. Τα φορτία αυτά θα χρησιμοποιηθούν για τον υπολογισμό των διαχωριστικότητας ανάμεσα σε source-gate και drain-gate. Η συνεισφορά των διαχωριστικότητας στην AC και RF λειτουργία του τρανζίστορ υλοποιείται υπολογίζοντας την διαφορά του φορτίου ως προς τον χρόνο.

#### Υπολογισμός κανονικοποιημένων φορτίων στους ακροδέκτες του τρανζίστορ

77.  $qI = QI / Q_{\text{spec}};$
78.  $qS = QS / Q_{\text{spec}};$
79.  $qD = QD / Q_{\text{spec}};$

Κανονικοποιώντας τα συνολικά φορτία με την ποσότητα  $Q_{\text{spec}}$  υπολογίζονται τα κανονικοποιημένα φορτία στους ακροδέκτες του τρανζίστορ, γραμμές 77-79.

#### Επίδραση του φαινομένου σκέδασης.

80.  $\text{beta\_nom} = 1.0 + (ev * \text{gamma\_eff} * \text{sqrt}(\phi)) + (ev1 * \text{gamma\_eff2} * \phi);$
81.  $\text{beta\_denom} = 1.0 + (ev * eq) + (ev1 * eq1);$
82.  $\text{beta} = KP\_all * \text{beta\_nom} / (\text{beta\_denom});$

Στο σημείο αυτό του κώδικα, δηλαδή γραμμές 80-82, υπολογίστηκε η κινητικότητα των φορέων με βάση την επιρροή του φαινομένου σκέδασης σε αυτήν.

#### Επίδραση του φαινομένου της ταχύτητας κορεσμού.

83.  $\text{`QV}(q_{dp}, v_p + \text{deltapsis} - v_{dp})$
84.  $\text{irp} = (q_{dp} * q_{dp}) + 2 * q_{dp};$
85.  $\text{beta\_clm\_denom} = \text{sqrt}(1.0 + 2.0 * e\_clm * \text{mdm2\_2} * \text{pow}(q_s, q_{dp}^2) / ((g\_clm + e\_clm * \text{mdm2} * (q_s * q_{dp})) + e\_clm^2 * \text{pow}(q_s, q_{dp}^2)));$

86.  $\beta = \beta / \beta_{clm\_denom};$

Το φαινόμενο εμφανίζεται όταν πλησίον του drain τα φόρτια στο κανάλι αποκτήσουν την μέγιστη δυνατή ταχύτητα κίνησης. Η ταχύτητα των φορέων ρεύματος εξαρτάται ανάλογα από την τάση στα άκρα του καναλιού ( $V_{DS}$ ) και αντιστρόφως ανάλογα σε σχέση με το μήκος του καναλιού. Συνεπώς, η γραμμική σχέση μεταξύ οριζοντίου πεδίου και της ταχύτητας των φορέων ρεύματος διατηρείται μόνο για χαμηλά πεδία, ενώ για μεγαλύτερα η τιμή της ταχύτητας συγκλίνει προς μια μέγιστη τιμή. Αυτή η μέγιστη τιμή της ταχύτητας των φορέων ρεύματος ονομάζεται ταχύτητα κορεσμού.

Το κανάλι μπορεί ουσιαστικά να διαχωριστεί σε δυο μέρη. Το ένα εν γένει μεγαλύτερο προς την μεριά του source, θα είναι το τμήμα του καναλιού όπου ουσιαστικά δεν έχει κορεσθεί και διατηρείται η γραμμική σχέση μεταξύ ταχύτητας φορέων και οριζοντίου πεδίου. Το δεύτερο τμήμα, προς την μεριά του drain θα διαρρέεται από φορείς των οποίων η ταχύτητα έχει πάρει την μέγιστη τιμή και δεν δύνανται να επιταχυνθούν περαιτέρω. Ουσιαστικά, στο πρώτο τμήμα του καναλιού διαμορφώνεται η ταχύτητα των φορέων ρεύματος, ενώ στο δεύτερο απλά διατηρείται αυτή η τιμή της ταχύτητας για τους φορείς του ρεύματος. Άρα, είναι σημαντικό να περιορισθεί η μελέτη μας για τον υπολογισμό του ρεύματος στο κανάλι, στο τμήμα του καναλιού πλησίον του source. Υπολογίζεται το δυναμικό στο σημείο εκείνο του καναλιού ανάμεσα στα δυο τμήματα, και ουσιαστικά μελετάμε το τμήμα του καναλιού όπου η σχέση φορτίων ρεύματος και δυναμικού είναι γραμμική με  $V_D$  την τιμή που υπολογίσαμε. Στην συνέχεια, υπολογίζονται τα φορτία με τον ίδιο τρόπο όπως για τα φορτία στο source και drain, γραμμή 83, το αναστρέφον ρεύμα που εμφανίζεται στο κανάλι εξαιτίας του φαινομένου αυτού, γραμμή 84, καθώς και την επίδραση που ασκείται στην κινητικότητα των φορέων γραμμή 85. Τέλος στην γραμμή 86, υπολογίζεται ο παράγοντας  $\beta$  ο οποίος διαδραματίζει σημαντικό ρόλο στον υπολογισμό του  $I_{spec}$ . Μέσο του παράγοντα  $\beta$  δηλαδή, εισάγεται στην περιγραφή του μοντέλου μας για τον υπολογισμό του ρεύματος την επιρροή που έχει σε αυτό το φαινόμενο σκέδασης και ταχύτητας κορεσμού που παρατηρούνται στο κανάλι.

Επίδραση του φαινομένου της διαμόρφωσης μήκους καναλιού.

87.  $\Delta_{clm} = \Lambda_t * LC * \ln((\alpha_{clm} + u_{clm} + \sqrt{u_{clm} * u_{clm} + 2.0 * \alpha_{clm} * u_{clm} + 1.0}) / (\alpha_{clm} + 1.0));$

Στην γραμμή 87, υπολογίζεται η επίδραση του φαινομένου της διαμόρφωσης μήκους καναλιού, και ο παράγοντας  $\Delta_{clm}$ , ο οποίος εισάγεται στον υπολογισμό του ρεύματος κανονικοποίησης,  $I_{spec}$  και κατά συνέπεια στον υπολογισμό του ρεύματος του καναλιού.

Φαινόμενο συνδιαμόρφωσης φορτίου (charge sharing)

88.  $\gamma_{chsh} = \gamma_{dev} * chsh_{a1}/one_w;$   
89.  $\gamma_{chsh} = \gamma_{dev} * chsh_{a1}/one_w;$   
90.  $\gamma_{chsh0} = \gamma_{dev} * chsh_{a10}/one_w;$

Στις γραμμές 88-90, υπολογίζεται η επίδραση του φαινομένου συνδιαμόρφωσης του φορτίου, το οποίο διαφοροποιεί κάπως τον συντελεστή φαινομένου σώματος ( $\gamma$ ) και

κατεπέκταση πολλά φαινόμενα στο μοντέλο όπως το φαινόμενο σκέδασης καθώς και πολλά κρίσιμα μεγέθη όπως το δυναμικό μηδενικού φορτίου (pinch-off voltage) και ο συντελεστής διεύθυνσης (slope factor).

#### Υπολογισμός του ρεύματος στο κανάλι.

91.  $I_{spec} = 4.0 * \beta * U_T * U_T * n_q * (W_{eff}/(L_{eff} - \delta_{tal}));$
92.  $if\_ = (q_s * q_s) + 2 * q_s$
93.  $ids = I_{spec} * (if\_ - irp);$
94.  $ids = ids;$

Στην γραμμή 91, υπολογίζεται ο παράγοντας κανονικοποίησης του ρεύματος  $I_{spec}$ , ενώ οι γραμμές 92-94, είναι ουσιαστικά η καρδιά του μοντέλου που δημιουργήθηκε. Με τον παραπάνω τύπο υπολογίζεται το ρεύμα στο κανάλι εισάγοντας όλα τα φαινόμενα τα οποία μοντελοποιήθηκαν και ουσιαστικά το διαμόρφωσαν.

#### Ανάθεση ρευμάτων και διαχωριτικοτήτων σε κόμβους.

95.  $I(di, si) <+ ids;$
96.  $I(di, gi) <+ (0.5 * ((d\_gt\_s\_flag + 1) * ddt(QD) + (1 - d\_gt\_s\_flag) * ddt(QS)));$
97.  $I(si, gi) <+ (0.5 * ((d\_gt\_s\_flag + 1) * ddt(QS) + (1 - d\_gt\_s\_flag) * ddt(QD)));$

Με τον τρόπο που δομήθηκε ο παραπάνω κώδικας κατέστη δυνατό:

- α) να ανατεθούν σε κόμβους οι τιμές των ρευμάτων που είναι επιθυμητές
- β) στην συνέχεια, μέσω του προγράμματος IC-CAP, να παραχθούν οι επιθυμητές γραφικές παραστάσεις για τα ρεύματα και τις διαχωριτικότητες.

Με τις παραπάνω γραμμές κώδικα, γραμμές 95-97, κατέστη δυνατή η εξαγωγή των τιμών των διαχωριτικοτήτων. Στο πρόγραμμα IC-CAP ο μόνος τρόπος εξαγωγής αποτελεσμάτων είναι να εκφραστούν οι τιμές αυτές μέσω ρευμάτων.

#### Περιγραφή εξωτερικού δικτύου.

Εκτός από το εσωτερικό τμήμα (intrinsic part) είναι απαραίτητο να μοντελοποιηθεί και το εξωτερικό τμήμα (extrinsic part). Σημαντικό ρόλο στο τμήμα αυτό διαδραματίζουν οι σειριακές αντιστάσεις και οι διαχωριτικότητες επικάλυψης (overlap capacitance) και θυσάνωσης (fringing capacitance).

#### Περιγραφή σειριακών αντιστάσεων

98.  $r_s = RLX / W_{eff};$
99.  $r_d = r_s;$
100.  $r_g = R_{GSH} * W_{eff} / (3.0 * GC * GC * L_{eff}) * (1.0 + KRGL1 * L_{eff} * L_{eff});$



```

101. I(s,si) <+ V(s,si)/rs;
102. I(d,di) <+ V(d,di)/rd;
103. I(g,gi) <+ V(g,gi)/rg;

```

Στις γραμμές 98-100, περιγράφεται το μοντέλο για τον υπολογισμό των σειριακών αντιστάσεων που τοποθετούνται ανάμεσα στους εσωτερικούς και εξωτερικούς κόμβους. Η τοποθέτηση αυτή στο μοντέλο γίνεται με τις γραμμές 101-103.

#### Περιγραφή διαχωριτηκότητων επικάλυψης.

```

104. dpsiox_s = v3_sov - 3.0 * a0_sov + sqrt(tmp * tmp - 6.0 * v2b_sov);
105. dpsiox_d = v3_dov - 3.0 * a0_dov + sqrt(tmp * tmp - 6.0 * v2b_dov);
106. QSOV = - Q0OV * dpsiox_s;
107. QDOV = - Q0OV * dpsiox_d;
108. I(di ,gi ) <+ (0.5 * ((d_gt_s_flag + 1) * ddt(QDOV) + (1 - d_gt_s_flag) * ddt(QSOV)));
109. I(si ,gi ) <+ (0.5 * ((d_gt_s_flag + 1) * ddt(QSOV) + (1 - d_gt_s_flag) * ddt(QDOV)));

```

Στις γραμμές 104-107, γίνεται ο υπολογισμός των φορτίων που αναπτύσσονται στην περιοχή επικάλυψης ανάμεσα στα source ή drain με το gate και κατόπιν πραγματοποιείται ο υπολογισμός των παραγώγων και η εισαγωγή των διαχωριτηκότητων στο μοντέλο στις γραμμές 108-109.

#### Περιγραφή διαχωριτηκότητων θυσάνωσης.

```

110. QSFR = Weffc * KJF * (1.0 + CJF * UT * vs) * sqrt(UT *
`MAXA(tmp,0.0,DFR));
111. QDFR = Weffc * KJF * (1.0 + CJF * UT * vdp) * sqrt(UT *
`MAXA(tmp,0.0,DFR));
112. I(di ,gi ) <+ 0.5 * ((d_gt_s_flag + 1) * ddt(QDFR) + (1 - d_gt_s_flag) * ddt(QSFR));
113. I(si ,gi ) <+ 0.5 * ((d_gt_s_flag + 1) * ddt(QSFR) + (1 - d_gt_s_flag) * ddt(QDFR));

```

Ομοίως με τον υπολογισμό των διαχωριτηκότητων επικάλυψης, έτσι και εδώ γίνεται υπολογισμός των φορτίων θυσάνωσης, στις γραμμές 110-111. Ακολούθως γίνεται εισαγωγή τους στο μοντέλο, στις γραμμές 112-113.

## **5.4 Παράμετροι μοντέλου**

Το εργαλείο προσομοίωσης που χρησιμοποιήθηκε για την εξαγωγή παραμέτρων είναι το ICCAP. Το εργαλείο αυτό παρέχει στον χρήστη την δυνατότητα να έχει άμεση πρόσβαση στις παραμέτρους του μοντέλου και να διαφοροποιεί την τιμή τους έτσι ώστε η προσομοίωση να του παρέχει τα επιθυμητά αποτελέσματα. Στον Πίνακα 5.3 παρουσιάζονται οι παράμετροι του

μοντέλου, προκαθορισμένες για αυτές τιμές, οι μονάδες τους καθώς και μια σύντομη περιγραφή αυτών.

**Πίνακας 5.3.** Λίστα παραμέτρων μοντέλου DG MOSFET

Parameters	Value	Units	Parameters Description
L	L	m	Gate Length
W	W	m	Total Gate Width
Tsi	$6.0 \times 10^{-9}$	m	Silicon Thickness
Tox	$1.1 \times 10^{-9}$	m	Oxide Thickness
Na	1.0e21	$m^{-3}$	Doping of the Body
Nd	1.0e26	$m^{-3}$	Doping of Source/Drain
VT	0.317	V	Threshold Voltage
LR	5.820	nm	Length scaling coefficient for RSCE
QLR	$1.22 \times 10^{-3}$	$Vm^2/F$	Threshold Voltage coefficient of RSCE
NLR	15.0	$m^2/F$	Body Effect coefficient of RSCE
FLR	0.0	-	Fermi Potential coefficient of RSCE
WR	0.0	m	Width scaling coefficient for INWE
QWR	0.0	$Vm^2/F$	Threshold voltage coefficient of INWE
NWR	0.0	$m^2/F$	Body effect coefficient of INWE
ETAD	$155.2 \times 10^{-3}$	-	Drain Induced Barrier Lowering (DIBL) coefficient
MU	$103 \times 10^{-3}$	$m^2/Vs$	Electron Mobility
ETA	$750.3 \times 10^{-3}$	-	Weight of inversion charge into calculation of vertical field
E0	$220.8 \times 10^6$	V/m	First Order Coefficient for Mobility Reduction due to Vertical Field
E1	$190.1 \times 10^6$	$V^2/m^2$	Second Order Coefficient for Mobility Reduction due to Vertical Field
ACLM	$50.0 \times 10^{-3}$	-	Channel Length Modulation Factor
DELTA	1.0	-	Order of VSAT model

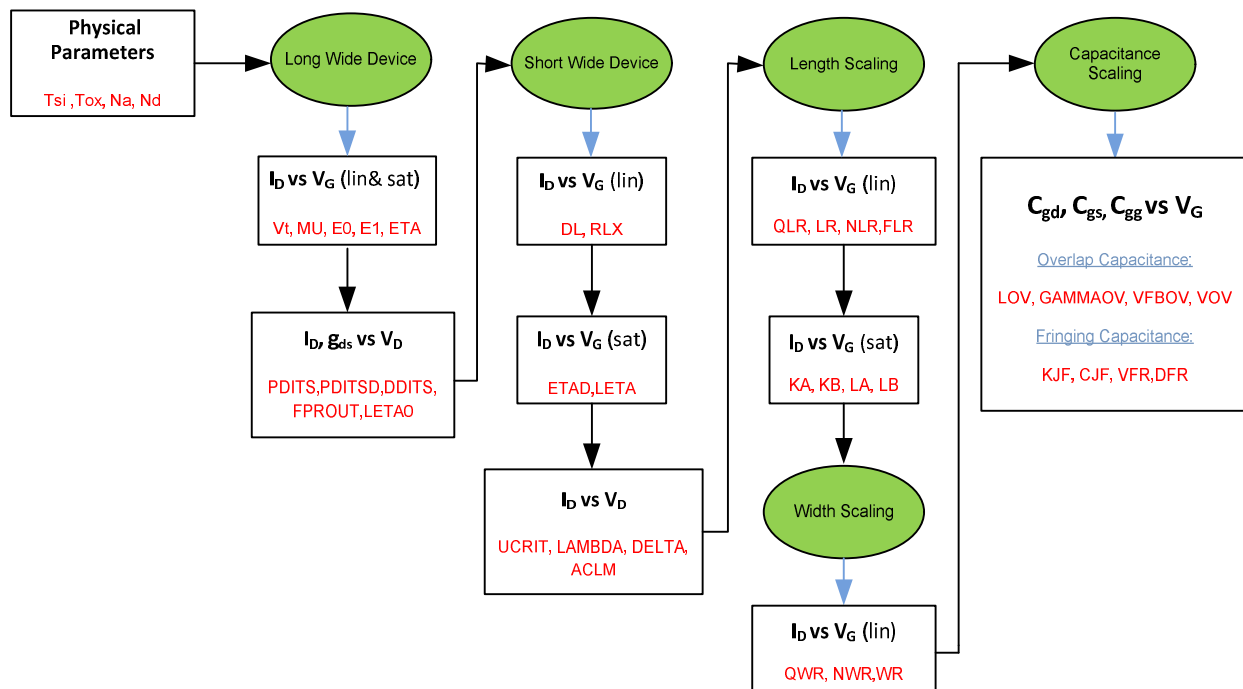
UCRIT	$4.0 \times 10^6$	V/m	Critical longitudinal field of Carriers for VSAT
G_CLM	0.1	-	Order for CLM model
LAMBDA	0.22	-	Length modulation coefficient
LETA0	0.0	1/m	Length independent CHSH Coefficient
LETA	0.05	-	CHSH Coefficient
LETA2	0.0	m	Second order length scaling CHSH coefficient
WETA	0.0	-	Narrow Channel CHSH Coefficient
NCS	1.0	-	Slope Factor Dependence on CHSH
RLX	$19.0 \times 10^{-6}$	$\Omega/\text{m}$	Series Resistance
GC	2.0	-	Gate contacts ( single sided = 1, double sided = 2 )
RGSH	3.0	$\Omega/\text{square}$	Gate square resistance
KRGL1	0.0	$1/\text{m}^2$	Length scaling of Gate resistance
CGS0	0.0	F/m	Gate to source outer fringing capacitance
CGD0	0.0	F/m	Gate to drain outer fringing capacitance
DL	$8.0 \times 10^{-9}$	m	Difference between effective and drawn gate length
DLC	$-10.0 \times 10^{-9}$	m	Fine tuning difference of effective gate length between current and capacitance behavior
DW	$2.0 \times 10^{-9}$	m	Difference between effective and drawn gate width
DWC	$-1.0 \times 10^{-9}$	m	Fine tuning difference of effective gate width between current and capacitance behavior
KA	0.2	-	Factor for KP length scaling for LA
KB	0.2	-	Factor for KP length scaling for LB
LA	$65.0 \times 10^{-9}$	m	First critical length for KP length scaling
LB	$65.0 \times 10^{-9}$	m	Second critical length for KP length scaling
FPROUT	0.0	$1/\sqrt{m}$	Output resistance factor for Drain Induced

			Threshold Shift (DITS) effect
PDITS	$1.0 \times 10^{-6}$	-	DITS parameter
PDITSL	0.0	1/m	Length scaling factor for DITS effect
PDITSD	1.0	1/V	DITS dependence on drain bias
DDITS	0.3	-	Smoothing dependence on drain bias
N0	1.0	-	Long Channel Slope Factor Fine Tuning
AVTO	0.0	-	Matching Parameter for threshold voltage
AGAMMA	0.0	-	Matching Parameter for Body Effect Coefficient
AKP	0.0	-	Matching Parameter for Mobility
LOV	$20.0 \times 10^{-9}$	m	Length of overlap area
GAMMAOV	1.6	$\sqrt{V}$	Body effect coefficient of the overlap area
VFBOV	0.0	V	Flat-band voltage of the overlap area
VOV	1.0	-	Bias coefficient for overlap area
TNOM	27.0	°C	Nominal temperature
TCV	$600 \times 10^{-6}$	V/°C	Linear temperature dependence of VT
BEX	-1.5	-	Exponential temperature dependence of KP
TETA	$-0.9 \times 10^{-3}$	1/°C	Exponential temperature dependence of ETA
TE0EX	0.5	-	Exponential temperature dependence of E0
TE1EX	0.5	-	Exponential temperature dependence of E1
UCEX	1.5	-	Exponential temperature dependence of UCRIT
TLAMBDA	0.0	-	Linear temperature dependence of LAMBDA
TR	0.0	$\Omega/^{\circ}\text{C}$	First order temperature coefficient of resistors
TR2	0.0	$\Omega/^{\circ}\text{C}^2$	Second order temperature coefficient of resistors
KJF	0.0	C/m	Fringing capacitance factor
CJF	0.0	1/V	Fringing capacitance bias factor

VFR	0.0	V	Built-in correction for fringing capacitance
DFR	$1.0 \times 10^{-3}$	-	Smooth factor of fringing capacitance model

## 5.5 Εξαγωγή παραμέτρων μοντέλου

Στην ενότητα αυτή παρουσιάζεται η διαδικασία εξαγωγής των παραμέτρων που αφορούν στη CV και DC λειτουργία των τρανζίστορ. Η διαδικασία παρουσιάζεται υπό μορφή βημάτων (Σχήμα 1) με σκοπό την όσο το δυνατό απλοποίηση της, χωρίς να αποφεύγονται κάποιες επαναλήψεις και βελτιώσεις στις τιμές παραμέτρων που έχουν ήδη εξαχθεί. Αρχικά πρέπει να αναφέρουμε ότι οι παράμετροι  $t_{ox}$  (πάχος του οξειδίου),  $t_{si}$  (πάχος του πυριτίου),  $N_a$  (νόθευση καναλιού) και  $N_d$  (νόθευση source, drain επαφής) είναι φυσικές παράμετροι της εκάστοτε τεχνολογίας.



**Σχήμα 5.1:** Διάγραμμα ροής των βημάτων που πρέπει να ακολουθηθούν κατά τη διαδικασία εξαγωγής των παραμέτρων σε CV και DC λειτουργία.

### 5.5.1 Εξαγωγή παραμέτρων για DC λειτουργία.

Η διαδικασία εξαγωγής των παραμέτρων ξεκινάει από μία διάταξη μεγάλων διαστάσεων που παρουσιάζει πιο απλή συμπεριφορά καθώς δεν επηρεάζεται από φαινόμενα που εμφανίζονται σε διατάξεις μικρών διαστάσεων.

#### 5.5.1.1 Διάταξη με μεγάλο μήκος και πλάτος καναλιού

##### 5.5.1.1.1 Ανάλυση $I_D$ v. $V_G$

Το επόμενο βήμα στην εξαγωγή παραμέτρων είναι η μελέτη της εξάρτησης του ρεύματος και κατ' επέκταση και της διαγωγιμότητας ως προς την τάση στην πύλη. Αρχικά, εξάγετε η παράμετρος  $V_t$  (τάση κατωφλίου) μέσω της ανάλυσης  $I_D$  vs  $V_G$  σε λογαριθμική κλίμακα, όταν το τρανζίστορ είναι σε γραμμική λειτουργία και πιο συγκεκριμένα στην περιοχή της ασθενούς αναστροφής.

Στη συνέχεια εξετάζονται οι παράμετροι που σχετίζονται με την κινητικότητα των φορέων στο κανάλι ( $\mu$ ) και με το φαινόμενο της εξάρτησης της κινητικότητας από το κάθετο ηλεκτρικό πεδίο ( $E_0$ ,  $E_1$ ,  $E_{TA}$ ). Οι παραπάνω παράμετροι εξάγονται από τη γραμμική κλίμακα των αναλύσεων  $I_D$  vs  $V_G$  και  $g_m$  vs  $V_G$ , σε γραμμική λειτουργία και σε κορεσμό, στην περιοχή της ισχυρής αναστροφής.

##### 5.5.1.1.2 Ανάλυση $I_D$ vs $V_D$

Από την ανάλυση της εξάρτησης του ρεύματος ως προς την τάση εξόδου στην υποδοχή και συγκεκριμένα από την αγωγιμότητα εξόδου  $g_{ds}$  εξάγονται οι παράμετροι που σχετίζονται με το φαινόμενο DITS (PDITS, PDITS<sub>D</sub>, DDITS, FPROUT) και το φαινόμενο charge sharing (LETA<sub>0</sub>) που παρόλο που εμφανίζεται συνήθως σε τρανζίστορ μικρού μήκους λόγω των pocket implants είναι έντονο και σε τρανζίστορ μεγάλου μήκους. Καθώς όλες οι παραπάνω παράμετροι επηρεάζουν κυρίως την περιοχή του κορεσμού, εξάγονται σε αυτή την περιοχή από την ανάλυση  $g_{ds}$  vs  $V_D$  σε λογαριθμική κλίμακα, ενώ εν συνεχεία γίνεται και επαλήθευση των τιμών αυτών μέσω της ανάλυσης  $I_D$  vs  $V_D$  σε γραμμική κλίμακα.

#### 5.5.1.2 Διάταξη με μικρό μήκος και μεγάλο πλάτος καναλιού

Αφού έχουν εξαχθεί οι παράμετροι που αφορούν διατάξεις μεγάλου μήκους και πλάτους, ακολουθεί η εξαγωγή παραμέτρων που αφορούν φαινόμενα μικρού μήκους και άρα μελετάται μία διάταξη μικρού μήκους και μεγάλου πλάτους.

#### 5.5.1.2.1 Ανάλυση $I_D$ vs $V_G$

Στη γραμμική λειτουργία και σε ισχυρή αναστροφή, από τη μελέτη της εξάρτησης του ρεύματος και της διαγωγιμότητας από την τάση στην πύλη, αναλύσεις  $I_D$  vs  $V_G$  και  $g_m$  vs  $V_G$ , γίνεται επιβεβαίωση και επιπλέον ρύθμιση της παραμέτρου DL. Εν συνεχεία, και για τις ίδιες συνθήκες, εξάγεται η παράμετρος που σχετίζεται με τις σειριακές αντιστάσεις στην πηγή και την υποδοχή (RLX). Στην περιοχή του κορεσμού, εμφανίζονται φαινόμενα τα οποία επικρατούν ταυτόχρονα. Έτσι λοιπόν είναι δύσκολο να οριστούν ειδικές συνθήκες όπου επικρατεί ένα από αυτά. Από τις αναλύσεις  $I_D$  vs  $V_G$  και  $g_m$  vs  $V_G$  εξάγονται οι παράμετροι που σχετίζονται με τα φαινόμενα DIBL(ETAD) και charge sharing (LETA). Συγκεκριμένα η παράμετρος ETAD εξάγεται συγκρίνοντας την περιοχή της μέτριας αναστροφής στη γραμμική μέτριας αναστροφής στη γραμμική λειτουργία και στον κορεσμό ενώ η παράμετρος LETA επηρεάζει την τάση κατωφλίου.

#### 5.5.1.2.2 Ανάλυση $I_D$ vs $V_D$

Στην ανάλυση  $I_D$  vs  $V_D$  και για την περιοχή λειτουργίας του κορεσμού επικρατούν τα φαινόμενα του κορεσμού της ταχύτητας και CLM (channel length modulation). Έτσι λοιπόν εξάγονται οι παράμετροι UCRIT και DELTA που σχετίζονται με το πρώτο φαινόμενο και η παράμετρος LAMBDA που σχετίζεται με το δεύτερο. Επιπλέον, η αγωγιμότητα εξόδου  $g_{ds}$  επηρεάζεται, ειδικά στην περιοχή της ασθενούς αναστροφής, και από τα φαινόμενα DIBL και charge sharing τα οποία έχουν ήδη μελετηθεί.

### **5.5.1.3 Διατάξεις με διάφορα μήκη και μεγάλο πλάτος καναλιού**

Οι ιδιότητες μιας τεχνολογίας, έχει παρατηρηθεί, ότι επηρεάζονται από τη γεωμετρία των διατάξεων. Έτσι, αφού οι παράμετροι του μοντέλου αφορούν όλες τις διατάξεις μιας τεχνολογίας, είναι απαραίτητο να χρησιμοποιηθούν διατάξεις με διαφορετικές γεωμετρίες για την εξαγωγή κάποιων παραμέτρων.

Αυτή η επιρροή των ιδιοτήτων από τη γεωμετρία της διάταξης είναι αντιστρόφως ανάλογη των διαστάσεων της πύλης, καθώς δεν επηρεάζει τη συμπεριφορά των τρανζίστορ μεγάλων διαστάσεων ενώ επηρεάζει τα τρανζίστορ μικρού μήκους, μικρού πλάτους και μικρού μήκους και πλάτους.

Οπότε, όταν οι παράμετροι που σχετίζονται με τα τρανζίστορ μεγάλου μήκους-μεγάλου πλάτους και μικρού μήκους-μεγάλου πλάτους έχουν εξαχθεί, εξετάζονται διατάξεις με μήκη ενδιάμεσα από τις δύο ακραίες τιμές. Το επόμενο βήμα λοιπόν είναι η μελέτη διατάξεων με διάφορα μήκη αλλά μεγάλο πλάτος καναλιού.

#### 5.5.1.3.1 Ανάλυση $I_D$ vs $V_G$

Στο σημείο αυτό γίνεται η πλήρης εξαγωγή των παραμέτρων που αφορούν το RSCE (reverse short channel effect). Έτσι λοιπόν, από τη μελέτη στη γραμμική λειτουργία της εξάρτησης της τάσης κατωφλίου  $V_t$  και του ρεύματος ως προς την τάση στην πύλη σε μέτρια αναστροφή εξάγονται οι παράμετροι LR, QLR, NLR και FLR. Οι παράμετροι εξάγονται για διάφορα μήκη καναλιού αλλά και διάφορες τιμές της τάσης VS.

Στην περιοχή της γραμμικής λειτουργίας αλλά και του κορεσμού και σε ισχυρή αναστροφή, από την ανάλυση ID vs VG και για διάφορα μήκη καναλιού και διάφορες τιμές της τάσης VS, εξάγονται οι παράμετροι που σχετίζονται με το φαινόμενο της εξάρτησης της κινητικότητας από το μήκος L (KA, KB, LA, LB).

#### **5.5.1.4 Διάταξη με μεγάλο μήκος και μικρό πλάτος καναλιού**

Μετά την μελέτη διατάξεων με διάφορα μήκη και μεγάλο πλάτος καναλιού ακολουθεί η μελέτη τρανζίστορ με μεγάλο μήκος και μικρό πλάτος καναλιού, στο οποίο εμφανίζονται φαινόμενα στενού καναλιού.

##### 5.5.1.4.1 Ανάλυση $I_D$ vs $V_G$

Αρχικά, όπως και με τις παραμέτρους που αφορούν το φαινόμενο RSCE, γίνεται εξαγωγή των παραμέτρων που σχετίζονται με το INWE. Έτσι πρώτα επιλέγεται μία τυχαία τιμή για την παράμετρο WR και στη συνέχεια εξάγονται οι τιμές των παραμέτρων QWR, NWR. Στο βήμα της μελέτης διατάξεων με μεγάλο μήκος και διάφορα πλάτη καναλιού θα γίνει η πλήρης εξαγωγή των παραμέτρων του φαινομένου INWE.

Από τη διάταξη με το μικρότερο πλάτος καναλιού εξάγεται η παράμετρος που καθορίζει το ενεργό πλάτος (DW), και η παράμετρος που αφορά στην εξάρτηση του φαινομένου charge sharing από το πλάτος (WETA). Η παράμετρος WETA εξάγεται στην περιοχή του κορεσμού επίσης σε ισχυρή αναστροφή.

#### **5.5.2 Εξαγωγή παραμέτρων για CV λειτουργία**

Αρχικά, εξάγουμε τις παραμέτρους LOV, GAMMAOV, VFBOV, VOV από τις γραφικές  $C_{SG}$ ,  $C_{DG}$ ,  $C_{GS}$  vs  $V_G$  που καθορίζουν την χωρητικότητα επικάλυψης (overlap capacitance) και ακολούθως τις παραμέτρους KJF, CJF, VFR, DFR από τις ίδιες γραφικές που καθορίζουν την χωρητικότητα θυσάνωσης (fringing capacitance).

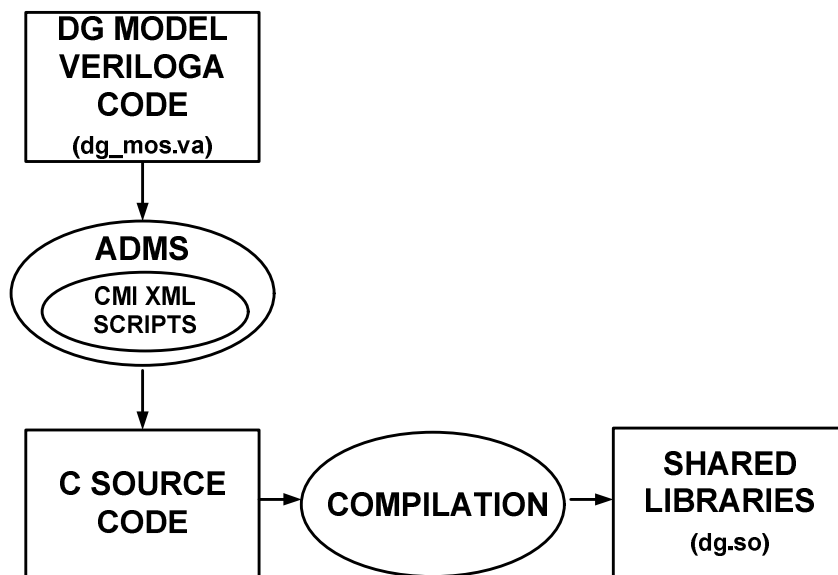


## 5.6 Διαδικασία ενσωμάτωσης στο εργαλείο προσομοίωσης Spectre

Η διαδικασία παραγωγής κώδικα ο οποίος να είναι συμβατός του application programming interface (API) ενός προσομοιωτή είναι ιδιαιτέρως χρονοβόρα και χρειάζεται βαθειά γνώση της λειτουργίας του η οποία τις περισσότερες φορές δεν παρέχεται από τους δημιουργούς του. Το Automatic Device Model Synthesizer (ADMS) χρησιμοποιείται για την υπέρβαση των συγκεκριμένων εμποδίων.

Το ADMS παρέχει την δυνατότητα μεταφοράς ενός μοντέλου γραμμένου σε high level γλώσσα όπως η Verilog-A, σε μορφή τέτοια ώστε να είναι συμβατή με το API του προσομοιωτή και κατα συνέπεια την δυνατότητα ενσωμάτωσης του σε αυτόν.

Η παραπάνω διαδικασία πραγματοποιείται σε 2 βασικά βήματα όπως αυτά παρουσιάζονται στο Σχήμα 5.15. Αρχικά πραγματοποιήθηκε κλήση του admsxml και παράγεται ο C κώδικας. Στο δεύτερο βήμα πραγματοποιήθηκε η μεταγλώττιση του κώδικα και η παραγωγή βιβλιοθηκών και των απαραίτητων αρχείων που χρησιμοποιήθηκαν από τον προσομοιωτή. Η διαδικασία φαίνεται στο παρακάτω σχήμα.



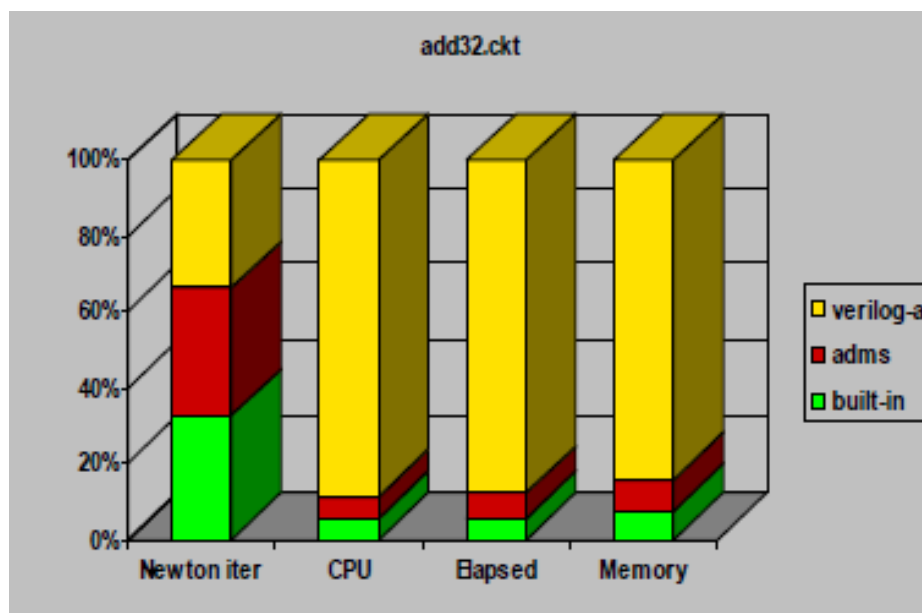
**Σχήμα 5.15:** Βασικά βήματα ενσωμάτωσης μοντέλου σε προσομοιωτή Spectre.

Για να παράγχει από το ADMS ο απαραίτητος C κώδικας χρησιμοποιήθηκαν κάποια XML αρχεία. Τα αρχεία αυτά περιγράφουν την δομή των εξαγόμενων C αρχείων και είναι υπεύθυνα

για την μετάφραση των Verilog-A συναρτήσεων/εκφράσεων σε κώδικα C, ο οποίος να είναι συμβατός με αυτόν του προσομοιωτή. Στην περίπτωση του προσομοιωτή της Cadence, Spectre, χρησιμοποιήθηκαν τα Compiled Model Interface (CMI) XML αρχεία.

Για να έχει πρόσβαση στις παραγόμενες βιβλιοθήκες ο προσομοιωτής Spectre, χρησιμοποιήθηκε η system variable CMI\_CONFIG. Η CMI\_CONFIG περιέχει το όνομα του αρχείου που δίνει την εντολή στον προσομοιωτή για την φόρτωση της βιβλιοθήκης (cmiConfig.dg).

Το βασικό πλεονέκτημα της διαδικασίας αυτής είναι το γεγονός ότι ο χρόνος εκτέλεσης των προσομοιώσεων χρησιμοποιώντας τις παραγόμενες βιβλιοθήκες είναι αρκετά μικρότερος τον αντίστοιχο χρόνο χρησιμοποιώντας απ' ευθείας τον Verilog-A κώδικα. Σχήμα 5.16 [48], [49].



**Σχήμα 5.16:** Διάγραμμα απόδοσης Verilog-A κώδικα παραγόμενο από το ADMS βιβλιοθηκών και ενσωματωμένου μοντέλου στον προσομοιωτή SPICE.

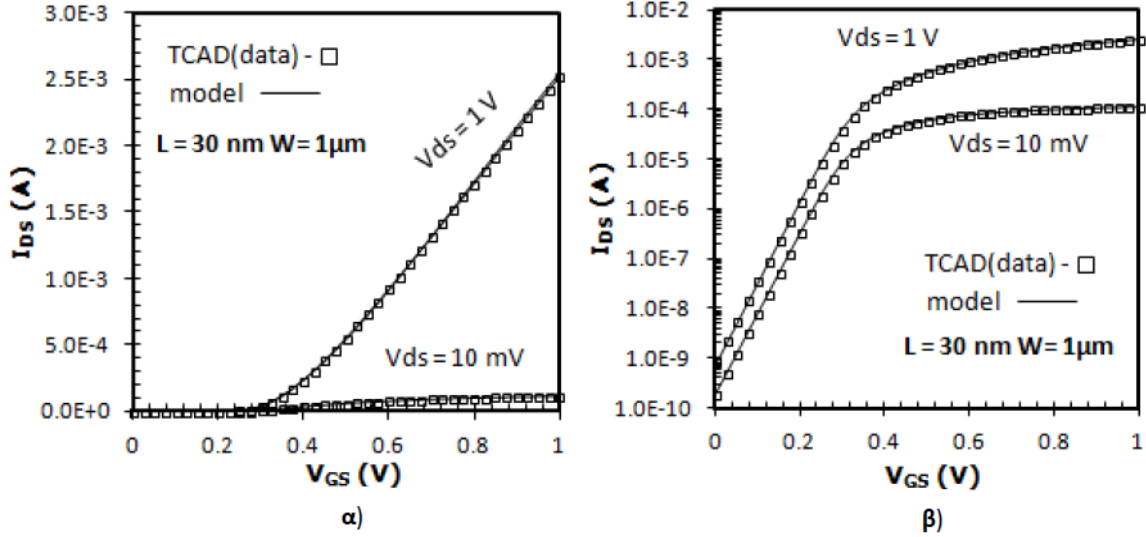
## 5.7 Επιβεβαίωση μοντέλου ως προς δεδομένα TCAD

Παρακάτω παρατίθενται γραφικές παραστάσεις δεδομένων που προήλθαν από TCAD προσομοιώσεις και μοντέλου που επιβεβαιώνουν την ορθή λειτουργία του μοντέλου (Σχήματα 5.2-5.13). Οι προσομοιώσεις πραγματοποιήθηκαν από τον Διδάκτορα κ. Rupendra Sharma. Στα παρακάτω γραφήματα παρουσιάζεται η απόκριση του μοντέλου για διάφορες γεωμετρίες, δηλαδή για διάφορα μήκη καναλιού, ( $L=30\text{nm}$ ,  $100\text{nm}$ ,  $1\mu\text{m}$ ) και σταθερό πλάτος καναλιού ( $W=1\mu\text{m}$ ). Είναι σημαντικό για την διαδικασία της μοντελοποίησης να υπάρχει πληθώρα γεωμετριών και αυτό γιατί σε κάποιες γεωμετρίες κάποια φαινόμενα είναι πολύ πιο έντονα από ότι σε κάποιες άλλες. Όπως για παράδειγμα τα φαινόμενα κοντού καναλιού που διαδραματίζουν πολύ σημαντικότερο ρόλο στις γεωμετρίες κοντού καναλιού ( $L=30\text{nm}$ ,  $W=1\mu\text{m}$ ) και το φαινόμενο της επίδρασης του κάθετου πεδίου που επηρεάζει περισσότερο τις διατάξεις με μεγάλη γεωμετρία ( $L=1\mu\text{m}$ ,  $W=1\mu\text{m}$ ). Επίσης θα πρέπει να παρέχονται δεδομένα για διάφορες τιμές πόλωσης στα άκρα της διάταξης, κάτι που καθορίζει την περιοχή λειτουργίας της διάταξης, για δυναμικό στο drain της διάταξης  $10\text{mV}$  ( $V_{DS}=10\text{mV}$ ) βρισκόμαστε στην γραμμική περιοχή και για δυναμικό στο drain της διάταξης  $1\text{V}$  ( $V_{DS}=1\text{V}$ ) στην περιοχή κορεσμού καθώς επίσης και για διαφορετικές περιοχές αναστροφής (ασθενής αναστροφή, μέτρια αναστροφή, ισχυρή αναστροφή), κάτι που καθορίζεται από το εφαρμοζόμενο δυναμικό στο gate. Είναι σημαντικό και πρέπει σε αυτό το σημείο να τονιστεί ότι όλα τα γραφήματα αυτά πρόεκυψαν εξάγοντας ένα σετ παραμέτρων. Τα TCAD δεδομένα στα παρακάτω γραφήματα φαίνονται με ρόμβους και η απόκριση του μοντέλου με συνεχείς γραμμή.

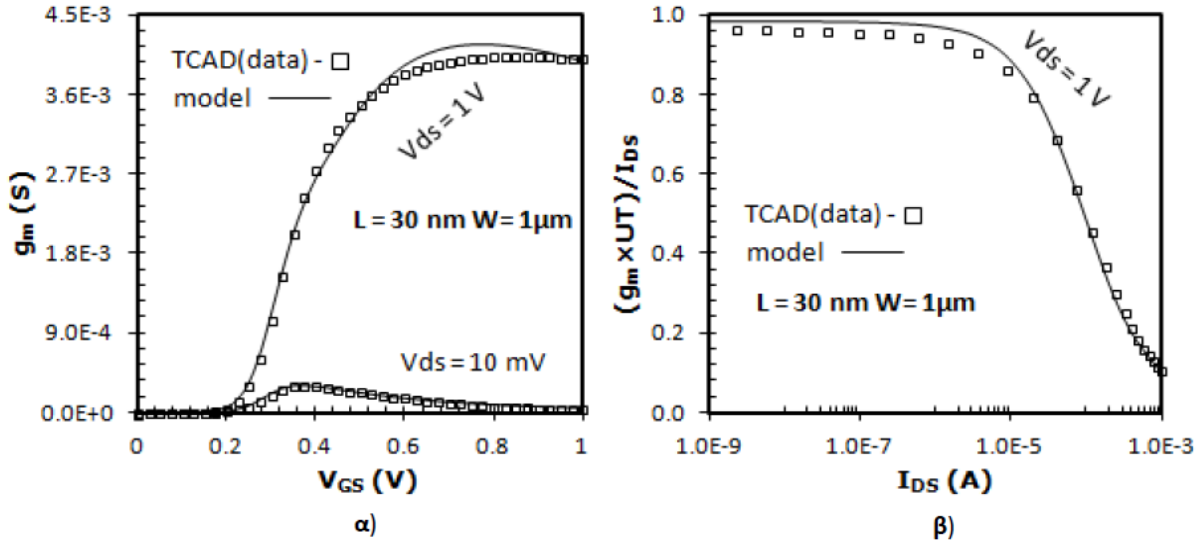
Στα σχήματα 5.2-5.7 παρατίθενται δεδομένα για το ρεύμα υποδοχής ως προς το δυναμικό στο gate, την διαγωγιμότητα ως προς το δυναμικό στο gate και τον λόγο κανονικοποιημένης διαγωγιμότητας-ρευματος ως προς το ρεύμα στο κανάλι και η απόκριση του μοντέλου για μικρό ( $L=30\text{nm}$ ) (σχήματα 5.2, 5.3), για μεσαίο ( $L=100\text{nm}$ ) (σχήματα 5.4, 5.5) και για μεγάλο μήκος καναλιού ( $L=1\mu\text{m}$ ) (σχήματα 5.6, 5.7), τόσο στην γραμμική περιοχή ( $V_{DS}=10\text{mV}$ ) όσο και στην περιοχή κορεσμού ( $V_{DS}=1\text{V}$ ) και σε ασθενή (στα σημεία που το δυναμικό στο gate είναι μικρότερο από την τάση κατωφλίου), μέτρια (στα σημεία που το δυναμικό στο gate είναι περίπου ίσο με την τάση κατωφλίου) και σε ισχυρή αναστροφή (στα σημεία που το δυναμικό στο gate είναι μεγαλύτερο από την τάση κατωφλίου).

Στο σχήμα 5.8 παρατίθενται δεδομένα για το ρεύμα υποδοχής ως προς την τάση υποδοχής ( $V_{DS}$ ) για διάφορα μήκη καναλιού ( $L=30\text{nm}$ ,  $100\text{nm}$ ,  $1\mu\text{m}$ ) και πλάτος  $W=1\mu\text{m}$ , για διαφορετικές τιμές τάσης στην πύλη ( $V_{GS}=0.2\text{V}$ ,  $0.6\text{V}$ ,  $0.8\text{V}$ ,  $1\text{V}$ ) και η απόκριση του μοντέλου και στο σχήμα 5.9 παρατίθενται δεδομένα για την διαγωγιμότητα υποδοχής ( $g_{DS}$ ) ως προς την τάση υποδοχής ( $V_{DS}$ ) για διάφορα μήκη καναλιού ( $L=30\text{nm}$ ,  $100\text{nm}$ ,  $1\mu\text{m}$ ) και πλάτος  $W=1\mu\text{m}$ , για διαφορετικές τιμές τάσης στην πύλη ( $V_{GS}=0.2\text{V}$ ,  $0.6\text{V}$ ,  $0.8\text{V}$ ,  $1\text{V}$ ) και η απόκριση του μοντέλου. Τέλος, στα σχήματα 5.10-5.12 φαίνονται κάποιες από τις διαχωρητικότητες της διάταξης ως προς την τάση πύλης ( $V_{GS}$ ) για διάφορα μήκη καναλιού τόσο στην γραμμική όσο

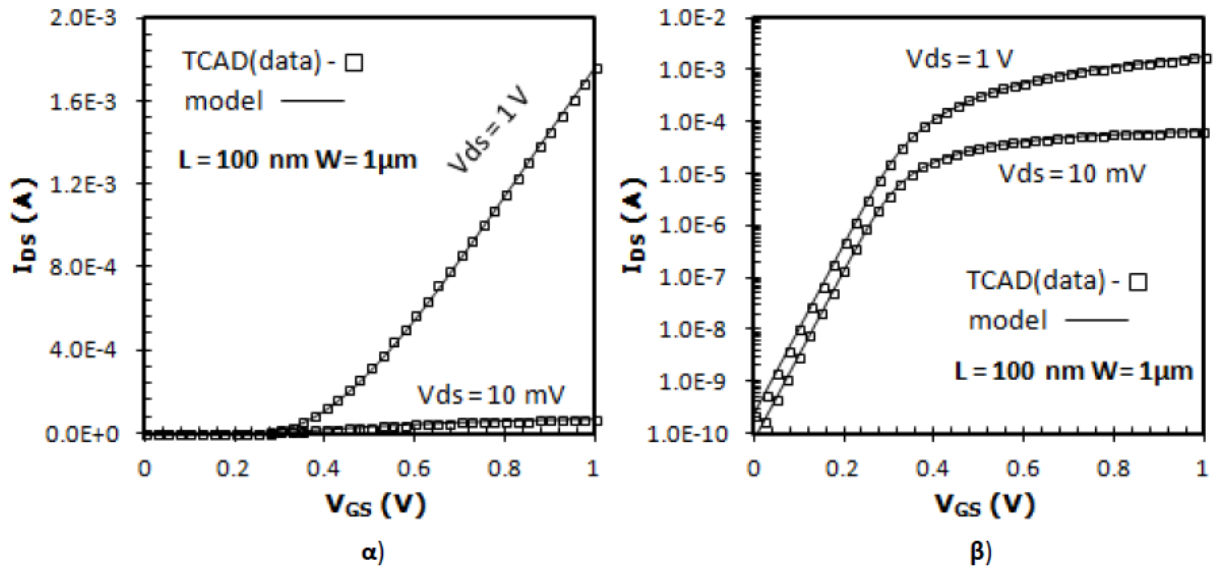
και στην περιοχή κορεσμού και στο σχήμα 5.13 η τάση κατωφλίου ( $V_{TH}$ ) ως προς το μήκος καναλιού ( $L$ ).



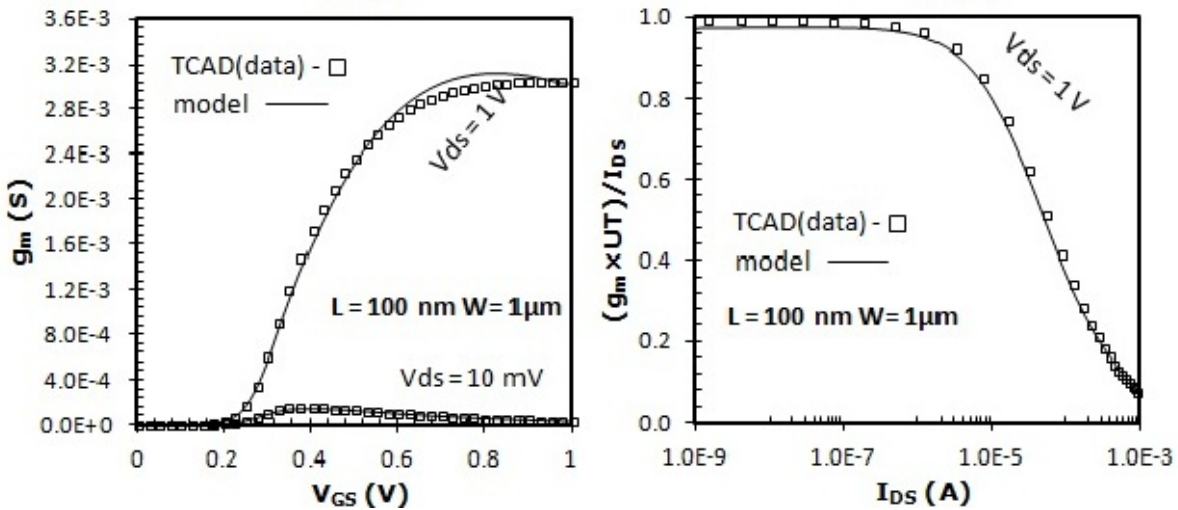
**Σχήμα 5.2:** Ρεύμα υποδοχής ( $I_{DS}$ ) ως προς την τάση πύλης ( $V_{GS}$ ) σε α) γραμμική, β) λογαριθμική κλίμακα τόσο σε γραμμική περιοχή ( $V_{DS}=10\text{mV}$ ) όσο και σε περιοχή κορεσμού ( $V_{DS}=1\text{V}$ ), για  $L=30\text{nm}$ ,  $W=1\mu\text{m}$  (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).



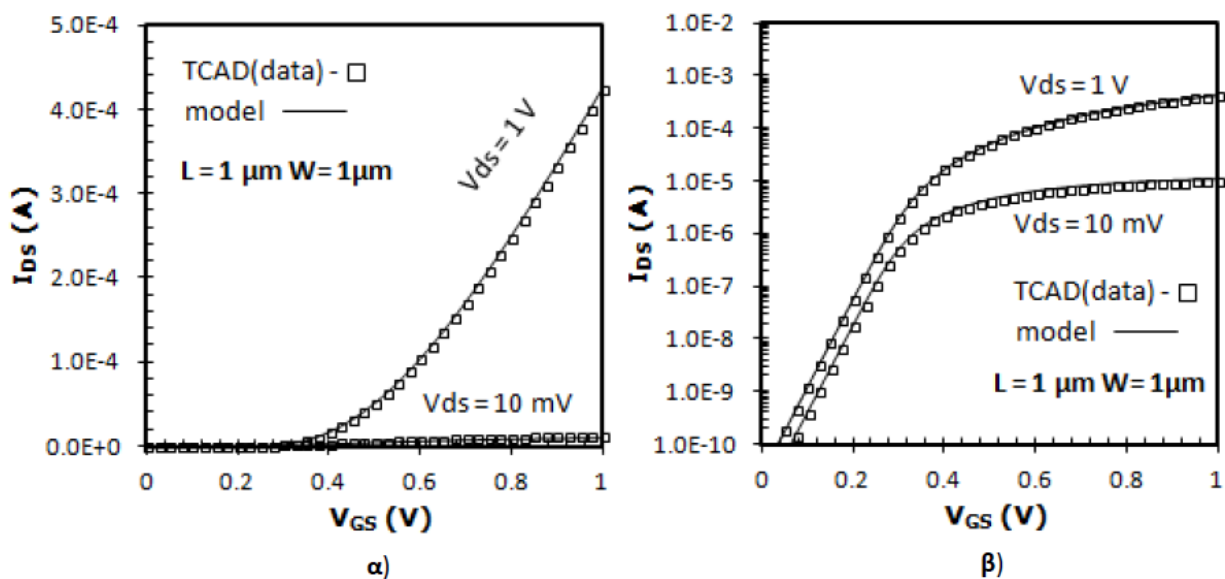
**Σχήμα 5.3:** Διαγωγιμότητα υποδοχής ( $g_m$ ) ως προς την τάση πύλης ( $V_{GS}$ ) α) σε γραμμική περιοχή ( $V_{DS}=10\text{mV}$ ) καθώς και σε κορεσμό ( $V_{DS}=1\text{V}$ ), β) κανονικοποιημένη διαγωγιμότητα ως προς το ρεύμα υποδοχής ( $I_{DS}$ ) για κορεσμό ( $V_{DS}=1\text{V}$ ), για  $L=30\text{nm}$ ,  $W=1\mu\text{m}$  (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).



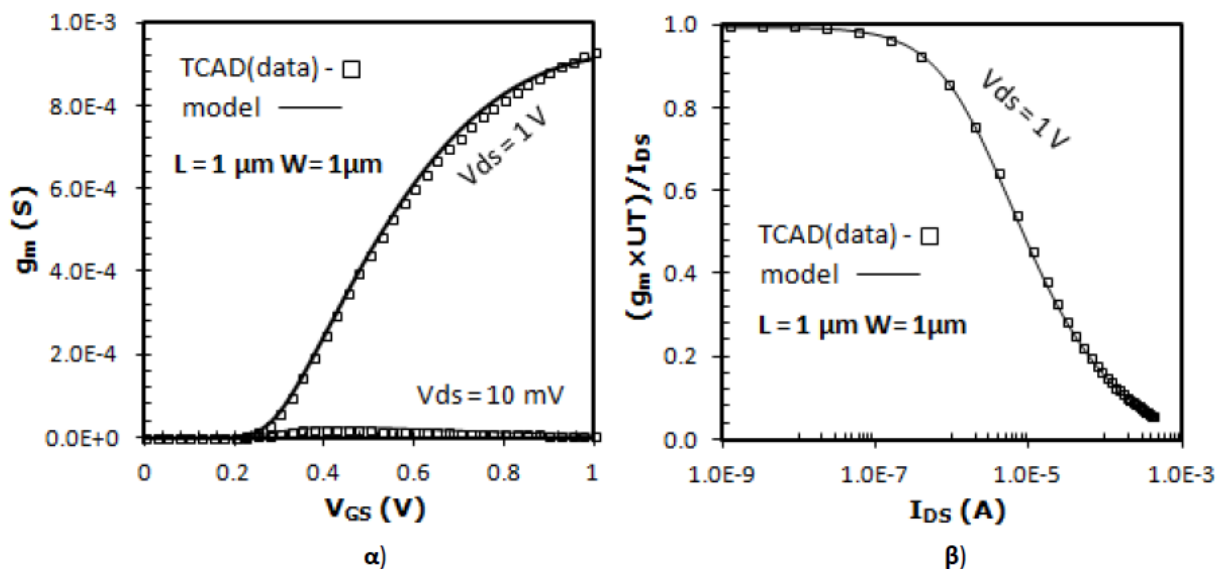
**Σχήμα 5.4:** Ρεύμα υποδοχής ( $I_{DS}$ ) ως προς την τάση πύλης ( $V_{GS}$ ) σε α) γραμμική, β) λογαριθμική κλίμακα τόσο σε γραμμική περιοχή ( $V_{DS}=10\text{mV}$ ) όσο και σε περιοχή κορεσμού ( $V_{DS}=1\text{V}$ ), για  $L=100\text{nm}$ ,  $W=1\mu\text{m}$  (TCAD δεδομένα: σημεία, μοντέλο: γραμμή)



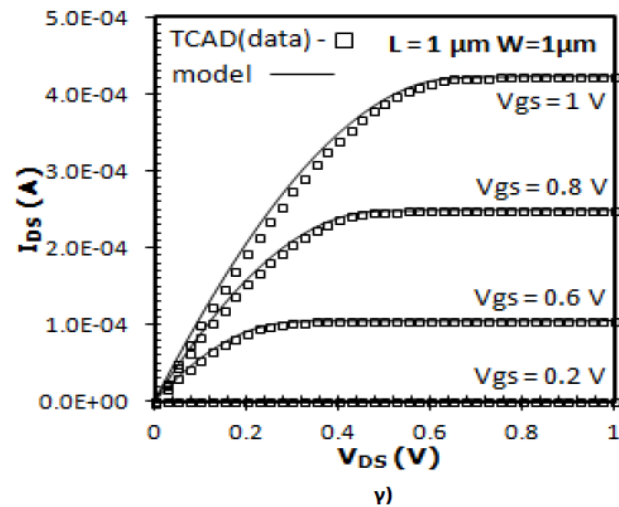
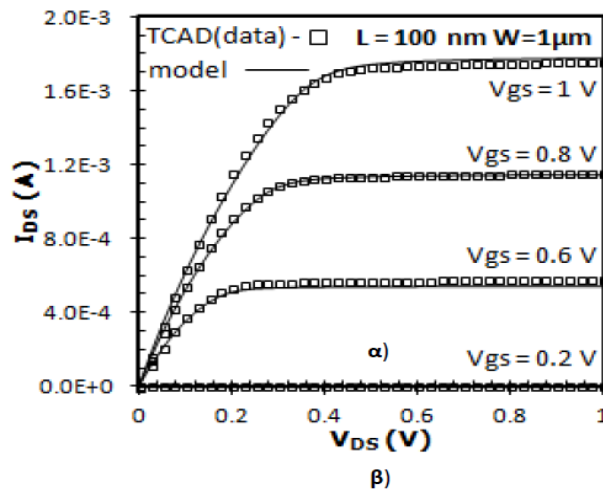
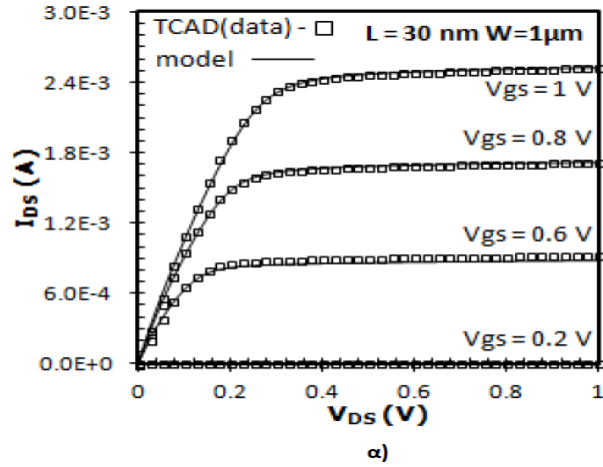
**Σχήμα 5.5:** Διαγωγιμότητα υποδοχής ( $g_m$ ) ως προς την τάση πύλης ( $V_{GS}$ ) α) σε γραμμική περιοχή ( $V_{DS}=10\text{mV}$ ) καθώς και σε κορεσμό ( $V_{DS}=1\text{V}$ ), β) κανονικοποιημένη διαγωγιμότητα ως προς το ρεύμα υποδοχής ( $I_{DS}$ ) για κορεσμό ( $V_{DS}=1\text{V}$ ), για  $L=100\text{nm}$ ,  $W=1\mu\text{m}$  (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).



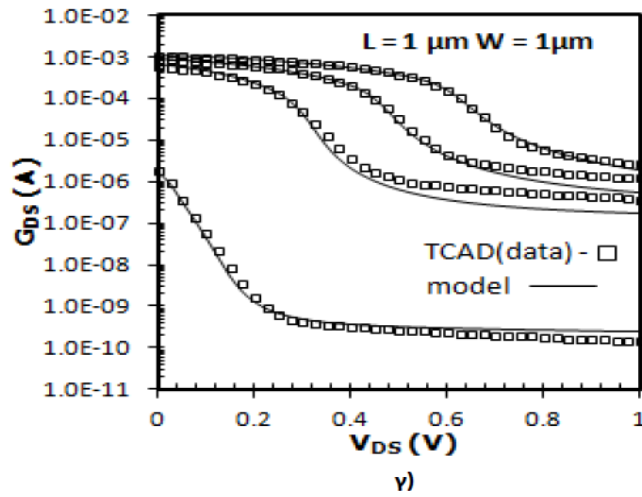
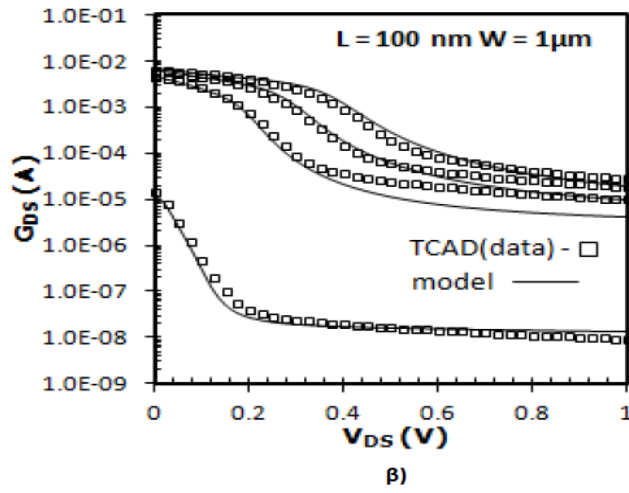
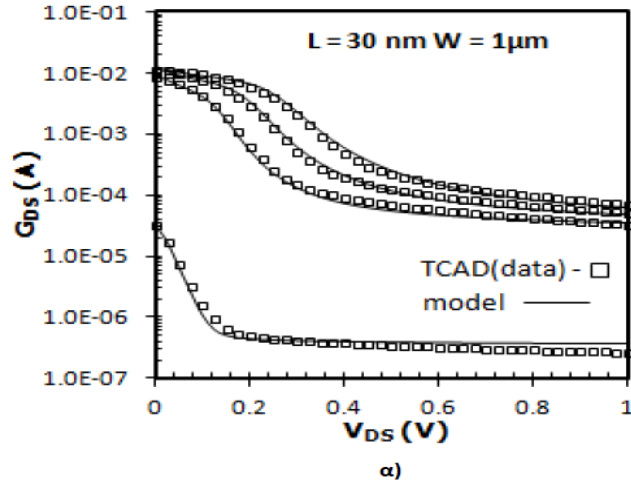
**Σχήμα 5.6:** Ρεύμα υποδοχής ( $I_{DS}$ ) ως προς την τάση πύλης ( $V_{GS}$ ) σε α) γραμμική, β) λογαριθμική κλίμακα τόσο σε γραμμική περιοχή ( $V_{DS}=10\text{mV}$ ) όσο και σε περιοχή κορεσμού ( $V_{DS}=1\text{V}$ ), για  $L=1\mu\text{m}$ ,  $W=1\mu\text{m}$  (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).



**Σχήμα 5.7:** Διαγωγιμότητα υποδοχής ( $g_m$ ) ως προς την τάση πύλης ( $V_{GS}$ ) α) σε γραμμική περιοχή ( $V_{DS}=10\text{mV}$ ) καθώς και σε κορεσμό ( $V_{DS}=1\text{V}$ ), β) κανονικοποιημένη διαγωγιμότητα ως προς το ρεύμα υποδοχής ( $I_{DS}$ ) για κορεσμό ( $V_{DS}=1\text{V}$ ), για  $L=1\mu\text{m}$ ,  $W=1\mu\text{m}$  (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).

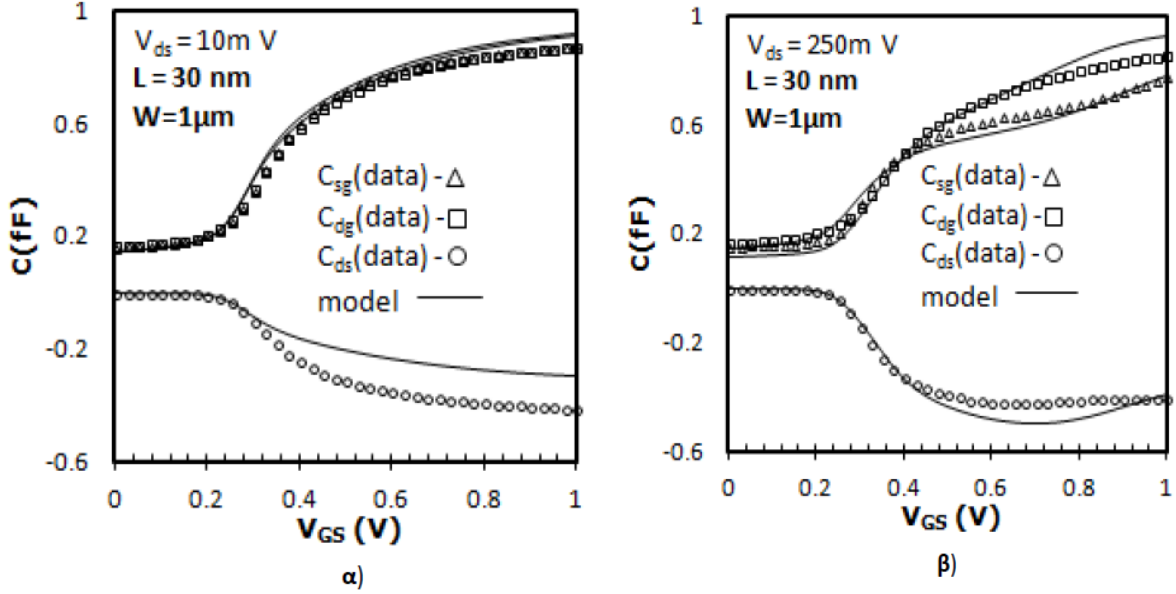


**Σχήμα 5.8:** Ρεύμα υποδοχής ( $I_{DS}$ ) ως προς την τάση υποδοχής ( $V_{DS}$ ) για α)  $L=30\text{nm}$  &  $W=1\mu\text{m}$ , β)  $L=100\text{nm}$  &  $W=1\mu\text{m}$ , γ)  $L=1\mu\text{m}$  &  $W=1\mu\text{m}$ , για διαφορετικές τιμές τάσης στην πύλη ( $V_{GS} = 0.2\text{V}, 0.6\text{V}, 0.8\text{V}, 1\text{V}$ ), (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).

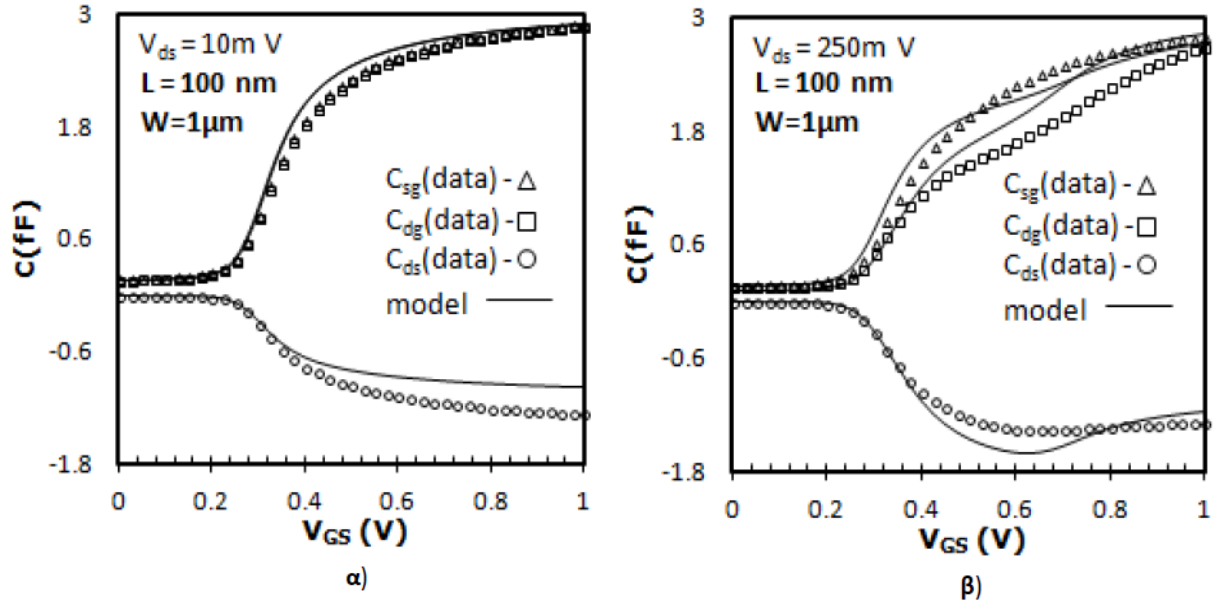


**Σχήμα 5.9:** Διαγωγιμότητα υποδοχής ( $g_{DS}$ ) ως προς την τάση υποδοχής ( $V_{DS}$ ) για α)  $L=30\text{nm}$  &  $W=1\mu\text{m}$ , β)  $L=100\text{nm}$  &  $W=1\mu\text{m}$ , γ)  $L=1\mu\text{m}$  &  $W=1\mu\text{m}$ , για διαφορετικές τιμές τάσης στην πύλη ( $V_{GS} = 0.2\text{V}, 0.6\text{V}, 0.8\text{V}, 1\text{V}$ ), (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).

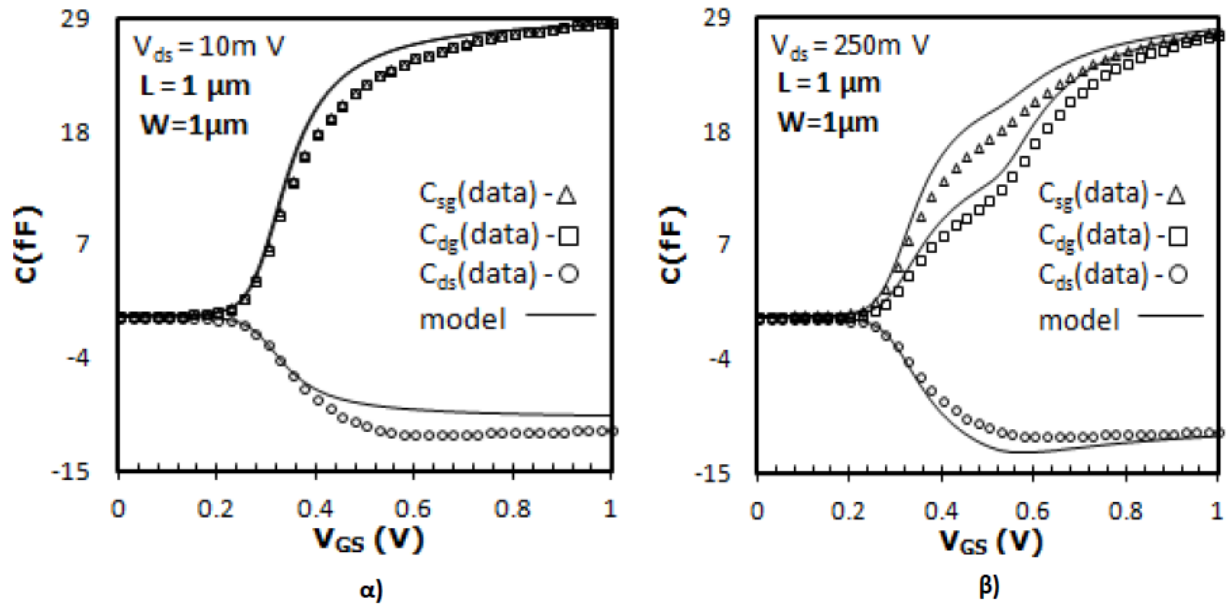




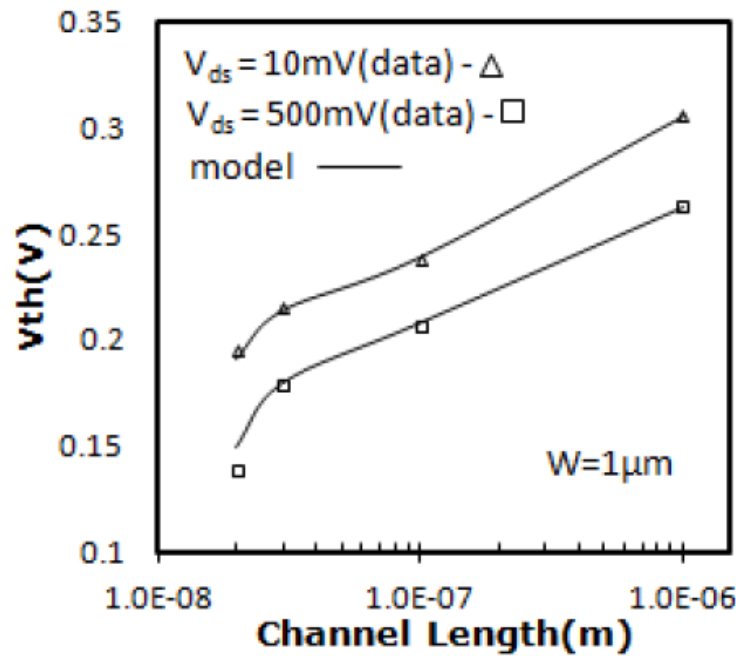
**Σχήμα 5.10:** Διαχωρητικότητες ως προς την τάση πύλης ( $V_{GS}$ ) για α) γραμμική περιοχή ( $V_{DS}=10$  mV), β) περιοχή κορεσμού ( $V_{DS}=250$  mV), για  $L=30$  nm,  $W=1$   $\mu$ m (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).



**Σχήμα 5.11:** Διαχωρητικότητες ως προς την τάση πύλης ( $V_{GS}$ ) για α) γραμμική περιοχή ( $V_{DS}=10$  mV), β) περιοχή κορεσμού ( $V_{DS}=250$  mV), για  $L=100$  nm,  $W=1$   $\mu$ m (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).



**Σχήμα 5.12:** Διαχωρητικότητες ως προς την τάση πύλης ( $V_{GS}$ ) για α) γραμμική περιοχή ( $V_{DS}=10\text{mV}$ ), β) περιοχή κορεσμού ( $V_{DS}=250\text{mV}$ ), για  $L=1\mu\text{m}$ ,  $W=1\mu\text{m}$  (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).



**Σχήμα 5.13:** Τάση κατωφλίου ( $V_{TH}$ ) ως προς το μήκος καναλιού ( $L$ ) για α) γραμμική περιοχή ( $V_{DS}=10\text{mV}$ ), β) περιοχή κορεσμού ( $V_{DS}=500\text{mV}$ ), για  $W=1\mu\text{m}$  (TCAD δεδομένα: σημεία, μοντέλο: γραμμή).

Από τα παραπάνω σχήματα καθίσταται σαφές ότι το μοντέλο που αναπτύχθηκε στα πλαίσια αυτής της μεταπτυχιακής διατριβής ανταποκρίνεται επαρκώς τόσο σε ό,τι αφορά τα DC χαρακτηριστικά ενός τρανζίστορ διπλής πύλης όσο και τα CV.

# ΚΕΦΑΛΑΙΟ 6: Επίλογος

## 6.1 Μελλοντική εργασία

Στα πλαίσια αυτής της μεταπτυχιακής εργασίας δομήθηκε ένα μοντέλο το οποίο παρέχει στον σχεδιαστή την δυνατότητα να μοντελοποιήσει την λειτουργία ενός συμμετρικού double gate MOSFET για συσκευές μεγάλου μήκους καναλιού. Αυτό είναι ένα σημαντικό πρώτο βήμα για την δημιουργία ενός μοντέλου, το οποίο θα μπορεί να προσομοιώσει την λειτουργία ενός double gate MOSFET συνολικά. Γενικότερα, η διαδικασία μοντελοποίησης μιας διάταξης είναι πολύ απαιτητική διαδικασία και αυτό οφείλεται στο γεγονός του ότι οι εξισώσεις που περιγράφουν την συμπεριφορά της πολλές φορές είναι περίπλοκες. Επίσης σε διατάξεις όπως τα τρανζίστορ πολλαπλών πυλών τα φαινόμενα που επηρεάζουν την ηλεκτρική συμπεριφορά των διατάξεων είναι πολλά και η μοντελοποίηση τους σημαντική. Στο μέλλον θα ήταν χρήσιμο να προστεθούν βελτιωμένα μοντέλα για

- την επίδραση του κάθετου πεδίου.
- την ταχύτητα κορεσμού.
- την επίδραση του φαινομένου DIBL.
- τα κβαντικά φαινόμενα που γίνονται όλο και σημαντικότερα λόγω της σμίκρυνσης των διαστάσεων των διατάξεων αυτών.
- τον θόρυβο χαμηλών συχνοτήτων.

Επίσης, τα μοντέλα για την ανάλυση μικρού σήματος να δοκιμαστούν σε δεδομένα για την εξακρίβωση της ορθότητας των εξισώσεων αυτών.

# ΒΙΒΛΙΟΓΡΑΦΙΑ

- [1] J. E. LILIENFELD. US Patern: 1,745,175 (1930, filed Octomder 1926), 1,877,140 (1932, filed December 8, 1928), 1,900,018 (1933 , filed March 28, 1928).
- [2] C. T. SHAH. Evolution of the MOSFET transistor – From conception to VLSI.
- [3] INTERNATIONAL TECHNOLOGY ROADMAP FOR SEMICONDUCTORS.
- [4] T. Sekigawa and H. Hayashi, "Calculated threshold voltage characteristics of an XMOS transistor having an additional bottom gate", Solid State Electronics, vol. 27 pp. 827–828, 1984.
- [5] K. Papathanasiou, C. G. Theodorou, A. Tsormpatzoglou, D. H. Tassis, C. A. Dimitriadis, M. Bucher, G. Ghibaudo, "Symmetrical unified compact model of short-channel double-gate MOSFETs," Solid State Electron., vol. 69, pp. 55–61, Mar. 2012.
- [6] M. Tang, F. Prégaldiny, C. Lallement, J.-M. Sallese, "Explicit Compact Model for Ultranarrow Body FinFETs", IEEE Trans. Electron Devices, vol. 56, no. 7, pp. 1543-1547, July 2009.
- [7] A. Yesayan, F. Prégaldiny, N. Chevillon, C. Lallement, J.-M. Sallese, "Physics-based compact model for ultra-scaled FinFETs", Solid-State Electronics, vol. 62, pp. 165–173, 2011.
- [8] A. Tsormpatzoglou, N. Fasarakis, D. H. Tassis, I. Pappas, K. Papathanasiou, C. A. Dimitriadis, "Analytical Unified Drain Current Model of Long-Channel Tri-Gate FinFETs", Proc. 28th Int. Conf. on Microelectronics (MIEL), pp. 115-118, Nis, Serbia, 13-16 May, 2012.
- [9] Y. Taur, "Analytic solutions of charge and capacitance in symmetric and asymmetric double-gate MOSFETs", IEEE Trans. Electron Devices, vol. 48, no. 12, pp. 2861-2869, Dec. 2001.
- [10] J.-M. Sallese, F. Krummenacher, F. Prégaldiny, C. Lallement, A. Roy, C. Enz, "A design-oriented charge-based current model for symmetric DG MOSFET and its correlation with EKV formalism", Solid-State Electronics, vol. 49, no. 3, pp. 485-489, Mar. 2005.
- [11] M. Bucher, "Analytical MOS transistor modelling for analog circuit simulation", Ph.D. Thesis No 2114 (1999), EPFL, Lausanne, Switzerland.
- [12] J.-M. Sallese, M. Bucher, F. Krummenacher, P. Fazan, "Inversion charge linearization in MOSFET modeling and rigorous derivation of the EKV compact model", Solid-State Electronics, vol. 47, no. 4, pp. 677–683, Apr. 2003.
- [13] R. M. Corless, G. H. Gonnet, D. E. G. Hare, D. J. Jeffery, D. E. Knuth, "On the Lambert W Function", Advances in Computational Mathematics, vol. 5, no. 1, pp 329-359, Dec. 1996.

- [14] N. Fasarakis, "Nano-scale Multi-Gate MOSFETs: Compact models for Drain Current and Noise for Development of Automated Design Tools of Nano-Electronics", Ph.D. Thesis, Aristotle University of Thessaloniki, Thessaloniki, Greece, 2014.
- [15] A. Tsormpatzoglou, K. Papathanasiou, N. Fasarakis, D. H. Tassis, G. Ghibaudo, C. A. Dimitriadis, "A Lambert-Function Charge-Based Methodology for Extracting Electrical Parameters of Nanoscale FinFETs", IEEE Trans. Electron Devices, vol. 59, no. 12, pp. 3299-3305, Dec. 2012.
- [16] F. Prégaldiny, F. Krummenacher, B. Diagne, F. Pecheux, J.-M. Sallese, C. Lallement, "Explicit modelling for a double-gate MOSFET with VHDL-AMS", Int. J. of Numerical Modelling, vol. 19, no. 3, pp. 239-256, May-June 2006.
- [17] A. Bazigos, M. Bucher, F. Krummenacher, J.-M. Sallese, A.-S. Roy, C. Enz, "EKV3 Compact MOSFET Model Documentation", Technical Report, Technical University of Crete, Greece, June 2008.
- [18] Α. Μπαζίγος, " Μοντελοποίηση MOS τρανζίστορ σε υψηλές συχνότητες", Ph.D. Εθνικό Μετσόβιο Πολυτεχνείο, Αθήνα, 2008.
- [19] M. Bucher, A. Bazigos, S.Yoshitomy, Nobuyuki Itoh, "A Scalable Advanced RF IC Design-Oriented MOSFET Model", Int. J. on RF and Microwave CAE 18Q314-325, 2008.
- [20] G. Crupi, D. Schreurs, J. P. Raskin, A. Caddemi, " A comprehensive review on microwave FinFET modeling for proccessing beyond tha state of art", Solid-State Electronics 80 (2013) 81-95.
- [21] G. Crupi, D. Schreurs, B. Parvais, A. Caddemi, A. Mercha, S.Decoutere, " Scalable and multibias high frequency modeling of multi-gatr FinFET", Solid-State Electronics 50(2006) 1780-1786.
- [22] V. Sriramkumar, Y. Chauhan, M. Karim, "A Turnkey Compact Model for Common Multi Gate Devices", Nano-Tera Workshop, EPFL, Lausanne, Switzerland, Dec. 16, 2011.
- [23] K. Endo, S. O'uchi, T. Matsukawa, Y. Liu, K. Sakamoto, W. Mizubayashi, S. Migita, Y. Morita, H. Ota, E. Suzuki, M. Masahara, "Enhancing SRAM Performance by Advanced FinFET Device and Circuit Technology Collaboration for 14nm Node and Beyond", Tech. Dig., Symposium on VLSI Technology, pp. T214-T215, 2013.
- [24] N. Fasarakis, A. Tsormpatzoglou, D. Tassis, I. Pappas, K.Papathanasiou, M. Bucher, G. Ghibaudo, C. Dimitriadis, "Compact Capacitance Model of Undoped or LightlyDoped Ultra-Scaled Triple-Gate FinFETs", IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 59, NO. 12, DECEMBER 2012.
- [25] P. Magnone, F. Crupi, A. Mercha, P. Andricciola, H. Tuinhout, R. J. P. Lander, "FinFET Mismatch in Subthreshold Region: Theory and Experiments", IEEE Trans. on Electron Devices, Vol. 57, Nr. 11, pp. 2848- , Nov. 2011.
- [26] M. J. Pelgrom, A. C. J. Duinmaijer, A. P. G. Welbers, "Matching properties of MOS transistors", IEEE J. of Solid-State Circuits, Vol. 24, Nr. 5, pp. 1433-1439, Oct. 1989.

- [27] C. Y. Kang, C. Sohn, R.-H. Baek, C. Hobbs, P. Kirsch, R. Jammy, "Effects of Layout and Process Parameters on Device/Circuit Performance and Variability for 10nm Node FinFET Technology", Digest, Symposium on VLSI Technology, pp. T90-91, 2013.
- [28] D. Tassis, N. Fasarakis, C. Dimitriadis, G. Ghibaudo, "Variability analysis – prediction method for nanoscale triple gate FinFETs", Microelectronics Proceedings-MIEL 2014, 2014 29th International Conference on. IEEE, 2014. p. 99-102.
- [29] A. Zirger, "Random Offset in CMOS IC Design", ECEN4827/5827 Analog IC Design, October 19, 2007.
- [30] J. Wang, "Ultra low power RF receiver based on double-gate CMOS FinFET technology", PhD Thesis, Oklahoma State University: 2006.
- [31] D. Lederer, V. Kilchytska, T. Rudenko, N. Collaert, D. Flandre, A. Dixit, "FinFET analogue characterization from DC to 110 GHz", Solid-State Electronics 49(9) (2005) 1488-1496.
- [32] J. C. Tinoco, S. Salas Rodriguez, A. G. Martinez-Lopez, J. Alvarado, J.-P. Raskin, "Impact of Extrinsic Capacitances on FinFET RF Performance", IEEE Trans. on Microwave Theory and Techniques, Vol. 61, Nr. 2, pp. 833-840, Feb. 2013.
- [33] M. Kang, H. Shin, "Non-Quasi Static Small-Signal Modeling and Analytical Parameter Extraction of SOI FinFET", IEEE Trans. on Nanotechnology, Vol. 4, No. 3, May 2006.
- [34] P. Raskin, "SOI Technology: An Opportunity for RF Designers?", J. of Telecommunications and Information Technology (JTIT), Vol. 4/2009.
- [35] A. Roy, "Noise and small-signal modeling of nanoscale MOSFETs", Ph. D Thesis No 3921 (2007), EPFL, Lausanne, Switzerland.
- [36] G. Reimbold, "Modified 1/f trapping noise theory and experiments in MOS transistors biased from weak to strong inversion-influence of interface states", IEEE Trans. Electron Devices, vol. 31, no. 9, pp. 1190-1198, Sept. 1984.
- [37] G. Ghibaudo, O. Roux-dit-Buisson, J. Brini "Impact of scaling down on low-frequency noise in silicon MOS transistors," Phys. Stat. Sol. A, vol. 132, pp. 501-507, 1992.
- [38] K. Kundert, O. Zinke, "The Designer's Guide to Verilog-AMS", Kluwer Academic Publishers, 2004.
- [39] M. Bucher, A. Bazigos, F. Krummenacher, J.-M. Sallese, C. Enz, "EKV3.0: An Advanced Charge Based MOS Transistor Model", in W. Grabinski, B. Nauwelaers, D. Schreurs (Eds.), Transistor Level Modeling for Analog/RF IC Design, pp. 67-95, ISBN 1-4020-4555-7, Springer, 2006.
- [40] M.-A. Chalkiadaki, C. Valla, F. Pouillet, M. Bucher, "Why – and How To – Integrate Verilog-A Compact Models in SPICE Simulators", in press, Int. Journal of Circuit Theory and Applications, 2012.
- [41] N. Fasarakis, A. Tsormpatzoglou, D. H. Tassis, I. Pappas, K. Papathanasiou, M. Bucher, G. Ghibaudo, C. A. Dimitriadis, "Compact Capacitance Model of Undoped or Lightly Doped Ultra-scaled Triple-Gate FinFETs", IEEE Trans. on Electron Devices, Vol. 59, N° 12, pp. 3306-3312, Dec. 2012.

- [42] E. G. Ioannidis, C. G. Theodorou, A. Tsormpatzoglou, H. Tassis, K. Papathanasiou, C. A. Dimitriadis, J. Jomaah, and G. Ghibaudo, "Analytical low-frequency noise model in the linear region of lightly doped nanoscale double-gate metal-oxide-semiconductor field-effect transistor", *Journal of Applied Physics* 108, 064512 (2010).
- [43] R. K. Sharma, M. Bucher, "Device Design Engineering for Optimum Analog/RF Performance of Nanoscale DG MOSFETs", *IEEE Trans. on Nanotechnology*, Vol. 11, N° 5, pp. 992-998, Sept. 2012.
- [44] R. K. Sharma, M. Bucher, "Device Design Engineering for Optimum Analog/RF Performance of Nanoscale DG MOSFETs", *IEEE Trans. on Nanotechnology*, Vol. 11, N° 5, pp. 992-998, Sept. 2012.
- [45] R. K. Sharma, A. Antonopoulos, N. Mavredakis, M. Bucher, "Analog/RF Figures of Merit of Advanced DG MOSFETs", 8th Int. Caribbean Conf. on Devices, Circuits and Systems (ICCDACS), pp. 1-4, Playa Del Carmen, Mexico, March 14-17, 20.
- [46] Creating Analog Behavioral Models VERILOG-AMS ANALOG MODELING February 2003.
- [47] Verilog-A Language Reference Manual, Analog Extensions to Verilog HDL, Version 1.0 ,August 1, 1996,Open VerilogA
- [48] S. Sukharev, "New enhancements in ADMS and Spectre CMI XML scripts", March 24, 2006, Workshop, Boblingen.
- [49] G. Depeyrot, F. Pouillet, B. Dumas, "Verilog-A Compact Model Coding Whitepaper", Reprinted and revised, with permission, from the Nanotech 2010 Proceedings, Vol. 2, pp. 821-824, June 2010, Anaheim, California, U.S.A.

# ΠΑΡΑΡΤΗΜΑ

**Κώδικες Matlab για τον υπολογισμό των συνολικών φορτίων.**

```
clear all;
clc;

syms if_ ir qs qd ix
syms func1 func2 func3 func4 func5 func6 func7

if_ = -qs^2 + 2*qs ;           %forward current calculation
ir  = -qd^2 + 2*qd ;           %reversed current calculation

func1 = sqrt(1-ix)+1;          %relation between qix and ix
func2 = 1/((if_-ir));
func3 = func1*func2;

func4 = int(func3,ix,if_,ir);  %integration

func5 = subs(func4,(qd^2 - 2*qd + 1)^(3/2),(qd-1)^3);
func6 = subs(func5,(qs^2 - 2*qs + 1)^(3/2),(qs-1)^3);

disp('-QI/Qspec =')
func7 = simplify(func6);

pretty(func7);

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

clear all;

syms if_ ir qs qd ix a
syms func1 func2 func3 func4 func5 func6 func7

if_ = -qs^2 + 2*qs ;           %forward current calculation
ir  = -qd^2 + 2*qd ;           %reversed current calculation

func1 = sqrt(1-ix)+1;          %relation between qix and ix
func2 = (ix-ir)/((if_-ir)^2);
func3 = func1*func2;

func4 = int(func3,ix,if_,ir);  %integration

func5 = subs(func4,(qd^2 - 2*qd + 1)^(3/2),(qd-1)^3);
func6 = subs(func5,(qs^2 - 2*qs + 1)^(3/2),(qs-1)^3);

disp('-QS/Qspec =')
func7 = simplify(func6);

pretty(func7);

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

clear all;
```



```

syms if_ ir qs qd ix a
syms func1 func2 func3 func4 func5 func6 func7

if_ = -qs^2 + 2*qs ;      %forward current calculation
ir  = -qd^2 + 2*qd ;      %reversed current calculation

func1 = sqrt(1-ix)+1;      %relation between qix and ix
func2 = (if_-ix)/((if_-ir)^2);
func3 = func1*func2;

func4 = int(func3,ix,if_,ir); %integration

func5 = subs(func4,(qd^2 - 2*qd + 1)^(3/2),(qd-1)^3);
func6 = subs(func5,(qs^2 - 2*qs + 1)^(3/2),(qs-1)^3);

func7 = simplify(func6);

disp('-QD/Qspec =')
pretty(func7);

```

%%%

## Κώδικας εκτέλεσης από τον προσομοιωτή Spectre για Monte Carlo simulation στο κύκλωμα του καθρέφτη ρεύματος.

```

// Generated for: spectre

// Generated on: Jul 10 12:33:20 2013

// Design library name: DOUBLE_GATE_MC

// Design cell name: double_gate_mc

// Design view name: schematic

simulator lang=spectre

global 0

parameters VDC=2 Rdc=1M vg=1 l=1u w=1u

include "/home/rfic4/CAD_WORK/DOUBLE_GATE_MONTE_CARLO/monte_carlo.scs" section=mc

include "/home/rfic4/CAD_WORK/DOUBLE_GATE_MONTE_CARLO/monte_carlo.scs" section=stats

// Library name: DOUBLE_GATE_MC

// Cell name: double_gate_mc

// View name: schematic

I3 (net1 net1 0 ) DGmos W=w L=l NF=1 M=1

I8 (net02 net1 0 ) DGmos W=w L=l NF=1 M=1

```

```

V1 (net04 0) vsource dc=VDC type=dc

V0 (net02 0) vsource dc=vg type=dc

R0 (net04 net1) resistor r=Rdc

simulatorOptions options reltol=1e-3 vabstol=1e-6 iabstol=1e-15 temp=27 \
tnom=27 tempeffects=vt homotopy=none multithread=on nthreads=4 \
scalem=1.0 scale=1.0 gmin=1e-12 rforce=1 maxnotes=5 maxwarns=5 \
digits=5 cols=80 pivrel=1e-3 rebuild_matrix=no \
sensfile="../psf/sens.output" checklimitdest=psf

mc1 montecarlo numruns=100 seed=1 variations=mismatch sampling=standard \
donominal=no scalarfile="../monteCarlo/mcdata" \ paramfile="../monteCarlo/mcparam" savemismatchparams=yes \
mismatchparamfile="../monteCarlo/mismatchparam" \ mismatchscalarfile="../monteCarlo/mismatchdata" \
dumpdependency=mismatch \
dependencymapfile="../monteCarlo/mismatchdependency" dut=[ I3 I8 ] \
firstrun=12345 {

dcOp dc write="spectre.dc" maxiters=150 maxsteps=10000 annotate=status

dcOpInfo info what=oppoint where=rawfile

modelParameter info what=models where=rawfile

element info what=inst where=rawfile

outputParameter info what=output where=rawfile

designParamVals info what=parameters where=rawfile

primitives info what=primitives where=rawfile

subckts info what=subckts where=rawfile

export i1=oceanEval("IS(\"/V0/MINUS\")")

export i2=oceanEval("IS(\"/R0/PLUS\")")

export did=oceanEval("((2 * (i1 - i2)) / (i1 + i2))")

}

mcOptions options genmcdep=yes

save V0:p R0:l

```

```
saveOptions options save=allpub
```

**Κώδικας εκτέλεσης από τον προσομοιωτή spectre για monde carlo simulation στο κύκλωμα του διαφορικού ζεύγους .**

```
// Generated for: spectre
```

```
// Generated on: Jul 11 17:31:02 2013
```

```
// Design library name: DOUBLE_GATE_MC
```

```
// Design cell name: double_gate_mc_DVG
```

```
// Design view name: schematic
```

```
simulator lang=spectre
```

```
global 0
```

```
parameters Idc=1m vg=1 l=1u Rdc=500 vd=1 w=1u
```

```
include "/home/rfic4/CAD_WORK/DOUBLE_GATE_MONTE_CARLO/monte_carlo.scs" section=mc
```

```
include "/home/rfic4/CAD_WORK/DOUBLE_GATE_MONTE_CARLO/monte_carlo.scs" section=stats
```

```
// Library name: DOUBLE_GATE_MC
```

```
// Cell name: double_gate_mc_DVG
```

```
// View name: schematic
```

```
I8 (net1 net1 net010 ) DGmos W=w L=l NF=1 M=1
```

```
I12 (net1 net1 net04 ) DGmos W=w L=l NF=1 M=1
```

```
I14 (net04 0) isource dc=Idc type=dc
```

```
I15 (net010 0) isource dc=Idc type=dc
```

```
V0 (net1 0) vsource dc=vd type=dc
```

```
simulatorOptions options reltol=1e-3 vabstol=1e-6 iabstol=1e-15 temp=27 \
```

```
tnom=27 multithread=on nthreads=4 scalem=1.0 scale=1.0 gmin=1e-12 \
```

```
rforce=1 maxnotes=5 maxwarns=5 digits=5 cols=80 pivrel=1e-3 \
```

```
sensfile="../psf/sens.output" checklimitdest=psf
```

```
mc1 montecarlo numruns=5 seed=1 variations=mismatch sampling=standard \
```

```
donominal=no scalarfile="../monteCarlo/mcdata" \
```

```
paramfile="../monteCarlo/mcparam" savemismatchparams=yes \
```

```

mismatchparamfile="../monteCarlo/mismatchparam" \ mismatchscalarfile="../monteCarlo/mismatchdata" \
dumpdependency=mismatch \
dependencymapfile="../monteCarlo/mismatchdependency" dut=[ I12 I8 ] \
firstrun=12345 {
dcOp dc write="spectre.dc" maxiters=150 maxsteps=10000 annotate=status
dcOpInfo info what=oppoint where=rawfile
modelParameter info what=models where=rawfile
element info what=inst where=rawfile
outputParameter info what=output where=rawfile
designParamVals info what=parameters where=rawfile
primitives info what=primitives where=rawfile
subckts info what=subckts where=rawfile
export v1=oceanEval("VS(\"/net010\")")
export v2=oceanEval("VS(\"/net04\")")
export dv=oceanEval("(v1 - v2)")
}
mcOptions options genmcdep=yes
saveOptions options save=allpub\

```

**Κώδικας εκτέλεσης από τον προσομοιωτή spectre για monde carlo simulation μιας διάταξης.**

```

section mc
simulator lang=spectre insensitive=yes
ahdl_include
"/home/rfic4/CAD_WORK/MONTE_CARLO_DG/montecarlo/gyroukis/DG_model/veriloga_complete/DG_MOS.
va"
parameters vt_dev=0.317
parameters vt_dev2=0
//parameters vt_dev=0
parameters mu_dev=0.1034

```

```

parameters mu_dev_def=0.1034

parameters W1=55e-9

parameters L1=30e-9

parameters Avto = 0//2e-9

parameters Ab = 0//2e-8

parameters tox_dev = 1.1E-09

parameters sigma_tox= 0.03

parameters var_W= 0

parameters var_L= 0

include "monte_carlo.scs" section=mod

endsection mc

section mod

simulator lang=spectre

ahdl_include
"/home/rfic4/CAD_WORK/MONTE_CARLO_DG/montecarlo/gyroukis/DG_model/veriloga_complete/DG_MOS.
va"

inline subckt DGmos (d g s)

parameters W=W L=L NF=NF

DGmos (d g s) MOS_DG W=W-var_W L=L-var_L NF = NF

+tsi=6E-009

+tox=tox_dev

+Na=1E+021

+Nd=1E+026

+Vt=vt_dev + vt_dev2

+LR=2.618E-008

+QLR=0.0002878

+NLR=1.5

+WR=0

+QWR=0

```

+NWR=1  
+ETAD=0.2196  
+mu=mu\_dev  
+Eta=0.775  
+E0=1.018E+008  
+E1=1.793E+009  
+ACLM=0.13  
+DELTA=1  
+UCRIT=2.65E+006  
+g\_clm=0.11  
+LAMBDA=0.005  
+LETA0=0  
+LETA=0.1  
+LETA2=0  
+WETA=0  
+GAMMAG=4.56  
+RLX=12E-006  
+DL=10.23E-009  
+DLC=-1.013E-008  
+DW=0  
+DWC=0  
+zqm=2E-010  
+KA=0.4619  
+KB=0.4619  
+LA=1.773E-008  
+LB=1.773E-008  
+FPROUT=0  
+PDITS=1E-006

+PDITSL=0  
+PDITSD=1  
+DDITS=0.3  
+NCS=1  
+N0=1  
+FLR=0  
+LOV=1.228E-008  
+GAMMAOV=0.6529  
+VFBOV=0.5225  
+VOV=0.4863  
+AVTO=Avto  
+AGAMMA=0  
+AKP=Ab  
+KEXTR=0.9  
+KOVER=1  
+TNOM=27  
+TCV=0.0006  
+BEX=-1.5  
+TETA=-0.0009  
+TE0EX=0.5  
+TE1EX=0.5  
+UCEX=1.5  
+TLAMBDA=0  
+NJS=1  
+XTIS=3  
+NJD=1  
+XTID=3  
+KJF=3E-011

```

+CJF=0.1

+VFR=0.1

+DFR=0.001

ends DGmos

endsection mod


section stats

simulator lang=spectre

statistics{

    process{

        vary tox_dev dist=gauss std=0.0172e-9 percent=no

        vary vt_dev2 dist=gauss std=31.31e-3 percent=no

        vary var_W dist=gauss std=0.815e-9 percent=no

        vary var_L dist=gauss std=0.7e-9 percent=no

    }

    mismatch{

        vary Avto dist=gauss std=2e-9

        vary Ab dist=gauss std=2e-8

    }

}

endsection stats

```