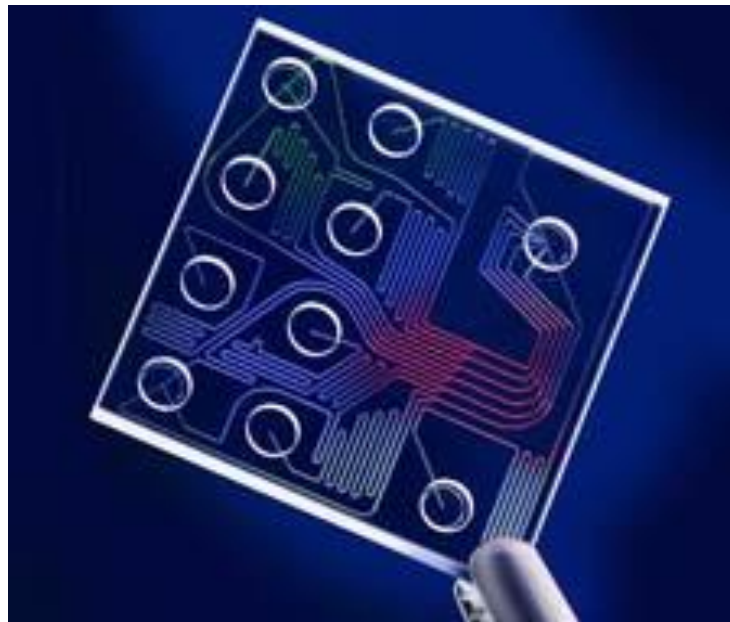




ΠΟΛΥΤΕΧΝΕΙΟ ΚΡΗΤΗΣ ΤΜΗΜΑ ΗΛΕΚΤΡΟΝΙΚΩΝ ΜΗΧΑΝΙΚΩΝ & ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ

ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ

BIOCHEMICAL ANALYSIS ON LAB ON A CHIP



Κομποθέκλας Κωνσταντίνος

ΕΞΕΤΑΣΤΙΚΗ ΕΠΙΤΡΟΠΗ

Καλαϊτζάκης Κωνσταντίνος , Καθηγητής (επιβλέπων)

Μπάλας Κωνσταντίνος , Αν. Καθηγητής

Κουτρούλης Ευτύχιος , Επ. Καθηγητής

Περίληψη

Αναδυόμενα ζητήματα, σύγχρονες σχεδιαστικές τάσεις και μελλοντικές προκλήσεις σχεδιασμού συστήματος για την έρευνα και το σχεδιασμό των System-on-a-Chip(SoC), αποτελούν το επίκεντρο του ενδιαφέροντος της βιομηχανίας ημιαγωγών. Οι σχεδιαστές αρχιτεκτονικής των SoC εξετάζουν τη συνολική απόδοση του συστήματος πολυπλεύρως (ισχύς, θερμική απόδοση, κόστος παραγωγής κ.α.), ούτως ώστε να παρουσιάσουν στην αγορά σύνθετα και ανταγωνιστικά προϊόντα. Με την βοήθεια της μικρορευστομηχανικής αξιοσημείωτη είναι η πρόοδος στην ανάπτυξη των Lab-on-a-Chip(LoC) συστημάτων σε ποικίλους τομείς όπως, η μελέτη της κυτταρικής βιολογίας και η διάγνωση ασθενειών. Τα μικροσυστήματα βιοαισθητήρων ,που είναι βασισμένα σε LoC συστήματα, μπορούν να ενσωματώσουν πολυάριθμες τεχνικές για την ανάλυση των βιοχημικών αντιδράσεων, περιλαμβάνοντας ανάλυση με βάση την εικόνα, καθώς και τεχνικές για την ανάλυση των γονιδίων και των πρωτεϊνών των κυττάρων. Διαγνωστικές συσκευές που είναι ήδη στην αγορά παρέχουν σημαντική κλινική αξιοπιστία μέσω ανοσολογικών τεστ και τεστ Point-of-Care(POC) για την κλινική χημεία. Μελλοντικές εφαρμογές περιλαμβάνουν πολύπλοκα τεστ, τεστ POC με υψηλή ευαισθησία αλλά και τεστ αρκετά πιο πολύπλοκα από τεχνικής άποψης, όπως τα τεστ νουκλεϊκού οξέος ή ο συνδυασμός πολλαπλών τεστ σε ένα.

Abstract

Emerging issues, modern design trends and future challenges for system design research and design of System-on-a-Chip (SoC), are the focus of semiconductor industry. The architecture of SoC designers consider the overall system performance variably (power, thermal efficiency, production costs, etc.) in order to present to the market complex and competitive products. With the help of micro-fluidic remarkable is the progress in development of Lab-on-a-Chip (LoC) systems in various fields such as the study of cell biology and disease diagnosis. The micro-biosensors, which are based on LoC systems can incorporate numerous techniques for analysis of biochemical reactions, including analysis based on the image, and techniques for the analysis of genes and proteins of the cell. Medical devices that are already on the market provide significant clinical credibility through immunological tests and Point-of-Care (POC) tests for clinical chemistry. Future applications include complex tests, POC tests with high sensitivity and rather complicated tests, such as nucleic acid tests or the integration of multiple tests in one.

Περιεχόμενα

Ευρετήριο εικόνων.....	vii
Ευρετήριο πινάκων	ix
Ευρετήριο διαγραμμάτων	x
1 Εισαγωγή	1
2 Θεωρητικό Υπόβαθρο-Ορισμοί βασικών εννοιών	2
2.1 Ενσωματωμένα συστήματα (embedded systems).....	2
2.2 System on a chip (SoC).....	3
2.3 Lab on a chip (LoC).....	4
2.4 Βιοαισθητήρες.....	5
2.5 Field Programmable Gate Array (FPGA)	5
2.6 Γλώσσες Περιγραφής Υλικού (HDL- Hardware Description Languages)	7
3 Ιστορική αναδρομή για τα SoC.....	9
3.1 Τρέχουσες τάσεις και προκλήσεις για SoC Αρχιτεκτονικούς Σχεδιασμούς.....	15
3.2 Αναλύοντας τη στρατηγική διαίρει και βασίλευε.....	18
3.3 Ζητήματα σχεδιασμού	22
3.4 Σύγχρονες τάσεις σχεδιασμού συστήματος	25
3.5 Μελλοντικές Προκλήσεις Σχεδιασμού Συστήματος.....	29
3.6 Τρέχουσα Παγκόσμια αγορά για SoC.....	33
3.7 Μελλοντική χρήση των SoC.....	44
4 Ιστορική αναδρομή για τα LoC	45
4.1 Λειτουργικά μέρη του βιοαισθητήρα.....	49
4.2 Βιο-υποδοχείς.....	50
4.3 Μετατροπείς.....	52
4.4 Ηλεκτροχημικοί βιοαισθητήρες.....	53
4.5 Οπτικοί βιοαισθητήρες	53
4.6 Ακουστικοί βιοαισθητήρες	54
4.7 Θερμιδομετρικοί βιοαισθητήρες.....	54
5 Επιθυμητά χαρακτηριστικά και μελλοντική ανάπτυξη των βιοαισθητήρων	56
5.1 Πλαίσιο οπτικής ολοκλήρωσης.....	58
5.2 Φωτονικοί βιοαισθητήρες	59
5.3 Παγκόσμια αγορά για τους βιοαισθητήρες	62
6 Microfluidic εφαρμογές για βιοαισθητήρες.....	64
6.1 Πλατφόρμα μικρορευστονικής (microfluidics)	68

6.2 Μοριακές ανταλλαγές	69
6.3 Ανίχνευση	70
6.4 Η μετάβαση σε εφαρμογές.....	71
6.5 Η αγορά των LoC σήμερα	73
6.6 Μελλοντική ανάπτυξη	80
Συμπεράσματα	82
Βιβλιογραφία	84

Εικόνα 1: SoC της εταιρίας Qualcomm(χρήση σε κινητές συσκευές), στην πίσω όψη παρατηρούμε το BGA [224].	3
Εικόνα 2: το VereFlu™ Lab-on-Chip της εταιρίας Veredus Laboratories ανιχνεύει τη γρίπη των πτηνών H7N9 με εξαιρετικά μικρή ποσότητα όγκου υγρού δείγματος [227].	4
Εικόνα 3: Ψηφιακό ρολόι HamiltonPulsar "WristComputer"	10
Εικόνα 4:Ρολόι Microma με Intel 5810 CMOS chip	10
Εικόνα 5: Ηλεκτρονική αριθμομηχανή.....	11
Εικόνα6: Πηγές: Device Sales: Gartner, IDC Chip Sales: ARM, Wired Research	14
Εικόνα 7: Αρχιτεκτονική Samsung'sExynos 5 Dual [209]	39
Εικόνα 8: Πιθανή μελλοντική χρήση SoC σε ανθρώπινα όργανα [234]	44
Εικόνα 9: Αμπερομετρικός Βιοαισθητήρας Γλυκόζης	48
Εικόνα 10: Αρχή λειτουργίας του βιοαισθητήρα.....	49
Εικόνα 11 :Αλληλεπίδραση μεταξύ αντιγόνου – αντισώματος	50
Εικόνα 12: Βιο – υποδοχέας	51
Εικόνα 13: Σχηματική αναπαράσταση ενός (a) ηλεκτροδίου αμπερομετρικού ενζυμικού βιοαισθητήρα, (b) ενζυμικού βιοαισθητήρα οπτικής ίνας, (c) βιοαισθητήρα διάδοσης επιφανειακού ακουστικού κύματος και (d) ενζυμικού θερμοδότη [96]	52
Εικόνα 14:Συστοιχία βιοαισθητήρων ανίχνευσης γλυκόζης [99]	59
Εικόνα 15:Ανοσοαισθητήρας οπτικών ινών φθίνοντος κύματος [95]	59
Εικόνα 16: Τα κύρια πεδία έρευνας στην ανάπτυξη των φωτονικών βιοαισθητήρων που βασίζονται στην τεχνολογία πυριτίου [93]	60
Εικόνα 17: Η συνολική αγορά για τους βιοαισθητήρες σύμφωνα με το ποσοστό των εσόδων από κάθετες αγορές για το 2009 και 2016 [100].	62
Εικόνα 18: Η συνολική αγορά των βιοαισθητήρων από το 2009 και η πρόβλεψη των παγκόσμιων εσόδων από το 2012 έως το 2016 [100].	63
Εικόνα 19: Σχηματικό διάγραμμα ενός βιοαισθητήρα	64
Εικόνα 20: Μικρο-ροϊκά συστήματα για την οργάνωση, καλλιέργεια και ανάλυση ιστού σε μικροσυστήματα [131].	66
Εικόνα 21: Εφαρμοσμένα μικροσυστήματα που υλοποιούν τις τυπικές λειτουργίες ενός κυττάρου, από την καλλιέργεια μέχρι την επιλογή [131]	67
Εικόνα 22 (συνέχεια από Εικόνα 21): Εφαρμοσμένα μικροσυστήματα που υλοποιούν τις τυπικές λειτουργίες ενός κυττάρου, από την ενζυμική ή ωσμωτική διάσπαση μέχρι τη βιοχημική ανάλυση [131]	67

Εικόνα 23: Παράλληλες, σταθερές ροές σε δυαδικά υδατικά ρεύματα σε ένα μικροκανάλι (η μια ροή είναι χρωματισμένη)	70
Εικόνα 24: Εικόνες και σχήματα επιλεγμένων δοκιμών POC με βάση την μικρορευστομηχανική. (Α) i-STATsystem (Abbott), [152]. (Β) Epocsensor [214]. (C) Piccoloexpress [215], [200]. (D) DakariCD4 (DakariDiagnostics) [216], [178]. (Ε) τεστ μοριακών διαγνωστικών δοκιμών (Cepheid) [202],[217]. (F) AlereTriage ® MeterPro[218],[179]. (G) στάδια διαγνωστικών δοκιμών [180]. (H) point-of-care πλατφόρμα (ClarosDiagnostics), [219].....	78

Ευρετήριο πινάκων

Πίνακας 1: Εταιρίες κατασκευαστών-προμηθευτών SoC.....	34
Πίνακας 2: Σύγκριση προϊόντων εταιρίας Altera	35
Πίνακας 3: Σύγκριση προϊόντων εταιρίας Altera	36
Πίνακας 4: Σύγκριση προϊόντων εταιρίας Altera	36
Πίνακας 5: Χαρακτηριστικά Kintex ® UltraScale συσκευής της εταιρίας Xilinx	37
Πίνακας 6: Χαρακτηριστικά Virtex ® UltraScale συσκευής της εταιρίας Xilinx.....	38
Πίνακας 7: Σύγκριση προϊόντων της εταιρίας Xilinx σε σχέση με το μέγεθος του τρανζίστορ.....	39
Πίνακας 8: Σύγκριση χαρακτηριστικών κεντρικού επεξεργαστή των SoCπροϊόντων των σημαντικότερων εταιριών στη σημερινή αγορά [210]	40
Πίνακας 9: Σύγκριση χαρακτηριστικών εξωτερικών τμημάτων SoCπροϊόντων των σημαντικότερων εταιριών στη σημερινή αγορά [210]	42
Πίνακας 10:Σύγκριση πρόσθετων πληροφοριών SoCπροϊόντων των σημαντικότερων εταιριών στη σημερινή αγορά [210]	43
Πίνακας 11: Τεχνολογίες σχεδιασμού ολοκληρωμένων διαγνωστικών συσκευών Point of Care(POC) από επιλεγμένες εταιρείες μικρορευστομηχανικών. Προσαρμοσμένα από το [C. D. Chin, V. Linder and S. K. Sia, Lab Chip, 2007, 183–198.] με άδεια από το Royal SocietyofChemistry.....	74

Ευρετήριο διαγραμμάτων

Διάγραμμα 1: Configurable Logic Blocks (CLB) [231]	6
Διάγραμμα 2: Ο ολοένα αυξανόμενος αριθμός των τρανζίστορ σύμφωνα με το Νόμο του Moore	9
Διάγραμμα 3: Βασικά θέματα του system-on-a-chip σχεδιασμού	16
Διάγραμμα 4: Διαίρει κ βασίλευε άποψη για SoC σχεδιασμό	18
Διάγραμμα 5: Μία από κοινού σχεδιασμού μεθοδολογία λογισμικού-υλικού	20
Διάγραμμα 6: Πυκνότητα ισχύος (watt ανά cm ²) των μικροεπεξεργαστών Intel ® από τη δεκαετία του '80 μέχρι τα τέλη της δεκαετίας του '90	22
Διάγραμμα 7: Περίληψη της ετήσιας βελτίωσης λανθάνουσα κατάσταση και εύρους ζώνης των επεξεργαστών σε αντιπαράθεση με αυτή των μονάδων μνήμης [64].	22
Διάγραμμα 8: Transistor μεταβλητότητα μεταξύ των διαφόρων τεχνολογιών διαδικασίας. (α) Τυχείς διακυμάνσεις προσμίξεως προκαλούν (β) ακραίες μεταβολές συσκευής σε τάσεις κατωφλίου τρανζίστορ στο μέλλον [11]	23

1 Εισαγωγή

Κατά τα τελευταία δέκα χρόνια, καθώς τα ολοκληρωμένα κυκλώματα έγιναν ολοένα και πιο περίπλοκα και ακριβά, η βιομηχανία ημιαγωγών άρχισε να εισάγει νέα σχεδίαση και επαναχρησιμοποίηση μεθοδολογιών σχεδιασμού, με σκοπό την δημιουργία οικονομικών σε κόστος και αποδόσεις συστημάτων, που αναφέρονται συλλογικά ως System-on-Chip (SoC). Η βιομηχανία ημιαγωγών έχει κάνει εντυπωσιακές βελτιώσεις στον σχεδιασμό τέτοιων συστημάτων, ενώ για να συμβαδίσουν με τα επίπεδα της ολοκλήρωσης που διατίθενται, οι μηχανικοί σχεδιασμού έχουν αναπτύξει μεθόδους και τεχνικές, για να διαχειριστούν την αυξημένη πολυπλοκότητα που ενυπάρχει σε αυτά. Παρόλη την μαζική παραγωγή και ραγδαία προώθηση των SoC στην αγορά, κυρίως μέσω των smartphones και tablets, η ανάγκη για συνεχή ενσωμάτωση περισσότερων δυνατοτήτων σε αυτά έχει δημιουργήσει σοβαρά εμπόδια στους σχεδιαστές αρχιτεκτονικής συστημάτων, οι οποίοι προσπαθούν να εισάγουν ανελλιπώς νέους σχεδιασμούς και τρόπους βελτίωσης της ολοκλήρωσης των συστημάτων αυτών.

Παράλληλα έχουμε γίνει μάρτυρες μιας αξιοσημείωτης προόδου στην εξέλιξη των Lab-on-a-chip (LoC) συστημάτων και των εφαρμογών τους σε διάφορους τομείς, όπως στη βιοτεχνολογία, στη διάγνωση ασθενειών και στην ανίχνευση φαρμάκων μεταξύ άλλων. Η τεχνολογία των βιοαισθητήρων LoC έχει φτάσει πλέον σε υψηλά επίπεδα ωριμότητας και διάφορα εμπορικά προϊόντα κυκλοφορούν στην αγορά. Προβλήματα, ωστόσο, σταθερότητας, ευαισθησίας και μεγέθους έχουν περιορίσει τη γενική χρήση των οπτικών βιοαισθητήρων σε τομείς πραγματικών εφαρμογών. Οι ολοκληρωμένοι φωτονικοί βιοαισθητήρες που είναι βασισμένοι στην τεχνολογία πυριτίου θα μπορούσαν να λύσουν τέτοια προβλήματα, καθώς προσφέρουν έγκυρα διαγνωστικά εργαλεία με καλύτερη ευαισθησία, εξειδίκευση και αξιοπιστία, που θα μπορούσαν να βελτιώσουν την αποτελεσματικότητα των in-vivo και in-vitro διαγνωστικών.

Στην παρούσα διπλωματική εργασία, αρχικά στο κεφάλαιο 2, αναλύεται το θεωρητικό υπόβαθρο των σημαντικότερων εννοιών, ώστε να γίνουν αντιληπτοί οι όροι που παρουσιάζονται στα επόμενα κεφάλαια. Στη συνέχεια παρουσιάζεται μια ιστορική αναδρομή μέχρι και σήμερα για τα SoC, οι τρέχουσες και οι μελλοντικές τάσεις σχεδιασμού τους, καθώς και η παγκόσμια αγορά για αυτά στο κεφάλαιο 3. Ενώ στα επόμενα κεφάλαια, τα οποία αποτελούν ουσιαστικά και το δεύτερο σκέλος της εργασίας αυτής αναλύονται τα LoC από την αρχή δημιουργίας τους μέχρι και σήμερα, τα επιθυμητά χαρακτηριστικά και η μελλοντική ανάπτυξη των βιοαισθητήρων LoC, καθώς και οι πολλαπλές εφαρμογές τους, αλλά και τα οφέλη που παρουσιάζουν αυτοί στις μέρες μας.

2 Θεωρητικό Υπόβαθρο-Ορισμοί βασικών εννοιών

Στο κεφάλαιο αυτό γίνεται αναφορά σε κάποιες βασικές έννοιες, η γνώση των οποίων αποτελεί προϋπόθεση για τη σωστή κατανόηση της παρούσας διπλωματικής εργασίας. Ακολουθούν λοιπόν αναφορές στη θεωρία των System On a Chip (SoC), των FPGAs (Field Programmable Gate Arrays), των LabonaChip (LoC) και στις γλώσσες περιγραφής υλικού (HardwareDescriptionLanguages-HDL).

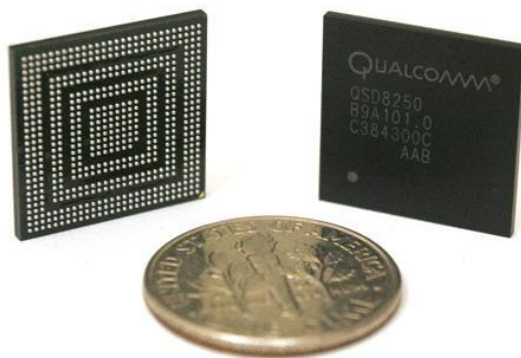
“Αξίζει πρώτα όμως να σημειωθεί ότι πολλές φορές, όπως έχει ήδη διαφανεί στο παρόν κείμενο, γίνεται χρήση των αγγλικών όρων για κάποιες έννοιες με στόχο την καλύτερη δυνατή κατανόησή τους, καθώς οι αντίστοιχοι ελληνικοί όροι είτε δεν είναι ευρέως χρησιμοποιούμενοι, είτε δεν υπάρχουν και οποιαδήποτε προσπάθεια μετάφρασής τους μπορεί να είχε μη επιθυμητά αποτελέσματα.”

2.1 Ενσωματωμένα συστήματα (embedded systems)

Ενσωματωμένο σύστημα είναι ένα σύστημα ειδικού σκοπού, το οποίο επιτελεί μία προκαθορισμένη εργασία και έχει ως βασικά χαρακτηριστικά του την ύπαρξη στο βασικό σώμα της αρχιτεκτονικής του ενός τουλάχιστον μικροελεγκτή, το μικρό φυσικό του μέγεθος, το χαμηλό κόστος και την ικανοποίηση διαφόρων ειδών αυστηρών περιορισμών, κυρίως χρονικών. Ο πυρήνας ενός ενσωματωμένου συστήματος αποτελείται από έναν τουλάχιστον μικροεπεξεργαστή ή μικροελεγκτή, ο οποίος είναι προγραμματισμένος έτσι ώστε να εκτελεί μία συγκεκριμένη software εφαρμογή με την κατάλληλη παραμετροποίηση. Αυτή η «εξειδίκευση» των ενσωματωμένων συστημάτων δίνει τη δυνατότητα στους σχεδιαστές τους να τα βελτιστοποιήσουν, έτσι ώστε να ικανοποιούνται οι προδιαγραφές τους, ενώ ταυτόχρονα να υπάρχουν κέρδη σε επίπεδο μεγέθους, κόστους, χρόνου εκτέλεσης ή κατανάλωσης ισχύος. Επίσης πολλές φορές υπάρχουν και οι λεγόμενοι real – time περιορισμοί (χρονικοί περιορισμοί για εκτέλεση σε πραγματικό χρόνο). Η γενική λοιπόν λογική πίσω από αυτά τα συστήματα είναι να εκτελούν σωστά και αποδοτικά την εφαρμογή για την οποία έχουν σχεδιαστεί. Όσον αφορά τώρα στις αρχιτεκτονικές οι οποίες χρησιμοποιούνται στο σχεδιασμό ενσωματωμένων συστημάτων, ενδεικτικά αναφέρεται ότι ορισμένες από αυτές είναι οι: **ARM**, **MIPS**, **PowerPC** και **X86**[220].

2.2 System on a chip (SoC)

Μία συνηθισμένη δομή ενός ενσωματωμένου συστήματος είναι το λεγόμενο SoC (system on a chip), όπου όλα τα στοιχεία του συστήματος ολοκληρώνονται σε ένα και μόνο chip. Ένα SoC περιέχει τόσο το απαιτούμενο για την εφαρμογή hardware (έναν τουλάχιστον μικροελεγκτή, διάφορα blocks μνήμης, κάποιες περιφερειακές μονάδες, στοιχεία για χρονισμό του κυκλώματος, buses για τη διασύνδεση των παραπάνω στοιχείων καθώς και διάφορα εξωτερικά interfaces –σε κάποιες περιπτώσεις- όπως USB, UART) όσο και το software που ελέγχει τον μικροεπεξεργαστή, τα περιφερειακά και τα διάφορα interfaces. Γενικά πάντως ο σχεδιασμός ενός SoC έχει ως στόχο την παράλληλη ανάπτυξη του υλικού και του λογισμικού [221].



Εικόνα 1: SoC της εταιρίας Qualcomm(χρήση σε κινητές συσκευές), στην πίσω όψη παρατηρούμε το BGA [224].

Ένα βασικό στοιχείο της διαδικασίας σχεδίασης ενός SoC είναι η προσομοίωσή του μέσω της οποίας ελέγχεται η σωστή και απρόσκοπτη λειτουργία του συστήματος. Για να συμβεί αυτό, το hardware «χαρτογραφείται» πάνω σε μία πλατφόρμα προσομοίωσης η οποία βασίζεται στη φιλοσοφία των FPGA (Field Programmable Gate Array), ενώ το software φορτώνεται στα blocks μνήμης που υπάρχουν στην εν λόγω πλατφόρμα. Με τον κατάλληλο προγραμματισμό μπορεί να γίνει έλεγχος σωστής λειτουργίας και debugging τόσο για το hardware όσο και για το software και μάλιστα πολύ κοντά στην πραγματική ταχύτητα λειτουργίας του συστήματος. Στη συνέχεια και αφού ολοκληρωθεί η φάση αυτή του ελέγχου, ακολουθεί η φάση της τοποθέτησης των διαφόρων δομικών μονάδων του υλικού στη σχεδιαστική επιφάνεια και η φάση της διασύνδεσης των μονάδων αυτών.

Μετά το πέρας και αυτού του σταδίου ο σχεδιαστής προχωράει στην κατασκευή του συστήματος –την ουσιαστική δηλαδή υλοποίησή του- με χρήση διαφόρων τεχνολογιών. Μία από αυτές είναι τα FPGAs, ενώ μία άλλη είναι η μέθοδος σχεδίασης ASICs (Application Specific Integrated Circuits) με χρήση στοιχείων κυρίως ψηφιακής λογικής [222]. Το chip συστήματος λοιπόν που παράγεται, περιλαμβάνει επεξεργαστές SoC και πολλά ψηφιακά περιφερειακά, ενώ η μορφή του αποτελείται από ένα πακέτο πλέγμα σφαιριδίων (Ball Grid Array package BGA) με άνω και κάτω συνδέσεις. Οι άνω συνδέσεις εξυπηρετούν τα membuses για πρόσβαση σε μνήμες NANDflash και DDR- τύπου RAM και οι κάτω συνδέσεις αποσκοπούν στην διασύνδεση με το board και κατ' επέκταση με τα περιφερειακά [223].

2.3 Lab on a chip (LoC)

Το Lab-on-a-chip (LoC) είναι μια συσκευή που ενσωματώνει μια ή περισσότερες εργαστηριακές λειτουργίες σε ένα ενιαίο τσιπ, με μέγεθος μόλις από μερικά χιλιοστά έως μερικά τετραγωνικά εκατοστά. Τα LoCs πραγματεύονται το χειρισμό των εξαιρετικά μικρών όγκων ρευστού της τάξεως των pico liters.



Εικόνα 2: το VereFluTM Lab-on-Chip της εταιρίας Veredus Laboratories ανιχνεύει τη γρίπη των πτηνών H7N9 με εξαιρετικά μικρή ποσότητα όγκου υγρού δείγματος [227].

Οι LoC συσκευές είναι ένα υποσύνολο των συσκευών Microelectromechanical systems (MEMS) και συχνά απαντώνται και ως "Micro Total Analysis Systems" (μTAS). Τα LoCs είναι στενά συνδεδεμένα με την μικρορευστομηχανική (microfluidics), η οποία περιγράφει κυρίως την φυσική, το χειρισμό και τη μελέτη των μικροσκοπικών ποσοτήτων υγρών. Ωστόσο, αυστηρά το Lab-on-a-Chip δηλώνει την εκτέλεση μίας ή πολλαπλών διεργασιών που πραγματοποιούνται στο εργαστήριο, σε ένα μόνο chip, ενώ τα μTAS πραγματεύονται την ενσωμάτωση ενός συνόλου από διαδικασίες εργαστηρίου για την εκτέλεση μιας χημικής ανάλυσης. Ο όρος "Lab-on-a-Chip" εισήχθη αργότερα, όταν αποδείχθηκε ότι οι τεχνολογίες μTAS είχαν ευρύτερη ισχύ και μόνο για τους σκοπούς της ανάλυσης [225],[226].

2.4 Βιοαισθητήρες

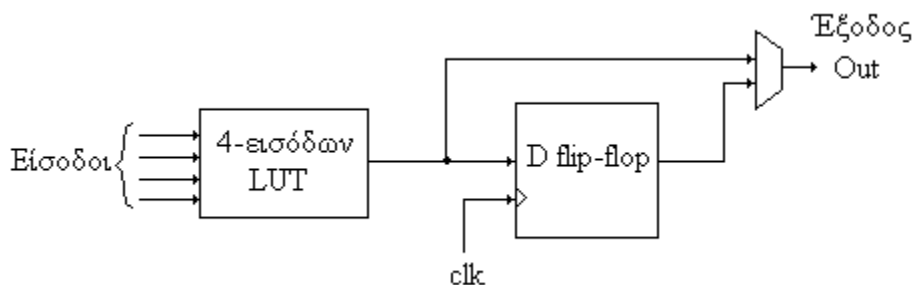
Ως βιοαισθητήρας ορίζεται μια ανεξάρτητη ολοκληρωμένη συσκευή, η οποία είναι ικανή να παρέχει συγκεκριμένη ποσοτική ή ημι-ποσοτική αναλυτική πληροφορία, χρησιμοποιώντας ένα βιολογικό στοιχείο αναγνώρισης (βιοχημικός υποδοχέας), το οποίο βρίσκεται σε άμεση επαφή με ένα στοιχείο μετατροπέα [228],[229].

2.5 Field Programmable Gate Array (FPGA)

Ένα FPGA είναι μία ημιαγώγιμη συσκευή η οποία περιλαμβάνει στοιχεία προγραμματιζόμενης λογικής καθώς και προγραμματιζόμενες διασυνδέσεις. Τα στοιχεία προγραμματιζόμενης λογικής μπορούν να προγραμματιστούν έτσι ώστε να παρουσιάζουν τη λειτουργικότητα απλών λογικών πυλών (and, or, xor, not) ή τη λειτουργικότητα περισσότερο σύνθετων συνδυαστικών συναρτήσεων όπως είναι η αποκωδικοποίηση (αποκωδικοποιητές), η άθροιση (αθροιστές) και άλλες μαθηματικές συναρτήσεις. Επίσης, στα στοιχεία αυτά περιλαμβάνονται πολλές φορές και στοιχεία μνήμης τα οποία είτε είναι απλά flip-flops, είτε είναι πλήρη blocks μνήμης. Όλα αυτά τα στοιχεία μπορούν να διασυνδεθούν σύμφωνα με τις απαιτήσεις της εφαρμογής την οποία καλούνται να υλοποιήσουν με τη βοήθεια της υπάρχουσας ιεραρχίας των προγραμματιζόμενων διασυνδέσεων. Αυτή η λειτουργικότητα θα μπορούσε να παρομοιασθεί με εκείνη ενός προγραμματιζόμενου breadboard[230].

Πιο συγκεκριμένα, η βασική αρχιτεκτονική που απαντάται σε ένα FPGA περιλαμβάνει μία διάταξη από λογικές δομικές μονάδες (CLBs –Configurable Logic Blocks) καθώς και κανάλια

διασύνδεσης. Μία τυπική λογική δομική μονάδα ενός FPGA αποτελείται από ένα τεσσάρων εισόδων LUT (Look-Up Table) και από ένα flip-flop όπως φαίνεται στο σχήμα που ακολουθεί.



Διάγραμμα1: Configurable Logic Blocks (CLB) [231]

Ένα n-bits LUT υλοποιείται με χρήση ενός πολυπλέκτη (multiplexer) ο οποίος έχει ως εισόδους σταθερές ενώ οι εισοδοί επιλογής του είναι οι εισοδοί του LUT (n τον αριθμό). Έτσι, ένα n-bits LUT μπορεί να κωδικοποιήσει οποιαδήποτε Boolean λογική συνάρτηση n-εισόδων με χρήση του πίνακα αλήθειας (truth table) που της αντιστοιχεί. Αυτός ο τρόπος αναπαράστασης λογικών συναρτήσεων είναι πολύ αποτελεσματικός ενώ πρέπει να σημειωθεί ότι στα FPGAs χρησιμοποιούνται 4-bits LUT. Στο σημείο αυτό γίνεται σαφές ότι ένα FPGA έχει εκ κατασκευής συγκεκριμένο αριθμό από LUTs και έτσι μόνο κυκλώματα τα οποία καλύπτονται από τους υπάρχοντες πόρους ενός δεδομένου FPGA μπορούν να «χαρτογραφηθούν» σε αυτό.

Επίσης, πρέπει να αναφερθεί ότι ένα από τα κύρια πλεονεκτήματα των FPGAs είναι το ότι υποστηρίζουν την πλήρη ή μερική αναδιαμόρφωση (reconfiguration) τους, παρέχοντας έτσι τη δυνατότητα αλλαγής της σχεδίασης «on-the-fly», κατά τη διάρκεια δηλαδή της εκτέλεσης. Κάτι τέτοιο είναι χρήσιμο, είτε γιατί μία τέτοιου είδους δυναμική αναδιαμόρφωση των στοιχείων μπορεί να αποτελεί αναπόσπαστο τμήμα της εφαρμογής, είτε γιατί μπορεί να απαιτείται για κάποια αναβάθμιση του συστήματος.

Σχετικά με τα είδη των επεξεργαστών που είναι διαθέσιμα για ένα FPGA υπάρχουν δύο κατηγορίες: οι hardwired επεξεργαστές και οι soft επεξεργαστές. Ένας hardwired επεξεργαστής είναι ένα προσχεδιασμένο κύκλωμα το οποίο εμπεριέχεται σε ένα FPGA. Αντίθετα, στην περίπτωση που το ζητούμενο είναι μεγαλύτερη ευελιξία είναι προτιμότερη η χρήση ενός soft επεξεργαστή ο οποίος επί της ουσίας υπάρχει ως κώδικας γραμμένος σε κάποια γλώσσα περιγραφής υλικού (hardware description language) όπως η Verilog ή η VHDL. Ένα από τα πλεονεκτήματα αυτής της προσέγγισης είναι ότι οι διαθέσιμοι πόροι ενός FPGA καταναλώνονται από επεξεργαστές μόνο όταν οι τελευταίοι είναι απαραίτητοι ενώ έτσι παρέχεται η δυνατότητα για την ύπαρξη πολλαπλών επεξεργαστών σε ένα FPGA. Στην εργασία

αυτή έχει χρησιμοποιηθεί ο Micro Blaze ένας 32-bit επεξεργαστής στον οποίο θα γίνει λεπτομερής αναφορά στο κεφάλαιο 3. Επιπλέον, πρέπει να τονισθεί ότι, σε αυτού του είδους τις υλοποιήσεις, δίνεται η δυνατότητα στο σχεδιαστή να συμπεριλάβει παράλληλα με κάποιον επεξεργαστικό πυρήνα και δικά του modules, δηλαδή δομικές μονάδες εκφρασμένες σε μία γλώσσα περιγραφής υλικού, οι οποίες μπορεί να συνδέονται μεταξύ τους αλλά και με τον ίδιο τον επεξεργαστή. Τα modules παρέχουν μία συγκεκριμένη λειτουργικότητα στο όλο σύστημα. Μπορεί για παράδειγμα να υλοποιούν ένα διακριτό τμήμα του και να επαναχρησιμοποιηθούν σε αυτό, όπου κάτι τέτοιο κρίνεται αναγκαίο [203],[231].

2.6 Γλώσσες Περιγραφής Υλικού (HDL- Hardware Description Languages)

Οι γλώσσες περιγραφής υλικού (HDL – hardware description languages) προέκυψαν για να καλύψουν την ανάγκη των σχεδιαστών ψηφιακών συστημάτων για μία «πρότυπη γλώσσα» περιγραφής ψηφιακών κυκλωμάτων. Η ανάγκη αυτή προέκυψε εύλογα εάν κανείς λάβει υπ’ όψιν τη ραγδαία εξέλιξη των ψηφιακών κυκλωμάτων. Από τα πρώιμα ψηφιακά κυκλώματα που υλοποιούνταν με λυχνίες κενού και τρανζίστορς μέχρι την εφεύρεση των ολοκληρωμένων κυκλωμάτων (IC – Integrated Circuits) όπου πολλές λογικές πύλες μπορούσαν τοποθετηθούν σε ένα chip η πρόοδος της τεχνολογίας ήταν τεράστια. Αλλά και στο επίπεδο των ICs η τεχνολογία δεν έμεινε στάσιμη αλλά με τη βελτίωση διαφόρων μικροηλεκτρονικών τεχνικών έγινε εφικτή η ολοκλήρωση μεγαλύτερου αριθμού πυλών σε ένα chip. Έτσι από τα SSI (Small Scale Integration – μικρής κλίμακας ολοκλήρωσης) ICs όπου το κάθε chip αριθμούσε μερικές μόνο πύλες, οι τεχνολογικές εξελίξεις οδήγησαν μέσω των MSI (Medium Scale Integration – μεσαίας κλίμακας ολοκλήρωσης) ICs στα LSI (Large Scale Integration – μεγάλης κλίμακας ολοκλήρωσης) ICs στα οποία χιλιάδες λογικές πύλες μπορούσαν να τοποθετηθούν σε ένα chip.

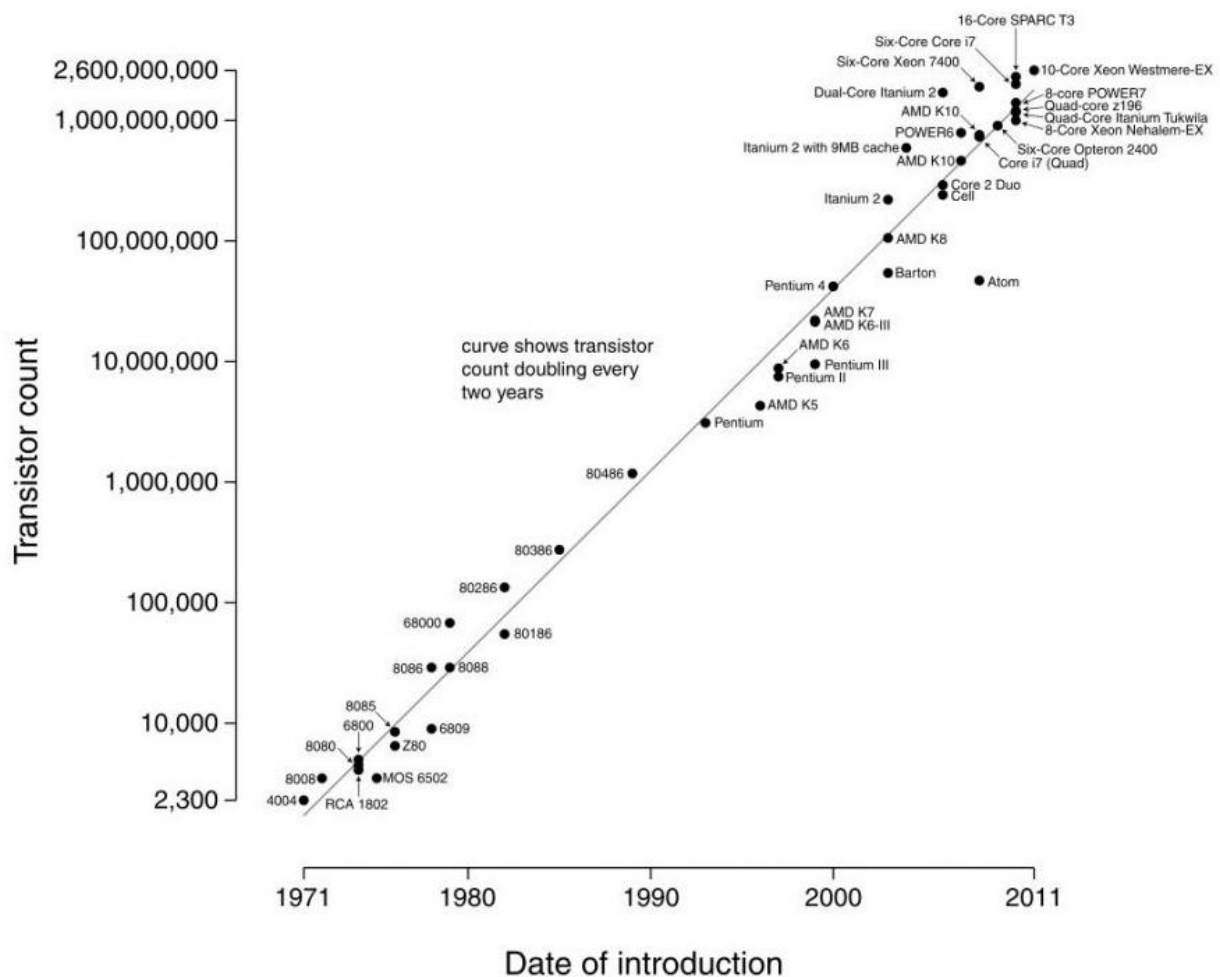
Σε αυτό ακριβώς το στάδιο άρχισαν να αναπτύσσονται οι τεχνικές CAD (Computer-Aided Design) μέσω των οποίων γινόταν εφικτή η αυτοματοποίηση της όλης διαδικασίας. Παρόλα αυτά ο έλεγχος ορθής λειτουργίας των κυκλωμάτων εξακολουθούσε να γίνεται σε breadboard ενώ το layout (κυκλωματικό διάγραμμα) σχεδιάζοταν στο χέρι. Στη συνέχεια όμως, με τη γένεση της VLSI (Very Large Scale Integration – πολύ μεγάλης κλίμακας ολοκλήρωσης) τεχνολογίας άρχισαν να εμφανίζονται προγράμματα που αυτοματοποιούσαν και τη διαδικασία παραγωγής layout. Η φιλοσοφία που κυριαρχούσε στη σχεδίαση ήταν η δημιουργία αρχικά των κυριότερων και απλούστερων στοιχειωδών δομικών μονάδων από τις οποίες προέκυπταν στη συνέχεια

blocks (δομικές μονάδες) υψηλότερου επιπέδου. Φυσικά αυτά τα κυκλώματα περνούν από έναν προσομοιωτή για τον έλεγχο της ορθής λειτουργίας τους προτού κατασκευασθούν [232].

Σε αυτό το άκρως απαιτητικό και εξελισσόμενο τοπίο οι γλώσσες περιγραφής υλικού έδωσαν τη δυνατότητα στον σχεδιαστή να περιγράφει μέσω αυτών τη λειτουργικότητα του κυκλώματός του, τη διάταξή του καθώς και κάποια τεστ που επαληθεύουν την ορθή λειτουργία του μέσω προσομοίωσης. Μία HDL λοιπόν αποτελεί μία έκφραση (σε μία τυπική και συγκεκριμένων προδιαγραφών μορφή κειμένου) της συμπεριφοράς ή/και της κυκλωματικής διάταξης ενός συστήματος. Σε αντίθεση με μία software γλώσσα προγραμματισμού, μία HDL περιλαμβάνει στην σύνταξή της και στη σημασιολογία της σαφείς συμβολισμούς για την έκφραση του χρόνου και του ταυτοχρονισμού που είναι δύο εγγενή γνωρίσματα του hardware. Γενικά πάντως, οι γλώσσες περιγραφής υλικού χρησιμοποιούνται για τη σχεδίαση δύο ειδών συστημάτων. Το πρώτο είδος συστήματος είναι ένα κύκλωμα ψηφιακής λογικής το οποίο είναι επακριβώς καθορισμένο – π.χ όπως ένας επεξεργαστής- για το οποίο η HDL περιγράφει τη συμπεριφορά του ενώ ο τελικός στόχος είναι η υλοποίηση αυτού σε ένα chip πυριτίου. Η δεύτερη κατηγορία συστημάτων –η οποία και αφορά αυτή την εργασία- αποτελείται από τις λεγόμενες προγραμματιζόμενες λογικές συσκευές (programmable logic devices) όπως τα FPGAs. Στο σημείο αυτό πρέπει να αναφερθεί ότι οι πιο δημοφιλείς γλώσσες περιγραφής υλικού είναι οι εξής δύο: η VerilogHDL και η VHDL (VHSICHDL- Very High Speed Integrated Circuits HDL) [203].

3 Ιστορική αναδρομή για τα SoC

Το κυρίαρχο υλικό για την κατασκευή υπολογιστών ήταν το τρανζίστορ πυριτίου το οποίο εξακολουθεί να είναι και σήμερα στο επίκεντρο της εποχής των υπολογιστών με προϊόντα όπως τα smartphone και tablet. Η αυξανόμενη επιτυχία του τρανζίστορ, ωστόσο, είναι αρκετά διαφορετική για τα νεώτερα καταναλωτικά προϊόντα από ό,τι ήταν στο παρελθόν. Η συχνότητα (clock-speed) ήταν η κύρια μέτρηση στην εποχή του προσωπικού υπολογιστή (PC) και η κεντρική μονάδα επεξεργασίας (CPU) ήταν το κύριο τσιπ που οδήγησε σε σημαντική πρόοδο στην τεχνολογία των ημιαγωγών για δεκαετίες. Ο παράγοντας φόρμας-μορφής δεν ήταν ένας από τους κύριους παράγοντες επηρεασμού και δεν υπήρχε τόσο μεγάλη προσπάθεια για την ενσωμάτωση της λειτουργικότητας σε επίπεδο συστήματος, είτε σε chip (System-on-Chip), είτε σε πακέτο (System-in-Package). Το διάγραμμα 2 δείχνει ότι τα τελευταία 40 χρόνια, έχουμε τη δυνατότητα να ενσωματώσουμε περίπου ένα εκατομμύριο φορές περισσότερα τρανζίστορ σε ένα τσιπ (διατηρώντας το Νόμο του Moore [55] [56] [73]).



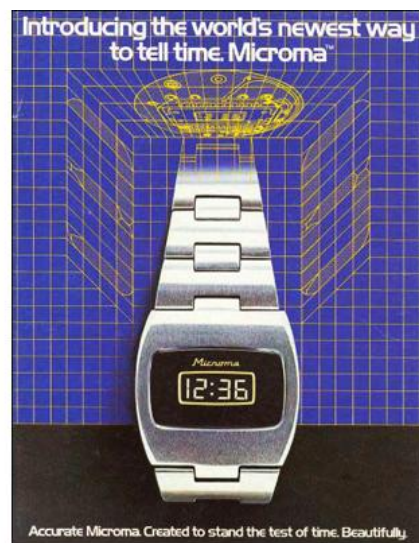
Διάγραμμα 2: Ο ολοένα αυξανόμενος αριθμός των τρανζίστορ σύμφωνα με το Νόμο του Moore

Η πρώτη απόπειρα εμφάνισης του SoC παρουσιάστηκε στο ρολόι-υπολογιστής καρπού “Hamilton Pulsar” το 1970. Το 1972-73 η Microma και η Seiko παρουσίασαν τις οθόνες χαμηλής κατανάλωσης ισχύος υγρών κρυστάλλων (LCD), οι οποίες επέκτειναν κατά σημαντικό βαθμό τη διάρκεια ζωής της μπαταρίας.



Εικόνα 3: Ψηφιακό ρολόι HamiltonPulsar "WristComputer"

Το πρώτο πραγματικό όμως SoC, εμφανίστηκε σε ένα ρολόι της Microma το 1974 όταν ο Peter Stoll, σχεδιαστής του , ενσωμάτωσε δρομολογητές τρανζίστορ LCD μαζί με λειτουργίες χρονισμού σε ένα μόνο chip (Intel 5810 CMOS). Η εταιρία TI που παρουσίασε το 1976 ένα ρολόι LCD με ένα μόνο chip και κόστος κάτω των \$20, ξεκίνησε διαμάχη με την Timex και δεκάδες άλλες εταιρίες κατασκευής ημιαγωγών οι οποίες είχαν εισαχθεί στη αγορά εκείνο τον καιρό.



Εικόνα 4:Ρολόι Microma με Intel 5810 CMOS chip

Η National και η TI ήταν οι κυρίαρχοι στην αγορά της επακόλουθης εφαρμογής του SoC, την ηλεκτρονική αριθμομηχανή, αλλά και οι δύο εγκατέλειψαν αυτή την κατασκευή χαμηλού-κόστους προϊόντων σε ασιατικούς προμηθευτές όταν οι τιμές έπεσαν κάτω από \$10. Πολλοί ASIC (**A**pplication-**s**pecific **i**ntegrated **c**ircuit) πωλητές εισήλθαν στο τοπίο εκμετάλλευσης των δυνατοτήτων του SoC ,την δεκαετία του 1990, με την ενσωμάτωση μικροελεγκτών και επεξεργαστών ψηφιακού σήματος (DSPs) σε επίπεδο-συστήματος chip, το οποίο επέτρεψε την εμφάνιση παιχνιδιών χειρός, επεξεργασίας της ομιλίας, επικοινωνίας δεδομένων και περιφερειακών προϊόντων για PC[204].



Εικόνα 5: Ηλεκτρονική αριθμομηχανή

Με την πάροδο του χρόνου ο παράγοντας-μορφή, το κόστος και η ισχύς, για μια συγκεκριμένη λειτουργία ήταν και είναι πλέον κρίσιμοι οδηγοί στους υπολογιστές, στην αγορά κινητής τηλεφωνίας και σε ότι με τη σειρά του έχει αυξήσει τη σημασία στην on-chip ολοκλήρωση ενός λειτουργικού υλικού (π.χ. διαχείριση της ενέργειας , της πληροφορικής, ήχου / βίντεο , γραφικά , GPS και ραδιόφωνο). Αυτή η “μετατόπιση” από chip κυρίως με βάση την απόδοση σε chip με βάση περιορισμούς ισχύος (mostly performance-centric chips to mostly power-constrained chips) και η επικέντρωση στη μείωση του κόστους και την αύξηση της ενσωμάτωσης σε επίπεδο συστήματος, άρχισε να διαταράσσει το παραδοσιακό τοπίο ημιαγωγών. Η τεχνολογία SoC έχει χρησιμοποιηθεί από πολλαπλούς πωλητές και εταιρίες για πάνω από μια δεκαετία.

Συγκεκριμένα, από την εμφάνιση των ανεξάρτητων ιδρυτικών εταιριών ως τα τέλη της δεκαετίας του 1980 και τις αρχές της δεκαετίας του 1990, η βιομηχανία ημιαγωγών έχει υποδιαιρεθεί σε τρεις μεγάλες οντότητες – Ιδρυτικές εταιρίες κατασκευής ολοκληρωμένων συστημάτων (π.χ. Intel , AMD (προ-2009) και Samsung), Εταιρίες “Fabless” (π.χ. Apple,

Qualcomm, Broadcom, NVIDIA) και Ιδρυτικές οι οποίες παράγουν chips για τις εταιρίες “Fabless” (π.χ. TSMC, UMC, Samsung, Global foundries, Xilinx).

Ιστορικά, η Intel και η AMD επικεντρώνονται στην παραγωγή CPU που βασίζονται σε τσιπ (π.χ. Core και Athlon), ενώ η Nvidia επικεντρώνεται στην παραγωγή αυτόνομου τσιπ γραφικών (GPU) για PC και server αγορές. Οι υπόλοιποι ανταγωνιστές σε αυτούς τους τομείς έχουν χρησιμοποιήσει και αυτοί κάποια μορφή on-chip ολοκλήρωσης συστημάτων (SoC) για να καλύψουν τις ποικίλες ανάγκες των αντίστοιχων αγορών τους. Όπως είδαμε και παραπάνω ο πιο γενικός ορισμός ενός SoC είναι η ενσωμάτωση on-chip μιας ποικιλίας των λειτουργικών τμημάτων του υλικού, για να ταιριάζουν σε μια συγκεκριμένη εφαρμογή του προϊόντος. Ένα SoC μπορεί έτσι να είναι τόσο απλό όσο ένα βασικό τσιπ σύνδεσης, η οποία συνδυάζει κάποια μικτά σήματα και ψηφιακά κυκλώματα. Ένα πιο σύνθετο SoC μπορεί να περιλαμβάνει την ενσωμάτωση on-chip της μονάδας επεξεργαστή εφαρμογών (APU) και της μονάδας επεξεργασίας γραφικών (GPU). Ακόμη, ένα πιο λειτουργικό SoC μπορεί να ενσωματώσει περαιτέρω διάφορα άλλα στοιχεία υλικού (π.χ. επεξεργαστής εικόνας, αποκωδικοποιητής ήχου και βίντεο, modem). Αυτή η δυνατότητα που επιτρέπει την συνεχή και διαρκή ενσωμάτωση διαφορετικών λειτουργιών σε ένα τσιπ, είχε και έχει ως αποτέλεσμα την ταχύτατη εξέλιξη της τεχνολογίας του SoC. Ξεκινώντας από την υποστήριξη για ένα απλό σε χαρακτηριστικά τηλέφωνο, σε ένα smartphone και μεταγενέστερα σε έναν υπολογιστή tablet. Η εταιρία Qualcomm ξεκίνησε το σχεδιασμό chip για την αναπτυσσόμενη αγορά σύνδεσης με την έλευση της κινητής τηλεφωνίας και του διαδικτύου. Η εταιρία Nvidia ήρθε στο φως ως κατασκευαστής αυτόνομου τσιπ γραφικών. Με την πάροδο του χρόνου, κάθε μία από αυτές τις εταιρείες ανταποκρίθηκαν στην εξελισσόμενη τάση της τεχνολογίας και έχτισαν τις αρχικές επιτυχίες τους, καθώς εγκαθιστούσαν στα τσιπ τους όλο και υψηλότερα επίπεδα λειτουργικής ενσωμάτωσης. Ως αποτέλεσμα, η Qualcomm εξέλιξε τα προϊόντα της (από αυτόνομο τσιπ σύνδεσης) με την προσθήκη ενός επεξεργαστή εφαρμογών (Krait μέσω άδειας ARM), μιας GPU (Adreno μέσω AMD Imageon εξαγοράς) και μιας μονάδας διαχείρισης ισχύος. Οι ναυαρχίδες των προϊόντων της Qualcomm (Snapdragon family) περιλαμβάνουν τώρα όλα αυτά τα στοιχεία τα οποία τα καθιστούν ιδιαίτερα λειτουργικά προϊόντα κινητής τηλεφωνίας με SoC.

Ομοίως, η Nvidia εξελίχθηκε (από μια εταιρεία κατασκευής αυτόνομου τσιπ γραφικών) με την προσθήκη ενός εφαρμοσμένου πυρήνα (μέσω άδειας ARM) και ενός μπλοκ σύνδεσης (μέσω Icera εξαγοράς). Η Nvidia προσφέρει τώρα εξαιρετικά ολοκληρωμένο SoC για κινητό (Tegra family) το οποίο τροφοδοτεί πολλαπλούς υπολογιστές tablet. Μόλις πριν από λίγα χρόνια, η Apple η οποία δεν ήταν καν στον τομέα σχεδιασμού τσιπ τηλεφωνίας άρχισε να σχεδιάζει τα

δικά της τσιπ βασισμένα σε SoC (A- family), χρησιμοποιώντας έναν επεξεργαστή εφαρμογών (μέσω άδειας ARM) και έναν επεξεργαστή γραφικών (μέσω άδειας από, Imagination Technologies). Ομοίως, η Samsung έχει επίσης αποκτήσει και αυτή όλα τα δομικά στοιχεία για την κατασκευή SoC και ακόμη θα επεκτείνει αυτή την τάση στα server chips.

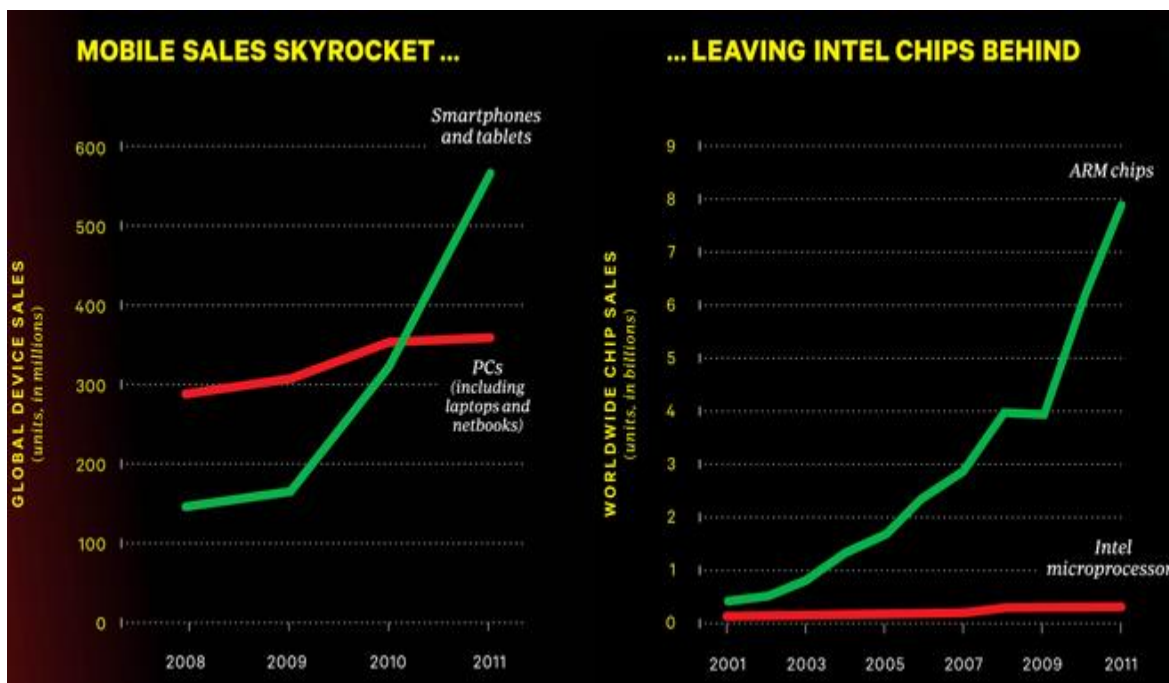
Μια ένδειξη της αυξανόμενης επιρροής του SoC είναι και η τάση ενοποίησης του κλάδου. Η Apple εξαγόρασε την εταιρία κατασκευής ημιαγωγών PA Semi, με αποτέλεσμα να μπορεί να σχεδιάζει πλέον το δικό επεξεργαστή εφαρμογών [205]. Ομοίως η Qualcomm απέκτησε πρόσφατα την Atheros προκειμένου να ενισχύσει την ασύρματη σουίτα συνδεσιμότητάς της και την Summit Technology για να βελτιώσει την ικανότητα διαχείρισης ενέργειάς της. Η Nvidia απέκτησε την Icera για να ενισχύσει την προσφορά σύνδεσής της και η Intel απέκτησε την Infineon Wireless για να πάρει μέρος στην αγορά της συνδεσιμότητας βασικής ζώνης.

Είναι ενδιαφέρον να σημειωθεί το γεγονός ότι τα κινητά τηλέφωνα σήμερα έχουν περισσότερη υπολογιστική ισχύ από ότι είχε η NASA για την πρώτη προσγείωση στο φεγγάρι. Το εσωτερικό αυτών των κινητών συσκευών δεν είναι σαν τους προσωπικούς υπολογιστές (PC) ή τους φορητούς υπολογιστές (Laptop) που έχουν μια συνηθισμένη CPU (κεντρική μονάδα επεξεργασίας) και δεκάδες άλλα τσιπ υποστήριξης. Ο εγκέφαλος και η καρδιά του κινητού τηλεφώνου (smartphone) σήμερα είναι ένα ενιαίο τσιπ, το SoC.

Το smartphone προσέφερε την πρώτη σημαντική πλατφόρμα που η τεχνολογία SoC μπορεί να αποδείξει τις δυνατότητές της και να θέσει το SoC σε πορεία σύγκρουσης με την αυτόνομη CPU. Στα smartphone απαντάται on-chip ολοκλήρωση πολύ περισσότερο από ότι σε ένα αυτόνομο desktop. Αξιοποιώντας τα ειδικά λειτουργικά μπλοκ παρουσιάζονται αρκετά πλεονεκτήματα έναντι των πυρήνων γενικής επεξεργασίας σκοπού. Αυτά τα τμήματα μπορούν να λειτουργούν σε χαμηλότερες συχνότητες, ενώ παρέχουν υψηλότερη απόδοση σε επίπεδο συστήματος και καταναλώνουν πολύ χαμηλότερη ισχύς σε επίπεδο συστήματος. Επιπλέον, με τη μετακίνηση περισσότερων λειτουργιών στο hardware, το SoC επιτρέπει χρήση ελαφρύ λογισμικού που οδηγεί σε χαμηλότερη κατανάλωση ενέργειας σε επίπεδο συστήματος. Η χρήση ειδικών πυρήνων επιτρέπει στο smartphone να ενεργοποιήσει μόνο συγκεκριμένα τμήματα για συγκεκριμένες εργασίες, ενώ ένας γενικός πυρήνας θα πρέπει να είναι όλη την ώρα ανοικτός, ανεξάρτητα από την εργασία που εκτελείται. Ένα SoC επομένως προσαρμόζεται πολύ καλύτερα στα κινητά τηλέφωνα απ' ότι μια αυτόνομη CPU.

Η ραγδαία αυτή τάση ανάπτυξης του SoC έδωσε σημαντικό πλεονέκτημα στους πρωτοπόρους σ' αυτή την τεχνολογία (ARM Holdings plc) έναντι των κατεστημένων φορέων όπως η Intel. Παράλληλα βέβαια όπως γίνεται αντιληπτό από τα παραπάνω η τεχνολογία αυτή καθ' αυτή έχει

ωφεληθεί σε μεγάλο βαθμό από την ταχεία εξέλιξη και ζήτηση των smartphones στα οποία η Intel δεν ήταν σε θέση να διεισδύσει στην αγορά για τα πρώτα πέντε έτη (έως το 2012). Επιπροσθέτως με την εισαγωγή του iPad καθώς και με την επακόλουθη ανάπτυξη των tablet στην αγορά στερεοποιήθηκε περαιτέρω η τάση αυτή.



Εικόνα6: Πηγές: Device Sales: Gartner, IDC Chip Sales: ARM, Wired Research

Οι απαιτήσεις σήμερα στα κινητά τηλέφωνα είναι τεραστίων διαστάσεων. Ξεκίνησαν ικανά για απλές εργασίες (Ομιλίας, SMS, email) και τώρα περιλαμβάνουν δυνατότητες και για φωτογραφίες, μουσική, βίντεο συνεχούς ροής, GPS, μέχρι και τεχνητή νοημοσύνη (Apple Siri / Android Robin) συνδυάζοντάς τα όλα ταυτόχρονα.

Παρ' όλα αυτά η ταχεία ανάπτυξη των προϊόντων κινητής τηλεφωνίας αποδεικνύει ότι είναι όντως τα τελευταία ο καταλύτης για αυτή την πολλά υποσχόμενη τεχνολογία. Κατά τα τελευταία πέντε χρόνια, η τεχνολογία SoC έχει μετακινηθεί από το να είναι στο επίκεντρο των smartphones στο να δοθεί η δυνατότητα να εγκαθιδρυθεί σε tablets και σε φορητούς υπολογιστές , όπως τα ultrabooks.

Με την έλευση των smartphones και tablets, το πεδίο της πληροφορικής έχει αρχίσει να μετατοπίζεται κατά τέτοιον τρόπο ώστε η συνολική εμπειρία του χρήστη να γίνεται ένα κρίσιμο σημείο αναφοράς, ανεξάρτητο της πρωτογενούς απόδοσης της υποκείμενης τεχνολογίας. Το iPhone της Apple και το iPad είναι κάποια μεγάλα παραδείγματα αυτής της μετατόπισης καθώς και οι δύο συσκευές προσφέρουν μια άκρως ικανοποιητική εμπειρία για το χρήστη. Τα χαρακτηριστικά αυτών των συσκευών ενισχύουν συλλογικά την εμπειρία του χρήστη, ο οποίος

παρατηρεί εξαιρετική απόδοση γραφικών, ασύρματη συνδεσιμότητα, μεγάλη διάρκεια ζωής της μπαταρίας και ποικίλες εφαρμογές οθόνης αφής. Στο στάδιο εξέλιξης που βρισκόμαστε δεν μπορούν να προσφέρουν τις ταχύτερες επιδόσεις του υπολογιστή, αλλά είναι απαίτηση του μέσου καταναλωτή να είναι γρήγορα και να προσφέρουν μια πολύ ανώτερη εμπειρία χρήστη. Το iPad αποτελεί την πρώτη, από μια μεγάλη σειρά προϊόντων εποχής μετα-PC. Καινοτομίες, όπως το Transformer (Asus), το Surface (Microsoft), το Nexus (Google), το MacBook Air (Apple) και το Ultrabook (Intel) αποσκοπούν επίσης στον επαναπροσδιορισμό υπολογιστών για την εξέλιξη του κινητού.

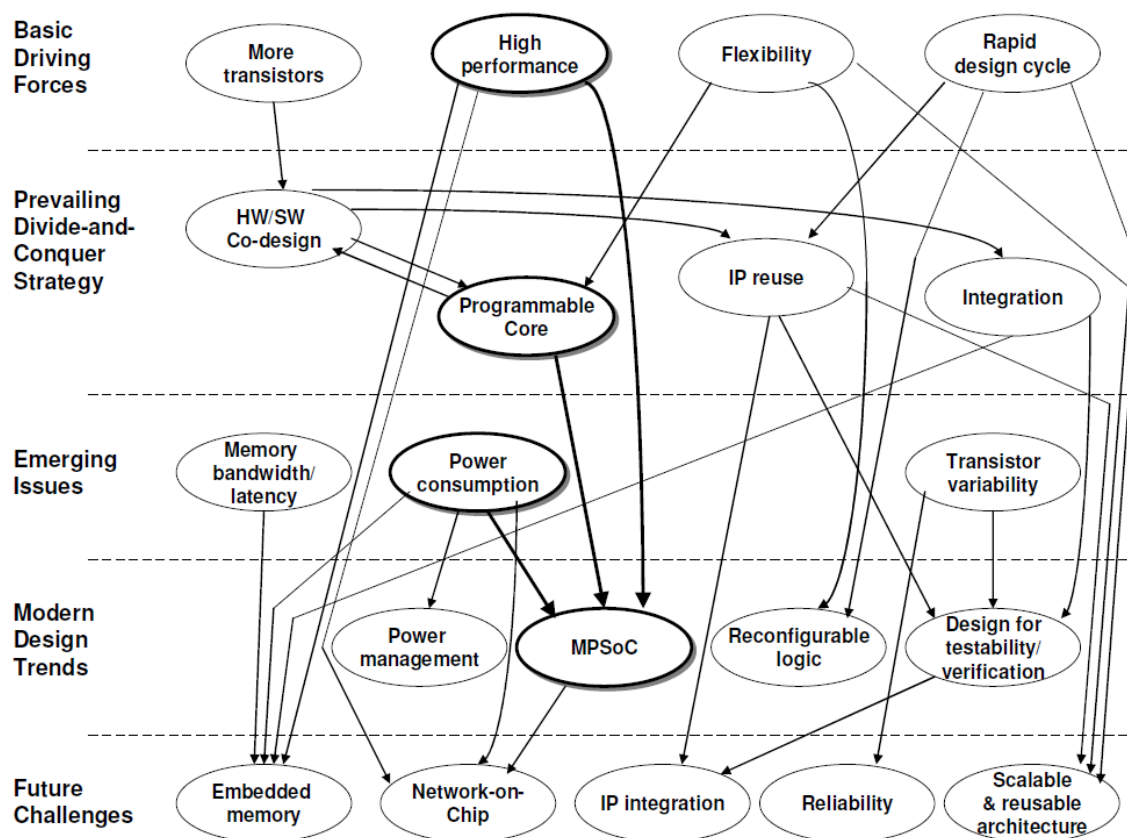
Το κλειδί της επιτυχίας των πρώτων προϊόντων μετα-PC όπως το iPad είναι το γεγονός ότι έχουν σχεδιαστεί απ' εξ' αρχής, χωρίς λογισμικό ή υλικό που είχε ήδη χρησιμοποιηθεί στους υπολογιστές. Στην τελευταία περίπτωση, καινοτομία θα έπρεπε να αναπτυχθεί γύρω από την τεχνολογία του υλικού συγκρατήσεως του πυριτίου για την υψηλότερη και αυτόνομη απόδοση στους επεξεργαστές (CPUs) αξιοποιώντας την πληθώρα των λογικών τρανζίστορ και τα ακόμη πιο περίπλοκα στρώματα του λογισμικού, προκειμένου να αξιοποιηθεί η αφθονία της χωρητικότητας μνήμης. Αντιθέτως, τα νέα προϊόντα χρησιμοποιούν υλικό με άκρως υψηλό περιορισμό ισχύος (highly power constrained hardware) και πολύ ελαφρύ λογισμικό για την εκπλήρωση ειδικών εργασιών (π.χ. αποκωδικοποιητής βίντεο για την "οδήγηση" της οθόνης). Προκειμένου να παραχθούν λοιπόν αποτελεσματικά δυνατά συστήματα για την κινητή τηλεφωνία παγκοσμίως, είναι κρίσιμο να μετατοπιστεί το περισσότερο μέρος του υλικού (hardware) σε καλύτερη αξιοποίηση ενός ελαφριού λογισμικού (lean software) [206].

3.1 Τρέχουσες τάσεις και προκλήσεις για SoC Αρχιτεκτονικούς Σχεδιασμούς

Η επιτυχία του SoC, εξαρτάται από μια καλά συντονισμένη προσέγγιση ολοκλήρωσης των πολλαπλών τμημάτων κατασκευής του, όπως η συσκευή, ο σχεδιασμός και η εφαρμογή. Από προοπτική συσκευής, η ταχεία βελτίωση της τεχνολογίας VLSI επιτρέπει την ενσωμάτωση των δισεκατομμύρια τρανζίστορ σε ένα μόνο chip, έτσι ένα ευρύ φάσμα λειτουργιών είναι εφικτό να συνδυαστούν σε ένα chip. Από τη σκοπιά εφαρμογής, πολυάριθμες και εξαιρετικά επιτυχημένες εφαρμογές έχουν εντοπιστεί, οι οποίες μπορούν να κάνουν πλήρη χρήση λειτουργιών που παρέχονται από ένα μόνο chip. Ενώ από τη σκοπιά του σχεδιασμού, με την αύξηση της ανάγκης για πιο ενσωματωμένη συσκευή, ο σχεδιασμός του συστήματος γίνεται πιο σύνθετος και ολοένα και πιο απαιτητικός. Όπως είναι λοιπόν αντιληπτό, με την πάροδο του χρόνου νέες προσεγγίσεις θα χρειαστούν για την αντιμετώπιση αυτών των προκλήσεων. Ως εκ τούτου θα αναλύσουμε

διάφορες νέες στρατηγικές σχεδιασμού, οι οποίες αντιπροσωπεύουν τις τρέχουσες τάσεις του σχεδιασμού για την αντιμετώπιση των ζητημάτων που ανακύπτουν.

Νέες απαιτήσεις για τις επιδόσεις, την κατανάλωση ενέργειας, και τον σύντομο κύκλο σχεδιασμού, απαιτούν να επανεξετάσουμε ορισμένες θεμελιώδεις αρχές σχεδιασμού. Για παράδειγμα, μία από τις βασικές προκλήσεις είναι το πώς μπορούμε να διατάξουμε πολλαπλό αριθμό transistor ώστε να πετύχουμε μια επιθυμητή κατανάλωση ενέργειας. Ενώ μια άλλη πρόκληση είναι ότι, προκειμένου να ανταποκριθεί στις συνεχώς αυξανόμενες απαιτήσεις σε εφαρμογές πολυμέσων, το SoC πρέπει να παρέχει λειτουργική ευελιξία, καθώς και δυνατότητα επεξεργασίας [21] [25] [36].



Διάγραμμα 3: Βασικά θέματα του system-on-a-chip σχεδιασμού

Στο παραπάνω διάγραμμα παρατηρούμε ότι:

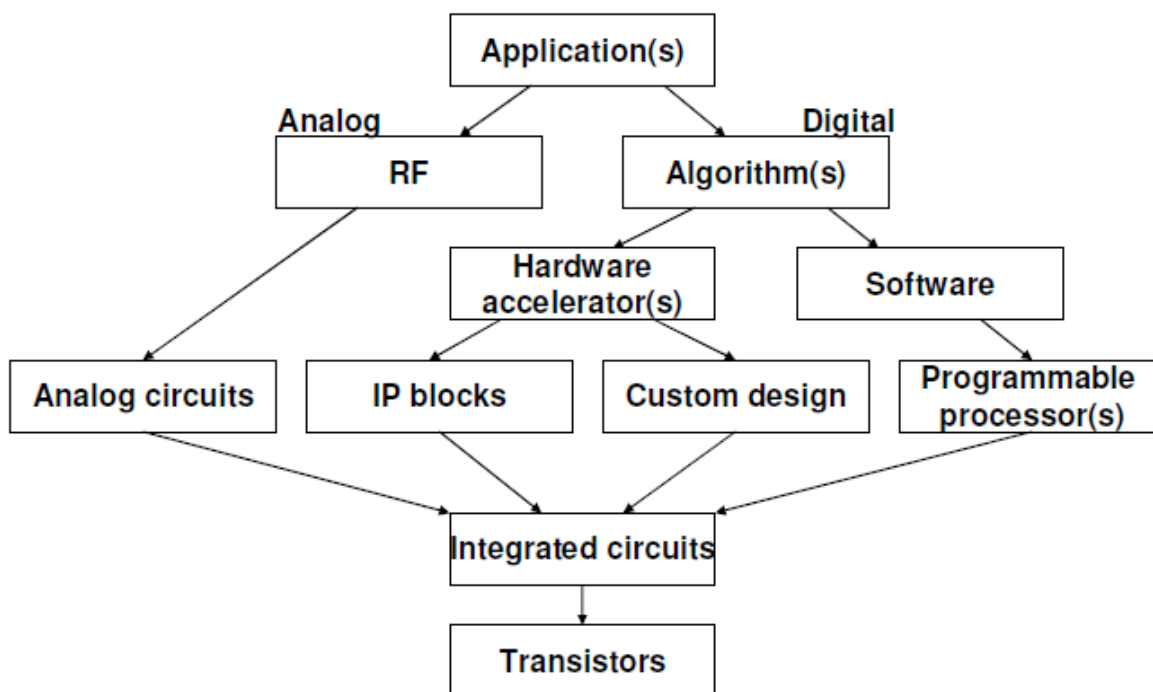
1. Το κορυφαίο επίπεδο δείχνει τις βασικές αρχές για το σχεδιασμό ενός SoC.
2. Το δεύτερο επίπεδο παρουσιάζει μια στρατηγική διαίρει και βασίλευε που υιοθετήθηκε για τη δημιουργία ευέλικτων προϊόντων SoC με σύντομο κύκλο σχεδιασμού. Για να επεξεργαστεί η στρατηγική αυτή, στη συνέχεια παρατίθενται

οι τυπικές προσεγγίσεις, συμπεριλαμβανομένου του διαχωρισμού-συνσχεδιασμού του hardware-software, του προγραμματιζόμενου πυρήνα, του σχεδιασμού και επαναχρησιμοποίησης του Intellectual Property(IP) και της κάθετης ολοκλήρωσης.

3. Το τρίτο επίπεδο παρουσιάζει νεοεμφανιζόμενα ζητήματα, συμπεριλαμβανομένης της κατανάλωσης ενέργειας, του εύρους ζώνης της μνήμης και της διακύμανσης της τάσης ενεργοποίησης του τρανζίστορ, τα οποία έχουν σημαντικές επιπτώσεις για το σχεδιασμό.
4. Το τέταρτο επίπεδο δείχνει πώς η σύγχρονη σχεδίαση του συστήματος έχει ενσωματώσει νέα διαχείριση ενέργειας / θερμότητας, πολλαπλούς επεξεργαστές SoC, επαναπροσδιοριζόμενη λογική, και σχεδιασμό για την επαλήθευση και τη δοκιμή.
5. Όπως απεικονίζεται στο πέμπτο επίπεδο, αναμένουμε στο εγγύς μέλλον περαιτέρω καινοτομίες στις κλιμακούμενες, επαναχρησιμοποιήσιμες και αξιόπιστες αρχιτεκτονικές συστημάτων, στην ανάπτυξη και ολοκλήρωση του IP, στις on-chip διασυνδέσεις και στις ιεραρχίες μνήμης.

3.2 Αναλύοντας τη στρατηγική διαίρει και βασίλευε

Κατά τις τελευταίες δύο δεκαετίες η πρόοδος έχει επικεντρωθεί στο VLSI και στο σχεδιασμό ειδικών εφαρμογών συστήματος. Πολλές από αυτές τις στρατηγικές σχεδιασμού εξακολουθούν να ισχύουν και να είναι πράγματι πολύ αποτελεσματικές για τα συστήματα SoC. Για τον σχεδιασμό πολύπλοκων συστημάτων είναι απαραίτητο να χρησιμοποιηθεί μια στρατηγική διαίρει και βασίλευε, όπως παρατηρούμε στο διάγραμμα 4.



Διάγραμμα 4: Διαίρει κ βασίλευε άποψη για SoC σχεδιασμό

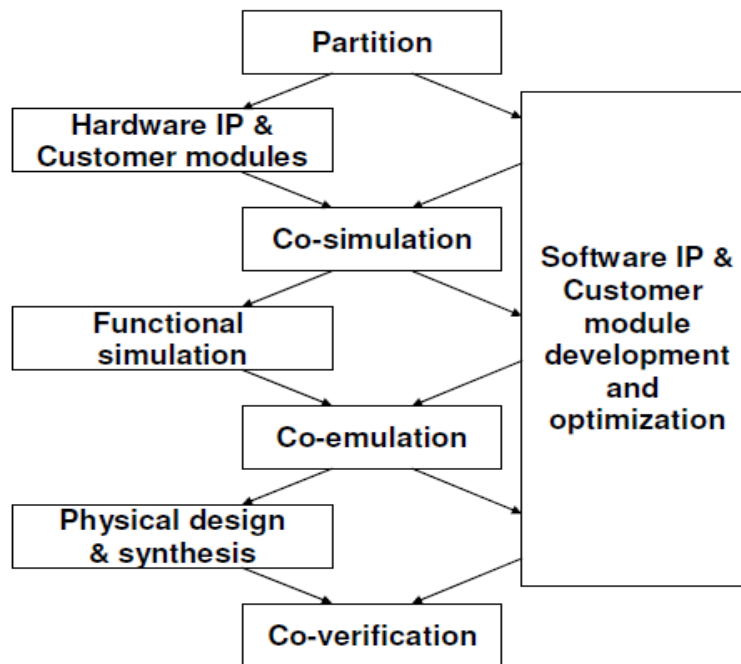
Λαμβάνοντας υπόψη τις επιδιωκόμενες εφαρμογές, το σύστημα πρώτα διαιρείται σε αναλογικό τομέα και ψηφιακό τομέα. Ο αναλογικός τομέας, όπως τα κυκλώματα ραδιοσυχνότητας (RF), μπορεί να επιτευχθεί μέσω σχεδιασμού αναλογικών κυκλωμάτων. Στον ψηφιακό τομέα, η εφαρμογή των αλγορίθμων μπορεί να διαιρεθεί σε κώδικες λογισμικού πάνω σε προγραμματιζόμενους επεξεργαστές και σε επιταχυντές υλικού (hardware accelerators). Στο επόμενο επίπεδο, οι επιταχυντές υλικού περιλαμβάνουν προκαθορισμένα IP-μπλοκ και πλήρως προσαρμοσμένα κυκλώματα σχεδιασμού. Όλα αυτά τα κυκλώματα θα πρέπει να ενσωματωθούν σε ένα τσιπ διατεταγμένα. Παρακάτω είναι τα κύρια συστατικά του σχεδιασμού αυτής της στρατηγικής διαίρει και βασίλευε.

1. Προγραμματιζόμενος επεξεργαστής

Με την ταχεία ανάπτυξη στην έρευνα για τους σύντομους κύκλους σχεδιασμού αλγόριθμων πολυμέσων σήμερα, υπάρχει μια σειρά από προσεγγίσεις που πρέπει να ληφθούν υπόψη για να καλύψουν τις ποικίλες ανάγκες υπολογιστών με ταυτόχρονη επίτευξη αποτελεσματικών υπολογισμών και ενεργειακής αποδοτικότητας. Μια κυρίαρχη προσέγγιση για να ενσωματωθούν προγραμματιζόμενοι πυρήνες είναι τα προϊόντα SoC στην τεχνολογία 130nm να έχουν ένα προγραμματιζόμενο πυρήνα [37]. Με τους προγραμματιζόμενους πυρήνες, αρκετοί διαφορετικοί αλγόριθμοι μπορούν να εκτελεστούν με το ίδιο υλικό (hardware), και η λειτουργικότητα ενός ειδικού συστήματος μπορεί εύκολα να αναβαθμιστεί από μια αλλαγή στο λογισμικό. Αυτό θα δημιουργήσει μια ευέλικτη πλατφόρμα που μπορεί να ακολουθήσει τις νέες γενιές εφαρμογών και προτύπων. Μερικές δημοφιλείς υλοποιήσεις προγραμματιζόμενου πυρήνα χρησιμοποιούν πυρήνες Reduced instruction set computing (RISC) και/ή πυρήνες digital signal processor (DSP) [5] [16] [32] [33] [34] [47] ή μερικές ακόμη κατ' επέκταση των υφιστάμενων προγραμματιζόμενων πυρήνων επεξεργαστή με βελτιώσεις πολυμέσων [65].

2. Hardware-Software συν-σχεδιασμός (co-design)

Πολλές εφαρμογές μπορούν να χωριστούν σε δύο τμήματα: (1) σύνθετα εξαρτώμενα-δεδομένα και διαδικασίες λήψης αποφάσεων, και (2) εντατικοί υπολογισμοί και τακτικές διαδικασίες-λειτουργίες. Με τη χρήση ενός προγραμματιζόμενου ελεγκτή για την εκτέλεση των καθηκόντων ελέγχου, μπορούμε να εφαρμόσουμε, ταχέα και εξειδικευμένα τμήματα υλικού (hardware modules), για την εκτέλεση τακτικών και πολύπλοκων υπολογισμών. Ως εκ τούτου, για όλα σχεδόν τα σχέδια πολυμέσων SoC, υπάρχει μια κοινή μεθοδολογία συν-σχεδιασμού, όπως φαίνεται στο Διάγραμμα 5.



Διάγραμμα 5: Μία από κοινού σχεδιασμού μεθοδολογία λογισμικού-υλικού

Η μεθοδολογία περιλαμβάνει τμηματοποίηση λογισμικού και υλικού, συγχρονισμό λογισμικού και υλικού, τη βελτιστοποίηση αλγορίθμου, βελτιστοποίηση του λογισμικού και ειδικό σχεδιασμό υλικού. Η μεθοδολογία είναι εφαρμόσιμη σε αποκωδικοποιητές βίντεο [88], αποκωδικοποιητές ήχου [83], και ποικίλες άλλες μελλοντικές εφαρμογές πολυμέσων.

3. Επαναχρησιμοποίηση IP

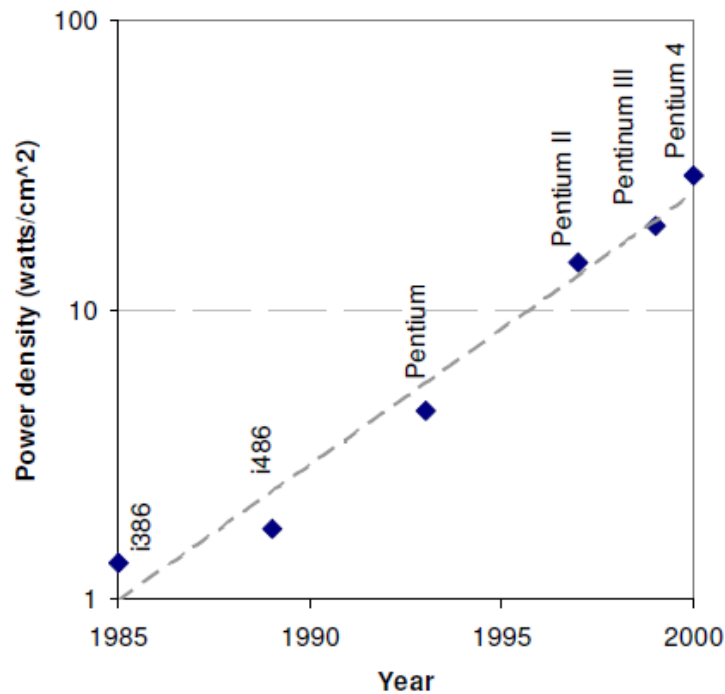
Για να αναπτυχθούν επιτυχημένα προϊόντα SoC σε σύντομο χρόνο, πρέπει να δημιουργήσουμε νέα SoCs από μπλοκ κύκλωμα που έχουν ήδη σχεδιαστεί για προηγούμενα προϊόντα SoC [72] [86]. Με τη χρήση υφιστάμενων και υψηλής απόδοσης IP, οι σχεδιαστές SoC όχι μόνο μπορούν να εξοικονομήσουν χρόνο και πόρους, αλλά επίσης μπορούν να δημιουργήσουν μια ρηξικέλευθη και επαναστατική λύση που επιθυμούν οι χρήστες. Επιπλέον, η IP δεν αναφέρεται μόνο στη λογική υλικού ή στο σχεδιασμό υλικού. Η ανάπτυξη λογισμικού για SoC είναι στη πιο κρίσιμη διαδρομή προώθησής του στην αγορά [67] [74]. Ως εκ τούτου, απαραίτητο κρίνεται να συγκεντρωθούν γρήγορα νέες στοίβες λογισμικού (π.χ. λειτουργικό σύστημα, compiler, βιβλιοθήκες) από επαναχρησιμοποιούμενο λογισμικό (reusable software) [39] [82]. Ο σχεδιασμός ενσωματωμένου λογισμικού μπορεί εύκολα να χρησιμοποιήσει περισσότερους πόρους από ό, τι ο εξ' αρχής σχεδιασμός υλικού [50].

4. Διεπιστημονική Κάθετη ολοκλήρωση

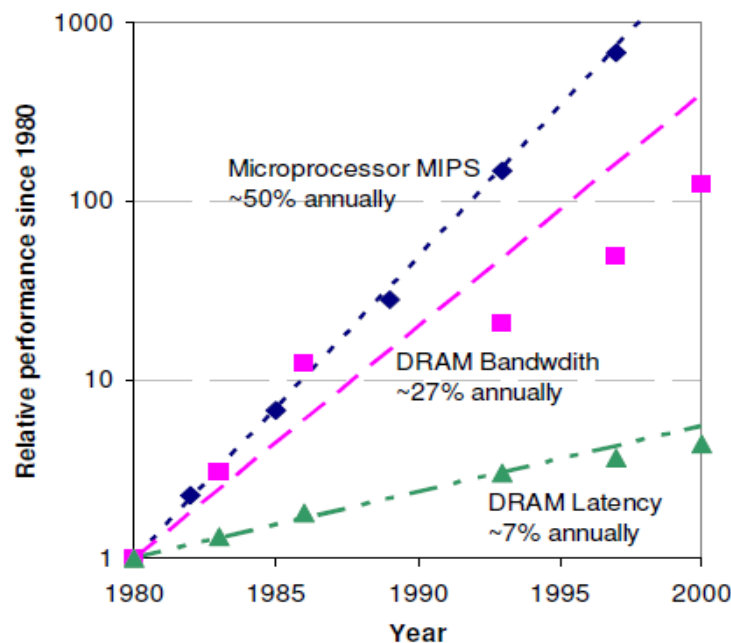
Για να πραγματοποιηθεί κάθετη ολοκλήρωση σε hardware, software, αλγόριθμους, εφαρμογές, αλλά και στις διασυνδέσεις τους, για τον αρχιτεκτονικό σχεδιασμό SoC απαιτείται διεπιστημονική γνώση. Συχνά χρησιμοποιείται η προσέγγιση του διαίρει και βασίλευε στην αρχή του σχεδιασμού του συστήματος. Ενώ είναι εύκολο να επιτευχθεί καλύτερη απόδοση για κάθε μεμονωμένο τμήμα, για να πάρουμε την καλύτερη συνολική απόδοση για το σύνολο του συστήματος εξαρτόμαστε από τον αρχικό σχεδιασμό της αρχιτεκτονικής. Η ικανότητα πρώτων να τμηματοποιήσουμε το υλικό και το λογισμικό και δεύτερον να συνδυάσουμε αποδοτικά τρανζίστορ πυριτίου με υψηλής απόδοσης λογισμικό είναι το κλειδί για τη δημιουργία ενός επιτυχημένου σχεδιασμού SoC. Αυτό απαιτεί γρήγορη αλληλεπίδραση μεταξύ σχεδιασμού αλγορίθμων λογισμικού και σχεδιασμού υλικού. Για παράδειγμα, μια αποδοτική υλοποίηση των εφαρμογών γίνεται όταν [6], συμπεριληφθούν πρώτων η ανάλυση του αλγορίθμου με βάση την προδιαγραφή των επιδόσεων, και δεύτερων η εκμετάλλευση τεχνικών βελτιστοποίησης για τη μείωση των σημείων συμφόρησης σε χωρητικότητα μνήμης, του εύρους ζώνης διαύλου δεδομένων, της κατανάλωσης ισχύος, και ούτω καθεξής.

3.3 Ζητήματα σχεδιασμού

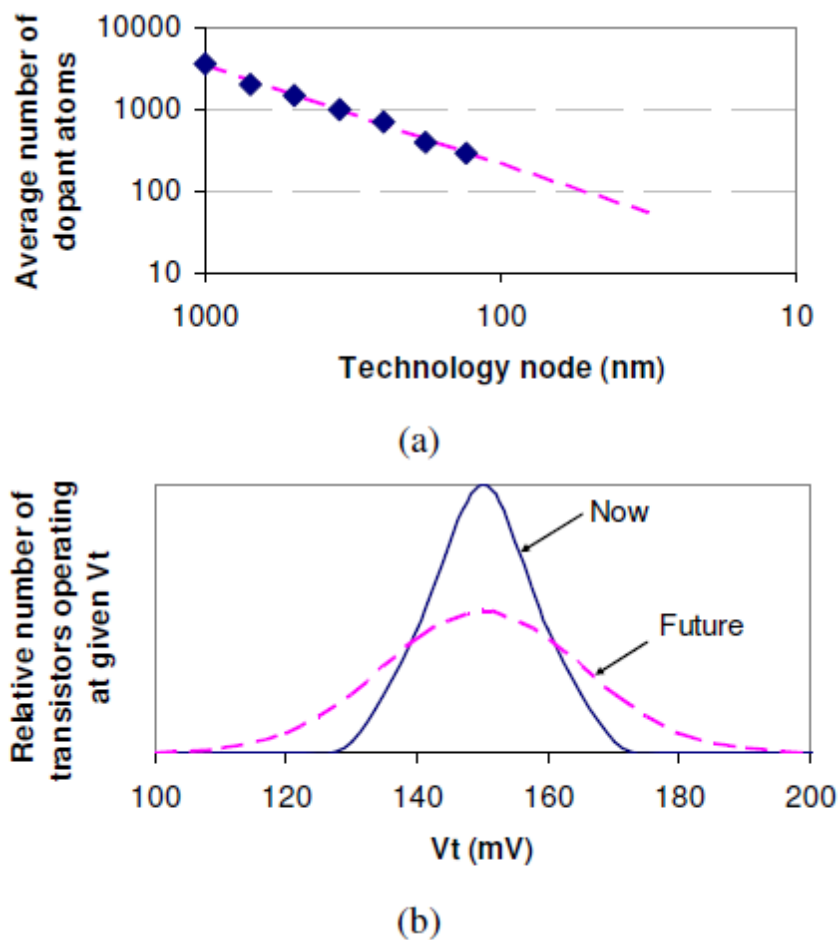
Υπάρχουν αρκετοί κρίσιμοι παράγοντες καθοδήγησης πίσω από τη σύγχρονη σχεδιαστική τάση. Μερικοί απ' αυτούς που ξεκίνησαν να επηρεάζουν σημαντικά το σχεδιασμό του SoC αναφέρονται παρακάτω:



Διάγραμμα 6: Πυκνότητα ισχύος (watt ανά cm²) των μικροεπεξεργαστών Intel® από τη δεκαετία του '80 μέχρι τα τέλη της δεκαετίας του '90



Διάγραμμα 7: Περίληψη της ετήσιας βελτίωσης λανθάνουσα κατάσταση και εύρους ζώνης των επεξεργαστών σε αντιπαράθεση με αυτή των μονάδων μνήμης [64].



Διάγραμμα 8: Transistor μεταβλητότητα μεταξύ των διαφόρων τεχνολογιών διαδικασίας. (α) Τυχείς διακυμάνσεις προσμίξεως προκαλούν (β) ακραίες μεταβολές συσκευής σε τάσεις κατωφλίου τρανζίστορ στο μέλλον [11].

1. Κατανάλωση ισχύος

Καθώς ολοένα και περισσότερα τρανζίστορ ενσωματώνονται σε ένα ενιαίο τσιπ, το τσιπ αυτό κατ' επέκταση καταναλώνει περισσότερη ενέργεια. Ωστόσο, γίνεται όλο και πιο δύσκολη η παροχή περισσότερης ισχύος σε ένα μόνο chip. Ως εκ τούτου, είναι σημαντικό όχι μόνο η κατασκευή ενός συστήματος με την υψηλότερη απόδοση, αλλά και με τη χαμηλότερη κατανάλωση ενέργειας. Ο σχεδιασμός χαμηλής ισχύος συστημάτων είναι κρίσιμος τόσο για συσκευές που τροφοδοτούνται με μπαταρία (γιατί επιζητούμε οι συσκευές χειρός ή γενικότερα οι φορητές συσκευές μας να λειτουργούν για περισσότερο χρονικό διάστημα) όσο και για αυτές που τροφοδοτούνται ηλεκτρικά και μόνιμα από πρίζα (γιατί η κατανάλωσης ισχύος επηρεάζει σε μεγάλο βαθμό το κόστος της κατασκευής-ψύξης και την αξιοπιστία του chip). Εκτός από την υψηλή απόδοση λοιπόν, η κατανάλωση ισχύος είναι ένα βασικό σχεδιαστικό ζήτημα [36].

Υπάρχουν δύο αιτίες αύξησης της κατανάλωσης ισχύος. Αρχικά η κατανάλωση ισχύος ανά τρανζίστορ δεν μειώνεται σε ποσοστό ανάλογο με αυτό της αύξησης των λογικών πυλών [63], επομένως παρατηρείται αύξηση της πυκνότητας ισχύος των μελλοντικών SoCs. Γι' αυτό το λόγο θα πρέπει να μειωθεί η συνολική κατανάλωση ενέργειας του συστήματος, χρησιμοποιώντας το σχεδιασμό της αρχιτεκτονικής του συστήματος αντί της μεμονωμένης επεξεργασίας της τεχνολογίας. Δεύτερον, οι σχεδιαστές αρχιτεκτονικής συστημάτων χρησιμοποιούσαν αύξηση της συχνότητας, προκειμένου να επιτευχθεί καλύτερη απόδοση του συστήματος. Για παράδειγμα, όπως φαίνεται στο Διάγραμμα 4, από τη δεκαετία του '80 μέχρι τα τέλη της δεκαετίας του '90, η κατανάλωση ενέργειας των μικροεπεξεργαστών της Intel ακολουθεί πιστά την τάση του Νόμου του Moore, η οποία (κατανάλωση ενέργειας) διπλασιάζεται κάθε δύο ή τρία χρόνια [66]. Παρ' όλα αυτά, η κατανάλωση ηλεκτρικής ενέργειας προσέγγισε τα όρια της βιωσιμότητας του συστήματος και έτσι οι σχεδιαστές αναγκάστηκαν να πάρουν διαφορετική κατεύθυνση [71]. Ως αποτέλεσμα αυτού, οι επόμενοι επεξεργαστές Intel® Core™ 2 Duo είχαν χαμηλότερη θερμική ισχύς σχεδιασμού από τους Intel® Pentium® 4 επεξεργαστές. Αντίστοιχη θα έπρεπε να ήταν και η προσοχή στην επιλογή αρχιτεκτονικής σχεδίασης για τα SoC.

2. Μνήμες εύρους ζώνης και λανθάνουσας κατάστασης

Αν και οι υπολογιστικές ταχύτητες μπορεί να βελτιώνονταν σε ποσοστό 50% ετησίως, η off-chip πρόσβαση μνήμης δεν βελτιώνονταν με τον ίδιο ρυθμό. Για το ίδιο διάστημα οι μνήμες DRAM λανθάνουσας κατάστασης (DRAM latencies) και οι μνήμες εύρους ζώνης είχαν βελτιωθεί μόνο κατά 7% και 20%, αντιστοίχως [35] [64], όπως φαίνεται στο Διάγραμμα 5. Αυτό το αυξανόμενο χάσμα ταχυτήτων μεταξύ επεξεργαστή και μνήμης είναι ένα γνωστό πρόβλημα, που ονομάστηκε “τοίχωμα” της μνήμης (memory wall) [35]. Για να τροφοδοτηθεί η μηχανή υπολογισμών, οι σχεδιαστές των SoC θα έπρεπε να αναλογιστούν, την τοποθέτηση ενσωματωμένης μνήμης στο ίδιο τσιπ, ή την εκμετάλλευση πρόσβασης δεδομένων μέσω κατάλληλων αλγόριθμων ή μέσω επιπέδου λογισμικού [68].

3. Μεταβλητότητα τρανζίστορ

Καθώς τα μελλοντικά μεγέθη τρανζίστορ μειώνονται σε 20nm και κάτω, είναι πιθανό να παρατηρήσουμε αύξηση της μεταβλητότητας στη συμπεριφορά των τρανζίστορ [11] [12], όπως

φαίνεται στο Διάγραμμα 6. Αυτό συμβαίνει επειδή, πρώτον οι τυχαίες διακυμάνσεις προσμίξεως προκαλούν μεταβλητότητα στις τάσεις κατωφλίου του τρανζίστορ και δεύτερον γιατί η υπομήκος κύματος λιθογραφία προκαλεί τραχύτητα στις ακμές και κατ' επέκταση στη μεταβλητότητα του τρανζίστορ. Εκτός από τη στατική μεταβλητότητα στην τεχνολογία επεξεργασίας VLSI, υπάρχει και η δυναμική μεταβλητότητα στην λειτουργία του κυκλώματος, την οποία επηρεάζουν το περιβάλλον, η ενέργεια, οι θερμικοί πόροι, ακόμη και οι εφαρμογές. Οι παράγοντες αυτοί όμως μπορούν να οδηγήσουν σε αναπόφευκτη έλλειψη αξιοπιστίας στα τμήματα του συστήματος, ενώ εγκυμονούν σοβαρούς κινδύνους στο σχεδιασμό και στις ποικίλες δοκιμές λειτουργίας αυτού. Για την δημιουργία λοιπόν αξιόπιστων προϊόντων SoC οι σχεδιαστές έχουν ξεκινήσει την μελέτη της αξιοπιστίας από τη σκοπιά πολλαπλών τομέων όπως, της κατασκευής, του σχεδιασμού κυκλωμάτων, της λογικής του σχεδιασμού, αλλά και του λογισμικού.

3.4 Σύγχρονες τάσεις σχεδιασμού συστήματος

Σε απάντηση στα αναδυόμενα ζητήματα πίσω από το σχεδιασμό του SoC, αρκετές νέες στρατηγικές σχεδιασμού (που παρουσιάζονται παρακάτω) έχουν προκύψει ως οι πιο σημαντικές και ελπιδοφόρες λύσεις και οι οποίες χαρακτηρίζουν το νέο πρότυπο των σύγχρονων συστημάτων SoC.

1. Ενεργειακή Απόδοση

Όπως αναφέρθηκε προηγουμένως, η κατανάλωση ισχύος είναι ένας από τους πρωτογενείς παράγοντες σχεδιασμού. Ειδικότερα, η κατανάλωσης ισχύος του τρανζίστορ δεν μειώνεται με τον ίδιο ρυθμό όπως η αύξηση της πυκνότητας πυλών. Αντί λοιπόν να στηριζόμαστε στην τεχνολογία επεξεργαστών, με τον σύγχρονο σχεδιασμό έχουμε αρχίσει την αντιμετώπιση του προβλήματος σε επίπεδο κυκλώματος και αρχιτεκτονικής. Για παράδειγμα, ορισμένες τεχνικές διαχείρισης ενέργειας, μπορούν να επωφεληθούν από αδρανείς κύκλους καταστάσεων (idle cycles)[14] [23]. Μπορεί κανείς να μειώσει σε επίπεδο συστήματος την κατανάλωση ισχύος διακόπτοντας τα μέρη του συστήματος που δεν χρησιμοποιούνται και ενεργοποιώντας τα ξανά όταν οι απαιτήσεις πρέπει να εξυπηρετηθούν (ή να μειώσει και να αυξήσει την τάση και τη συχνότητα). Στο παρελθόν, οι “αυτοδίδακτοι” αλγόριθμοι (heuristics) συχνά χρησιμοποιούνταν

για την πρόβλεψη του φόρτου εργασίας και για να ενεργοποιούν και να απενεργοποιούν τμήματα του συστήματος. Για καλύτερη απόδοση, τα σύγχρονα σχέδια αξιοποιούν περαιτέρω την γνώση αυτή μέσω των εφαρμογών.

Μια άλλη σημαντική τεχνική για να μειωθεί η κατανάλωση ενέργειας συστήματος είναι να μειωθεί η κατανάλωση ενέργειας της κατανομής ρολογιού. Τα σύγχρονα σχέδια, χρησιμοποιούνται ευρέως, είναι εύκολα στην εφαρμογή, και καλά υποστηριζόμενα από λογικά εργαλεία σύνθεσης (logic synthesis tools). Ωστόσο, υπάρχουν πολλά μειονεκτήματα στον γενικό συγχρονισμό, ιδιαίτερα, η κατανάλωση ενέργειας για τη κατανομή του ρολογιού. Κατά τα τελευταία έτη, έχουν προταθεί συγκεκριμένα σχέδια (mesochronous designs) για να ξεπεραστούν αυτά τα μειονεκτήματα [62] [78]. Τα σχέδια αυτά χρησιμοποιούν μια ενιαία συχνότητα ρολογιού, αλλά διαφορετικά μπλοκ μπορεί να βρίσκονται σε διαφορετικές φάσεις, δηλαδή, οι ακμές του ρολογιού μπορεί να μην ευθυγραμμίζονται. Παρά το γεγονός ότι υπάρχει μια λανθάνουσα “ποινή” για τη μεταφορά δεδομένων μεταξύ των μπλοκ, αυτού του είδους τα σχέδια έχουν το πλεονέκτημα της χαμηλής κατανάλωσης ενέργειας στην γενικότερη κατανομή του ρολογιού. Έτσι, υπάρχει η δυνατότητα η τεχνική αυτή να γίνει πιο δημοφιλής για το σύνθετο σχεδιασμό ενός συστήματος [20]. Επιπλέον, λόγω του ότι η πυκνότητα ισχύος και το κόστος ψύξης αυξάνεται με γεωμετρική πρόοδο, ο σχεδιασμός με βάση την διατήρηση χαμηλής θερμοκρασίας του συστήματος έχει γίνει μια αναγκαιότητα.

Αρχικά, η αξιοπιστία και η απόδοση του τσιπ επηρεάζονται σημαντικά από τη θερμοκρασία λειτουργίας του συστήματος. Έχει παρατηρηθεί ότι οι διακυμάνσεις της θερμοκρασίας αντιπροσωπεύουν πάνω από το 50% των ηλεκτρονικών βλαβών [91]. Οι θερμικές διακυμάνσεις μπορεί επίσης να οδηγήσουν σε σημαντική αβεβαιότητα χρονισμού, προκαλώντας ευρύτερα περιθώρια χρονοδιαγράμματος, και χαμηλότερες επιδόσεις. Ως εκ τούτου, ο σχεδιασμός και η τοποθέτηση των εξαρτημάτων είναι μια άλλη σημαντική πτυχή της αρχιτεκτονικής συστημάτων [15].

Δεύτερον, ο κλασσικός σχεδιασμός ψύξης του συστήματος, ο οποίος βασίζεται στην ανάλυση χειρότερης περίπτωσης, υπερ-καλύπτει, την πραγματική απαίτηση του συστήματος και έτσι δεν είναι οικονομικός. Έχουν ξεκινήσει σύγχρονοι σχεδιασμοί οι οποίοι, ενσωματώνουν τεχνικές που ελέγχουν ή μειώνουν την απαγωγή θερμότητας και ιδίως, τεχνικές εκτέλεσης που μπορούν να ρυθμίσουν τη θερμοκρασία λειτουργίας όταν αυτή υπερβεί κάποιο μη επιθυμητό όριο [24] [77].

Έχει διαπιστωθεί ότι γίνεται όλο και πιο δύσκολο να δημιουργήσουμε εξαιρετικά λεπτή τεχνολογία επεξεργασίας, καθώς το χαρακτηριστικό μέγεθος του τρανζίστορ συρρικνώνεται

εκθετικά. Επιπλέον, οι δυσδιάστατες (2D) διασυνδέσεις έχουν γίνει εξαιρετικά πολύπλοκες και αποτελούν μια σημαντική πηγή κατανάλωσης ενέργειας. Μια πολλά υποσχόμενη εναλλακτική λύση (στο μελλοντικό σχεδιασμό) είναι η τρισδιάστατη (3D) τεχνολογία στοίβας, [2] [8] [10] [81]. Αφενός, με σχεδιασμό σε 3D, ορισμένα από τα ζητήματα εύρους ζώνης μπορεί να λυθούν πολύ πιο εύκολα γιατί μέσω αυτής εύκολα παρέχεται μια σειρά μεγεθών με μεγαλύτερο εύρος ζώνης [48]. Από την άλλη πλευρά όμως, με σχεδιασμό σε 3D η κατανάλωση ισχύος ή τα θερμικά προβλήματα είναι αρκετά πιθανό να γίνουν πιο πολύπλοκα από ποτέ [9] [41] [69]. Διαπιστώνεται λοιπόν ότι η αναδυόμενη 3D τεχνολογία σχεδιασμού εισάγει περισσότερη ελευθερία και επίσης θέτει περισσότερους περιορισμούς για τα μελλοντικά σχέδια ενός συστήματος.

2. SoCs πολλαπλών επεξεργαστών (MPSoCs)

Οι προγραμματιζόμενοι πυρήνες χρησιμοποιούνται ευρέως στο σύγχρονο σχεδιασμό. Για την περαιτέρω αύξηση των επιδόσεων χωρίς ουσιαστική αύξηση της κατανάλωσης ενέργειας η παράλληλη επεξεργασία δεδομένων μπορεί να χρησιμοποιηθεί σε επίπεδο εντολών (π.χ., Very long instruction word (VLIW) αρχιτεκτονική [27]) και σε επίπεδο δεδομένων (π.χ., Single instruction, multiple data (SIMD) αρχιτεκτονική [65]). Τα SoCs πολλαπλών επεξεργαστών (MPSoCs) έχουν ξεκινήσει να γίνονται αρκετά δημοφιλή [26] [37] [49] [61] [79] [80] [92]. Καθώς η πολυ-επεξεργασία είναι ένας πολύ αποδοτικός σε επίπεδο κατανάλωσης ενέργειας τρόπος για να αυξήσουμε τις δυνατότητες επεξεργασίας [13], αναμένουμε ότι θα υπάρξουν όλο και περισσότερες μονάδες επεξεργασίας στο μέλλον.

Οι πολλαπλοί επεξεργαστές που βρίσκονται στο ίδιο τσιπ, δεν είναι αναγκαίο να είναι πανομοιότυποι. Ένα πολύ ισχυρό μέσο για την επιτάχυνση της επεξεργασίας των πολυμέσων είναι η προσαρμογή προγραμματιζόμενων επεξεργαστών με ειδικούς αλγόριθμους μέσω εξειδικευμένων εντολών για τις συχνά-εμφανιζόμενες και υψηλής πολυπλοκότητας διεργασίες. Ένας σχεδιασμός μπορεί να ενσωματώσει πολλαπλούς προγραμματιζόμενους πυρήνες, οι οποίοι πρώτων βελτιστοποιούνται μεμονωμένα (για ένα συγκεκριμένο χαρακτηριστικό), για διαφορετικά πεδία εφαρμογής, ώστε να προσφέρουν υψηλές επιδόσεις, και δεύτερον αλληλοσυμπληρώνονται με ευελιξία προκειμένου να μειωθεί το κόστος του συστήματος. Αυτοί οι σχεδιασμοί αναφέρονται συχνά ως ετερογενείς MPSoCs [42] [61] [79] [80] [92].

Επειδή οι “πολύ-επεξεργαστές” επεξεργαστές έχουν αρχίσει να γίνονται η πιο διαδεδομένη λύση σε θέματα πωλήσεων, οι προγραμματιστές εφαρμογών πρέπει να αλλάξουν τους αλγόριθμους

για να εξερευνηθούν όλες οι δυνατότητες των “πολύ-επεξεργαστών”. Θα υπάρξει λοιπόν μια ουσιαστική ανάγκη για παράλληλους αλγορίθμους και παράλληλο προγραμματισμό για την ανάπτυξη προτύπων. Χωρίς έναν σωστά παραλληλοποιήσιμο σχεδιασμό, οι “πολύ-επεξεργαστές” δεν θα μπορούν να φτάσουν την μέγιστη αποδοτικότητά τους [22] [45].

3. Επαναπροσδιοριζόμενη Λογική

Οι σχεδιαστές αρχιτεκτονικής συστημάτων χρησιμοποιούσαν προγραμματιζόμενες συστοιχίες πυλών (FPGA) σε επίπεδο πλακέτας (board-level designs) για μεγάλο χρονικό διάστημα. Για την δημιουργία υψηλών επιδόσεων, ορισμένες αρχιτεκτονικές έχουν ξεκινήσει την ενσωμάτωση λογικών πράξεων και διασυνδέσεων που μπορούν να ρυθμιστούν κατά το χρόνο εκτέλεσης (“ευέλικτες” πλατφόρμες). Προσθέτοντας επαναπροσδιοριζόμενη λογική στο SoC παρέχεται ευελιξία στην αλλαγή της λειτουργικότητας και μετά την αρχική παραγωγή του. Σε σύγκριση με τους προγραμματιζόμενους επεξεργαστές, οι αρχιτεκτονικές αυτές προσφέρουν τη δυνατότητα να επιτευχθούν υψηλότερες επιδόσεις και καλύτερη απόδοση ισχύος, με μεγαλύτερη ευελιξία [84] [85]. Για να ενισχυθεί η απόδοση των αναδιαρθρώσιμων SoCs μάλιστα, γίνεται κάποια ερευνητική εργασία για να εξαχθεί η τεχνική του παραλληλισμού από τις εφαρμογές / αλγόριθμους και να εφαρμοστεί σε γενικότερη αναδιαρθρώσιμη αρχιτεκτονική [30] [53].

Σχεδιασμός για επαλήθευση και δοκιμή

Κατά κύριο λόγο, το 70% του χρόνου και της ενέργειας σε κύκλους σχεδιασμού των chip, δαπανάται για επαλήθευση [59]. Συνήθως, όταν υπάρξει μια μικρή αλλαγή σε ένα τμήμα του συστήματος, θα πρέπει να επαληθευτεί εκ νέου το χρονοδιάγραμμα για το σύνολο του σχεδιασμού του chip. Ένας τρόπος για να αποφευχθεί αυτό είναι να δημιουργήσουμε σαφή όρια και κανάλια-βρόγχους δρομολόγησης μεταξύ των τμημάτων. Σε αυτή την περίπτωση, οι αλλαγές σε ένα τμήμα δεν επηρεάζουν το χρονοδιάγραμμα των άλλων. Για παράδειγμα, ο χρονισμός με ίδιο ρυθμό bit και ίδια συχνότητα (mesochronous clocking) είναι ένας τρόπος να διαχωριστούν μεταξύ τους τα διαφορετικά λογικά τμήματα [62] [78].

Καθώς ενσωματώνουμε ένα δισεκατομμύριο τρανζίστορ σε ένα μόνο chip, απαιτείται περισσότερος χρόνος για να δοκιμαστεί το τσιπ στο σύνολό του (επαληθεύοντας εξολοκλήρου όλες τις μηχανές καταστάσεων και τα λογικά τμήματα-μπλοκ). Επιπλέον, δεδομένου ότι είναι πιθανό να δούμε αύξηση της μεταβλητότητας στη συμπεριφορά των τρανζίστορ στατικά και

δυναμικά, είναι απαραίτητη η ενσωμάτωση “αυτοελέγχων” (self-tests) σε κάθε λογικό μπλοκ [90].

Επιπλέον, αν οι IPs που έχουν ενσωματωθεί σε ένα chip προέρχονται από περισσότερες από μία πηγές, οι πάροχοι IP και οι κατασκευαστές SoC πρέπει να συνεργαστούν στενά για να καθοριστούν αποτελεσματικές στρατηγικές δοκιμών. Ακόμη κάθε μπλοκ IP πρέπει να μπορεί να απομονωθεί από άλλα μέρη του συστήματος, ενώ αυτό δοκιμάζεται (block wrapper)[40] [52] [60].

3.5 Μελλοντικές Προκλήσεις Σχεδιασμού Συστήματος

Στο μέλλον, η νέα γενιά αρχιτεκτονικής του SoC θα αντιμετωπίσει πιο προκλητικά θέματα σχεδιασμού, όπως εξηγείται παρακάτω:

1. Κλιμακούμενη ή επαναχρησιμοποιούμενη Αρχιτεκτονική

Δεδομένου ότι οι εφαρμογές πολυμέσων αυξάνονται σε πολυπλοκότητα, χρειαζόμαστε όλο και περισσότερη υπολογιστική ικανότητα. Για παράδειγμα, τα πρότυπα κωδικοποίησης βίντεο έχουν εξελιχθεί από MPEG-2 σε H.264 (ή όπως είναι ευρέως γνωστή MPEG-4) [89] και η ανάλυση εικόνας αυξήθηκε από DVD (720x480) σε τηλεόραση υψηλής ευκρίνειας (1280x720 ή 1920x1080pixels). Για να εξασφαλίσουμε γρήγορο χρόνο ολοκλήρωσης του σχεδιασμού χωρίς πλήρη επανασχεδιασμό όλου του συστήματος, είναι ιδιαίτερα απαραίτητη μια επεκτάσιμη αρχιτεκτονική.

Ακριβώς όπως έχουμε μετατοπιστεί, για το σχεδιασμό ολοκληρωμένου κυκλώματος (Integrated circuit design ή IC σχεδιασμο), από τον πλήρη προσαρμοσμένο σχεδιασμό (full custom design) σε πρότυπα τμημάτων (standard cells), ακόμη και στην επαναχρησιμοποίηση του IP, η επόμενη γενιά μετατόπισης του σχεδιασμού του πρότυπου συστήματος, θα πρέπει να είναι η επαναχρησιμοποίηση της αρχιτεκτονικής. Δηλαδή, για να αντιμετωπίσουμε την αυξανόμενη πολυπλοκότητα των SoCs, η επαναχρησιμοποίηση του IP μπορεί να μην είναι αρκετή. Η επαναχρησιμοποίηση πρέπει να πραγματοποιηθεί σε ένα πολύ υψηλότερο επίπεδο από ό, τι χρησιμοποιείται τώρα, π.χ., η επαναχρησιμοποίηση αρχιτεκτονικής [25]. Ωστόσο, δημιουργώντας ένα σχέδιο που μπορεί να επαναχρησιμοποιηθεί αποτελεσματικά, απαιτεί μεγάλη προσπάθεια.

2. Ολοκλήρωση IP

Η ολοκλήρωση είναι μια διαδικασία η οποία απαιτεί κάτι περισσότερο από μια απλή χωρική τοποθέτηση εξαρτημάτων σε ένα μόνο chip. Μερικά από αυτά τα βήματα, για παράδειγμα, περιγράφονται παρακάτω:

- Πώς να ενσωματώσουμε αναλογικά και με ασφάλεια IP. Ιδίως, πώς να αντιμετωπίσουμε το θόρυβο από τον αναλογικό τομέα στον ψηφιακό ή και το αντίστροφο.
- Πώς να χειριστούμε έγκαιρα τις I/O απαιτήσεις, χωρίς υπερβολική τροφοδότηση των πόρων για αυτό.
- Πώς να μεταβούμε από τη μία τεχνολογία επεξεργασίας IP στην επόμενη, το ταχύτερο δυνατόν. Είναι η συντεθειμένη IP (synthesizable soft IP) καλύτερη από ό, τι η προσαρμοσμένη IP (customized hard IP), παρόλο που η προσαρμοσμένη IP μπορεί να είναι πιο αποτελεσματική;
- Πώς να ελέγχουμε και να επαληθεύουμε αποτελεσματικά ολόκληρο το σύστημα, όταν οι IPs προέρχονται από διαφορετικές πηγές.

Αυτές είναι οι προκλήσεις πέρα από το να τοποθετούμε απλά και μαζί διάφορα τμήματα. Χρειαζόμαστε λοιπόν καλές στρατηγικές για την ενσωμάτωση του υλικού και του λογισμικού των IP τμημάτων [87].

3. Δίκτυο σε τσιπ (Network-on-Chip)

Η απόδοση των επόμενης γενιάς των SoCs θα περιορίζεται από την ικανότητα να συνδέονται αποτελεσματικά τα λειτουργικά τμήματα μαζί, και να εμπεριέχουν τις απαιτήσεις επικοινωνίας τους [75]. Δεδομένου ότι οι εφαρμογές απαιτούν περισσότερη υπολογιστική ισχύ, μέσα στα επόμενα λίγα χρόνια, είναι σαφές ότι θα χρειαζόμαστε πολλαπλούς επεξεργαστές, στοιχεία επεξεργασίας και λειτουργικές μονάδες. Ως εκ τούτου, η επικοινωνία γίνεται το κρίσιμο κομμάτι στο σχεδιασμό ενός συστήματος.

Η ανάγκη για τη συνέργεια των στοιχείων επεξεργασίας και των αρχιτεκτονικών διασύνδεσης καθίσταται κρίσιμη καθώς, αντιμετωπίζουμε αυστηρότερους προϋπολογισμούς ισχύος για την επίδιωξη των στόχων απόδοσης. Πρώτον, η ενέργεια των καλωδίων επικοινωνίας δεν μειώνεται γραμμικά, όπως συρρικνώνεται το μέγεθος του τρανζίστορ και έτσι η διασύνδεση των τμημάτων θα καταναλώνει σημαντική ποσότητα ενέργειας του chip. Δεύτερον, επειδή ο επεξεργαστής και

οι αρχιτεκτονικές διασύνδεσης μοιράζονται κοινή ισχύς και θερμική απόδοση, βελτιστοποιώντας την κατανάλωση ενέργειας του καθενός μεμονωμένα, μπορεί να παρουσιαστούν σημαντικές επιπτώσεις στην ισχύ και στις επιδόσεις του άλλου [76].

Πολλές αρχιτεκτονικές επικοινωνίας κάνουν χρήση διαύλων ή εναλλακτών διασύνδεσης πολλαπλών εισόδων με πολλαπλές εξόδους (busses or crossbars switches). Παρόλα αυτά υπάρχουν ορισμένες πρόσφατες αρχιτεκτονικές προτάσεις σχετικά με το δίκτυο σε τσιπ (Network-on-Chip ή NoC). Μία προσέγγιση είναι να χρησιμοποιηθεί ένα τμήμα αλλαγής διεύθυνσης διασύνδεσης. Η ιδέα είναι παρόμοια με τα παραδοσιακά δίκτυα ευρείας περιοχής και μεγάλης κλίμακας, αλλά στην προκειμένη περίπτωση χρησιμοποιούνται στο τσιπ δίκτυα που βασίζονται σε δρομολογητή (on-chip router-based networks). Οι προγραμματιζόμενοι πυρήνες έχουν πρόσβαση στο δίκτυο μέσω διεπαφών μεταγωγής πακέτων και διαβιβάζουν τα πακέτα τους στους προορισμούς τους μέσω multi-hop δρομολόγησης (Η Multi-hop δρομολόγηση περιλαμβάνει την αποστολή σημάτων μέσω πολλών στάσεων αντί για ένα μακρύ μονοπάτι). [7] [29] [31]. Παρ' όλα αυτά, οι on-die αρχιτεκτονικές επικοινωνίας (on-die: αναφέρεται σε κυκλώματα που είναι στο ίδιο τσιπ) δεν μπορούν απλά να μιμηθούν την επικοινωνία off-die (off-die: αναφέρεται σε κυκλώματα που είναι σε διαφορετικά τσιπ). Αυτό συμβαίνει επειδή το κόστος της εκτός επικοινωνίας On Chip είναι αρκετά διαφορετικό από εκείνο της εσωτερικής επικοινωνίας On Chip. Χρειαζόμαστε λοιπόν, διαφορετικούς σχεδιασμούς. Για παράδειγμα, παρόλο που η συμπίεση για επικοινωνία διαύλου off-die των τμημάτων αποδίδει χαμηλή κατανάλωση ενέργειας, μπορεί να χρειαστεί περισσότερη ισχύς για on-die και μικρής απόστασης επικοινωνίας [18],[54].

4. Ενσωματωμένη Μνήμη

Καθώς οι εξωτερικές μνήμες εύρους ζώνης πρόκειται να αποτελέσουν ένα σημαντικό εμπόδιο στο μέλλον, περισσότερες on-die μνήμες υψηλής ταχύτητας, όπως η cache ή ο local buffer, θα αναπτυχθούν. Παρατηρούμε ότι ενσωματωμένες μνήμες (SRAM, DRAM, flash, ROM) θα ενσωματωθούν επάνω στο τσιπ. Η ποσότητα της μνήμης που ενσωματώνεται σε έναν σχεδιασμό SoC ASIC τύπου (Application-specific integrated circuit (ASIC): ολοκληρωμένο κύκλωμα (IC) προσαρμοσμένο για μια συγκεκριμένη χρήση, αντί να προορίζεται για γενική χρήση) έχει αυξηθεί από 20% το 1999 σε 70% το 2005 [51].

Προκλήσεις προκύπτουν όταν γίνεται προσπάθεια να εξισορροπηθεί η αποδοτικότητα και η ισχύς. Η SRAM (Static random-access memory (SRAM or static RAM)) παρέχει υψηλή

απόδοση, ενώ η μνήμη flash είναι καλύτερη λύση όσον αφορά την κατανάλωση ενέργειας. Το ποσό και η τοποθέτηση κάθε είδους μνήμης στο SoC θα επηρεάσει σε μεγάλο βαθμό την απόδοση της πρόσβασης σε αυτή και της ισχύς όλου του συστήματος.

Επιπλέον, η μνήμη cache μπορεί να εισάγει απροσδιόριστη καθυστέρηση και πιθανή ασυνέπεια μνήμης. Ως εκ τούτου, οι απρόβλεπτες latencies (latencies: χρονικά διαστήματα μεταξύ της διέγερσης και απόκρισης) που συνδέονται με τις caches, πρέπει να λαμβάνονται υπόψη προσεκτικά. Μια εναλλακτική λύση είναι να χρησιμοποιήσουμε ένα λογισμικό ελέγχου τοπικού buffer αντί της cache [43]. Ένα διάσημο εμπορικό παράδειγμα αυτού είναι η αρχιτεκτονική που αναπτύχθηκε από τη Sony, την Toshiba και την IBM [4]. Ένας τοπικός buffer (ενδιάμεση μνήμη) με έλεγχο λειτουργικού, μειώνει την αβεβαιότητα όταν πρόκειται για λανθάνουσα κατάσταση, αλλά η χρήση του καθιστά το λογισμικό πιο περίπλοκο.

Επιπροσθέτως, επειδή τα ψηφιακά, τα μικτού σήματος, τα καταχωρητών-RF, και τα μνημών μπλοκ είναι στενά συνδεδεμένα, η ισχύς και το υπόστρωμα του θορύβου (substrate noise coupling) μπορεί να προκαλέσουν στα ευαίσθητα μπλοκ λειτουργικές βλάβες [3].

Καθοδηγούμενη από την υψηλή απόδοση και τη χαμηλή ενεργειακή κατανάλωση, ένας απώτερος στόχος του SoC είναι η ενσωμάτωση αναλογικών, μικτού σήματος και καταχωρητών RF μπλοκ σε ένα ενιαίο τσιπ. Για παράδειγμα, παρατηρούμε διαδεδομένα πλέον στο εμπόριο τις κινητές συσκευές που διαθέτουν ενσωματωμένη τρίτης γενιάς (και πολύ πρόσφατα τέταρτης γενιάς) κινητή τηλεφωνία, Bluetooth και ασύρματου δικτύου LAN πάνω σε ένα τσιπ, με αποτέλεσμα να μπορούμε να συνδεθούμε σε οποιοδήποτε δίκτυο, οποτεδήποτε, οπουδήποτε. Οι ερευνητές της Intel έχουν αναπτύξει έναν all-CMOS άμεσο μετατροπέα dual-band πομποδέκτη ραδιοσυχνοτήτων ο οποίος υποστηρίζει κάθε τρέχον πρότυπο Wi-Fi (802.11a, b και g), καθώς και τις προβλεπόμενες απαιτήσεις του 802.11n [19]. Είναι ζωτικής σημασίας επομένως, για τον επιτυχή σχεδιασμό του SoC να τοποθετήσουμε ενσωματωμένες μνήμες ανθεκτικές στο θόρυβο [17].

Η 3D τοποθέτηση μνήμης είναι μια άλλη εναλλακτική και συναρπαστική τεχνολογία που μπορεί να αυξήσει σημαντικά το εύρος ζώνης. Ωστόσο, παρά τα πολλά υποσχόμενα οφέλη της, το θέμα της θερμικής απόδοσης είναι σοβαρή ανησυχία [9] [69].

5. Αξιοπιστία

Η αξιοπιστία είναι μια σημαντική εστίαση της έρευνας στα SoCs. Καθώς τα μελλοντικά μεγέθη τρανζίστορ γίνονται μικρότερα από 20nm σε μέγεθος, είναι πιθανό να δούμε αύξηση της μεταβλητότητας στη συμπεριφορά των τρανζίστορ [11] [12]. Τα μικρότερα μεγέθη χαρακτηρίζονται από περισσότερες αποτυχίες στην πάροδο του χρόνου λόγω ηλεκτροστατικών καταπονήσεων και ηλεκτρο-μετανάστευσης (Ηλεκτρο-μετανάστευση (Electromigration): η μεταφορά του υλικού που προκαλείται από τη σταδιακή μετακίνηση των ιόντων σε έναν αγωγό, λόγω της μεταφοράς ορμής μεταξύ διεξαγωγής ηλεκτρονίων και διάχυσης ατόμων μετάλλων). Ενώ τα τρανζίστορ μπορεί να αποτύχουν, ολόκληρο το σύστημα δεν γίνεται να καταρρεύσει. Πρέπει να διερευνηθούν μηχανισμοί για να αντισταθμιστεί αυτή η μεταβλητότητα στη συμπεριφορά του τρανζίστορ.

Για την αντιμετώπιση αυτών των προκλήσεων, η έρευνα διεξάγεται από την κατασκευή μέχρι το λογισμικό. Μερικές από τις βασικές αρχές ανοχής σφαλμάτων που χρησιμοποιούνταν αρχικά στην εποχή των υπολογιστών μπορούν να εφαρμοστούν στα σύγχρονα σχέδια. Για παράδειγμα, μπορούμε να ανιχνεύσουμε πότε ένα κύκλωμα αποτυγχάνει και να μεταφέρουμε τη διαδικασία αυτή για επίλυση σε ένα άλλο, υλικού-λογισμικού βασιζόμενο, κύκλωμα αυτο-διαχείρισης [1]. Ακόμη μια άλλη πιθανή λύση είναι η χρήση τεχνικών στατιστικής υπολογιστών, η οποία χρησιμοποιεί πιθανολογικά μοντέλα για να αντλήσει αξιόπιστα αποτελέσματα από αναξιόπιστα τμήματα συστήματος. Παρ' όλα αυτά, καμία από αυτές τις τεχνικές δεν είναι μια σαφής απάντηση για το πώς μπορούμε αντιμετωπίσουμε αποτελεσματικά τα ζητήματα αξιοπιστίας. Το γενικότερο συμπέρασμα είναι ότι πρέπει η λύση να παραχθεί σε επίπεδο αρχιτεκτονικού σχεδιασμού.

3.6 Τρέχουσα Παγκόσμια αγορά για SoC

Οι περισσότεροι κατασκευαστές SoC έχουν την άδεια χρήσης ενός πυρήνα IP για ένα συγκεκριμένο σχεδιασμό CPU από δικαιούχο, όπως ο MIPS ή ο ARM. Στη συνέχεια τον συνδυάζουν με άλλους πυρήνες IP για DSP-, wireless-, VoIP-, Sound-, Switch-και άλλες λειτουργικότητες και να αναθέτουν την κατασκευή των τσιπ σε κάποιο χυτήριο ημιαγωγών, ενώ την προώθησή τους αναλαμβάνουν οι ίδιοι ή άλλες εταιρίες διανομής. Οι σημαντικότερες εταιρίες προμηθευτών-κατασκευαστών SoC που υπάρχουν σήμερα παρουσιάζονται στον πίνακα 1.

List of system-on-a-chip suppliers				
Actions Semiconductor	Advanced Micro Devices	Aeroflex Gaisler	Agate Logic	Alchip
Allwinner Technology	Altera	Amkor Technology	Analog Devices	Anyka
Apple Inc.	Applied Micro Circuits Corporation (AMCC)	ARM Holdings	ASIX Electronics	Atheros
Atmel	Axis Communications	Broadcom	Cambridge Silicon Radio	Cavium Networks
CEVA, Inc.	Cirrus Logic	Conexant	Core Logic	Coronis (Wavenis Technology)
Cortina Systems	CPU Tech	Cypress Semiconductor	Infineon Technologies	Innova Card
Intel Corporation	FameG (Fulhua Microelectronics Corp.)	Freescale Semiconductor	Frontier Silicon Ltd	Horizon Semiconductors
Imagination Technologies	Lattice Semiconductor	LSI Corporation	Marvell Technology Group	MediaTek
Maxim Integrated Products	Milkymist	MIPS Technologies	Mistletoe Technologies	MosChip Semiconductor Technology
MStar Semiconductor	Naksha Technologies	Nokia	NuCORE Technology	NVIDIA
NXP Semiconductors (formerly Philips Semiconductors)	ORSoC, OpenRISC System On Chip	Open-Silicon	Palmchip Corporation	PMC-Sierra
Qualcomm	Redpine Signals	Renesas	Samsung Electronics	Sequence Design
Sharp	Sigma Designs	SigmaTel	Silicon Integrated Systems	Silicon Motion
Solomon Systech	Skyworks Solutions	SoC Technology	STATS ChipPAC	STMicroelectronics
ST-Ericsson	Sunplus	System-On-Chip Technologies	System to ASIC	Telechips
Tensilica	Teridian Semiconductor	Texas Instruments	TLSI	Transmeta
TranSwitch	Virage Logic	Xilinx	Zoran Corporation	

Πίνακας 1: Εταιρίες κατασκευαστών-προμηθευτών SoC

Σημαντικά είναι τα βήματα των εταιριών που είναι έντονα υπογραμμισμένα στον πίνακα 1 στους τομείς της ανάπτυξης αρχιτεκτονικού σχεδιασμού των SoC , των kit εφαρμοσμένων και προσαρμοσίμων (ανάλογα με τις απαιτήσεις του χρήστη) πλακετών, αλλά και στον τομέα της κινητής τηλεφωνίας.

3.6.1 Kit Επεξεργασίας SoC

Πιο συγκεκριμένα η εταιρία Altera έχει εισάγει στον χώρο της αγοράς τα προϊόντα: Arria V SoC, Arria 10 SoC ,Arria V SX SoC, Arria V ST SoC και την σειρά Cyclone V SoC (SE, SX, ST) τα χαρακτηριστικά των οποίων φαίνονται παρακάτω [207].

Feature	Arria V SoC	Arria 10 SoC
Processor Technology	28 nm TSMC	20 nm TSMC
Processor Core	Dual-core ARM Cortex-A9 MPCore	Dual-core ARM Cortex-A9 MPCore
Processor Performance	1.05 MHz	1.5 GHz
Logic Core Performance	300 MHz	~500 MHz
Power Dissipation	100%	60%
Logic Density Range	350 – 462K logic element (LE)	160 – 660K LE
Embedded Memory	23 Mb	39 Mb
18x19 Multipliers	2,136	3,356
Maximum Transceivers	30	48
Maximum Transceiver Data Rate (Chip to Chip)	10 Gbps	17.4 Gbps
Memory Devices Supported ⁽¹⁾	DDR3 SDRAM @ 553 MHz	DDR4 SDRAM @ 1,333 MHz LPDDR3 @ 800 MHz RLDRAM 3 @ 1200 MHz QDR II+ SRAM @ 633 MHz
Hard Protocol IP	2 EMACs PCI Express® (PCIe®) Gen2 x8	3 EMACs PCI Express Gen3 X 8 10/40G BaseKR- forward error correction (FEC) Interlaken physical coding sublayer (PCS)
Security	Advanced Encryption Standard (AES)	AES encryption Authentication based on Elliptic Curve Digital Signature Algorithm (ECDSA) Public key infrastructure with layered hierarchy for root of trust Anti-tamper enhancements

Πίνακας 2: Σύγκριση προϊόντων εταιρίας Altera

Feature	Arria V SX SoC	Arria V ST SoC
Processor Core	Dual-core ARM Cortex TM -A9 MPCore TM	
Processor Performance	1.05 GHz	
Logic Density Range	350 – 462K LE	
Embedded Memory	23 Mb	
18x19 Multipliers	2,180	
Max Transceivers (6 Gbps/10 Gbps)	30/0	30/16
Max Transceiver Data Rate (Chip to Chip)	6.5536 Gbps	10.3125 Gbps
Memory Devices Supported (Hard Memory Controllers)	x1 32 bit, 533 MHz DDR3 w/ ECC – HPS x3 32 bit, 533 MHz, DDR3 - FPGA	
Hard Protocol IP	x2 10/100/1000 EMAC – HPS x2 PCIe [®] Gen2 x8 - FPGA	

Πίνακας 3: Σύγκριση προϊόντων εταιρίας Altera

Features	Cyclone V SE SoC	Cyclone V SX SoC	Cyclone V ST SoC
Processor Core	Dual-core ARM Cortex-A9 MPCore TM		
Processor Performance	925 MHz		
Logic Density Range	25 – 110K LE		85 – 110K LE
Embedded Memory	5,761 kb		
18 x 19 Multipliers	224		
Max Transceivers	N/A	9	
Max Transceiver Data Rate (Chip to Chip)	N/A	3.125 Gbps	6.144 Gbps
Memory Devices Supported (Hard Memory Controllers)	x1 32 bit, 400 MHz DDR2/DDR3 with ECC – HPS x1 32 bit, 400 MHz, DDR2/DDR3 - FPGA		
Hard Protocol IP	x2 10/100/1000 EMAC – HPS	x2 10/100/1000 EMAC – HPS x2 PCIe Gen1 x4 - SX x2 PCIe Gen2 x4 - ST	

Πίνακας 4: Σύγκριση προϊόντων εταιρίας Altera

Πρόσφατα μάλιστα ανακοινώσε και την παραγωγή ενός νέου τρανζίστορ πυριτίου 14nm με 3D τεχνική παραγωγής “στοιβάγματος” (3D stacking technology).

Εν συνεχεία επαναστατική είναι και η συμβολή την εταιρίας Xilinx στον τομέα του σχεδιασμού τρανζίστορ πυριτίου η οποία με την αρχιτεκτονική Xilinx UltraScaleTM εφαρμόζει τεχνικές ASIC ακμής σε μια πλήρως προγραμματιζόμενη αρχιτεκτονική για να επιτρέψει multi-hundred gigabit-per-second επίπεδα της απόδοσης του συστήματος με έξυπνη επεξεργασία. Με βάση αυτή την ASIC-class αρχιτεκτονική οι, Kintex[®] UltraScale και Virtex[®] UltraScale συσκευές

επεκτείνουν την εταιρία στην αγορά επιτρέποντας την εμφάνιση της επόμενης γενιάς έξυπνων συστημάτων με νέες αρχιτεκτονικές απαιτήσεις υψηλής απόδοσης.



Value	Deliverables
Programmable System Integration	<ul style="list-style-type: none"> Up to 1.2M logic cells leveraging 2nd generation 3D IC Multi-chip integration for DSP-intensive applications Multiple integrated PCI-Express Gen3 cores
Increased System Performance	<ul style="list-style-type: none"> 8.2 TeraMACs of DSP compute performance Up to two speed-grade improvement with high utilization 16G backplane-capable transceivers, up to 64 per device 2,400 Mb/s DDR4 for robust operation over varying PVT
Increased System Performance(2)	
BOM Cost Reduction	<ul style="list-style-type: none"> System integration reduces application BOM cost by up to 40% 12.5 Gb/s transceivers in slowest speed grade 2,400 Mb/s DDR4 in a mid-speed grade VCXO integration reduces clocking component cost
Total Power Reduction	<ul style="list-style-type: none"> Up to 50% lower power vs. previous generation Fine granular clock gating with UltraScale ASIC-like clocking Enhanced logic cell packing reduces dynamic power
Accelerated Design Productivity	<ul style="list-style-type: none"> Footprint compatibility with Virtex UltraScale for scalability Co-optimized with Vivado Design Suite for rapid design closure

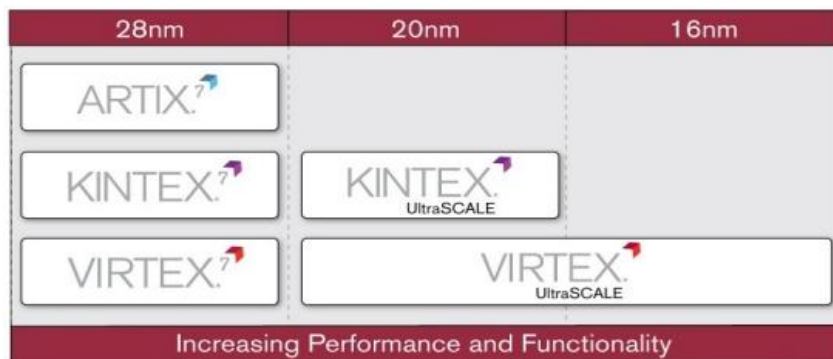
Πίνακας 5: Χαρακτηριστικά Kintex ® UltraScale συσκευής της εταιρίας Xilinx

Value	Deliverables
Programmable System Integration	<ul style="list-style-type: none"> Up to 4.4M logic cells at 20nm using 2nd generation 3D IC Integrated 100G Ethernet MAC and 150G Interlaken cores
Increased System Performance	<ul style="list-style-type: none"> Up to two speed-grade improvement with high utilization 33G transceivers for chip-to-chip, chip-to-optics, 28G backplanes 16G backplane capable transceivers at ½ the power 2,400 Mb/s DDR4 for robust operation over varying PVT
BOM Cost Reduction	<ul style="list-style-type: none"> Up to 50% lower cost – ½ the cost per port for Nx100G systems VCXO and fPLL integration reduces clocking component cost 2,400 Mb/s DDR4 in a mid-speed grade
Total Power Reduction	<ul style="list-style-type: none"> Up to 50% lower power vs. previous generation Fine granular clock gating with UltraScale ASIC-like clocking Enhanced logic cell packing reduces dynamic power
Accelerated Design Productivity	<ul style="list-style-type: none"> Footprint compatibility with Kintex UltraScale for scalability Seamless footprint migration from 20nm planar to 16nm FinFET Co-optimized with Vivado Design Suite for rapid design closure

Πίνακας 6: Χαρακτηριστικά Virtex ® UltraScale συσκευής της εταιρίας Xilinx

Εκτός από τις συσκευές Kintex ® και Virtex UltraScale οι οποίες βασίζονται στην τεχνολογία επεξεργασίας 20nm SoC της TSMC, η Xilinx άρχισε να παρουσιάζει επίσης προγραμματιζόμενες συσκευές Virtex UltraScale Multi-Processing System on Chip (MPSoC) που βασίζονται στην τεχνολογία επεξεργασίας 16nm TSMC FinFET με σκοπό να λανσάρει εξαιρετική εξοικονόμηση ενέργειας και βελτίωση των επιδόσεων. Αξιοποιώντας 2ης γενιάς τεχνολογία “στοιβάγματος” διασύνδεσης πυριτίου, η Xilinx επίσης παρουσιάζει την εισαγωγή της επόμενης γενιάς ετερογενών προϊόντων 3D IC στοχοποιώντας στην επόμενη γενιά του 1Tb/s

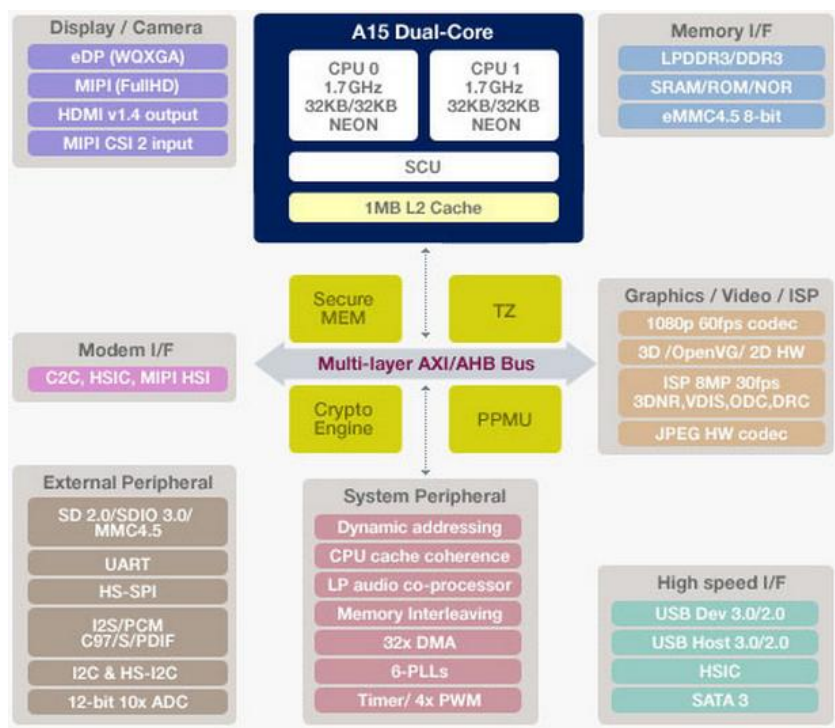
υψηλού εύρους ζώνης και σε παρόμοιες εφαρμογές. Η Xilinx θα παρέχει το πρώτο προϊόν μέσα στο 2014 [208].






































Πίνακας 7: Σύγκριση προϊόντων της εταιρίας Xilinx σε σχέση με το μέγεθος του τρανζίστορ

3.6.2 Εφαρμογές SoC σε Κινητές συσκευές χειρός

Το γεγονός ότι κάθε SoC ,που είναι προσαρμοσμένο σε μία κινητή συσκευή, περιλαμβάνει ό, τι ουσιαστικά περιλαμβάνεται σε έναν ολόκληρο υπολογιστή προκαλεί μεγάλο ενδιαφέρον στις μέρες μας. Παρακάτω παρουσιάζεται το πώς ένα SoC είναι προσαρμοσμένο σε αυτή. Επίσης προβάλλονται τα πρόσφατα επιτεύγματα μερικών από τις μεγαλύτερες εταιρίες παραγωγής SoC στην αγορά όπως η Apple, η Qualcomm, η Samsung, η Nvidia, η Texas Instruments, η Intel και η ARM.



Εικόνα 7: Αρχιτεκτονική Samsung'sExynos 5 Dual [209]

							
Compare	ARM Cortex-A15 MPCore	NVIDIA Tegra 3 T30L	Qualcomm Snapdragon 800 MSM8974	Samsung Exynos 5 Octa 5410	Texas Instruments OMAP 5432	Apple A7 APL0698	Intel Atom Z3770
ISA Supported	ARMv7-A	ARMv7-A	ARMv7	ARMv7	ARMv7	ARMv8	IA-32 (x SSE 4.2
CPU Structure	RISC	RISC	RISC	RISC	RISC	RISC	CISC
Semiconductor Technology	CMOS	CMOS	CMOS	CMOS	CMOS	CMOS	CMOS
Year Released	2013	2013	2013	2013	2013	2013	-
CPU							
CPU Clock Speed	 2,500 MHz	 1,200 MHz	 2,300 MHz	 1,600 MHz	 2,000 MHz	 1,300 MHz	 2,390 MHz
CPU Cores	 4 CORE(S)	 5 CORE(S)	 4 CORE(S)	 8 CORE(S)	 4 CORE(S)	 2 CORE(S)	 4
Primary CPU	4x Cortex-A15 Harvard Superscalar processor cores	4x Cortex-A9 Harvard Superscalar primary core	4x Qualcomm Krait 400 Harvard Superscalar processor core	Quad 1.8 GHz (max) ARM Cortex-A15 Harvard Superscalar processor cores	2x ARM Cortex-A15 Harvard Superscalar processor core	-	Intel Silvermont
Companion CPU	-	1x 500MHz Cortex-A9 Harvard Superscalar companion core	-	Quad 1.2 GHz (max) ARM Cortex-A7 Harvard Superscalar processor cores	2x ARM Cortex-M4 Harvard companion processor core	-	-
CPU Architecture	 ARM big.LITTLE  Harvard	 ARM big.LITTLE  Harvard	 ARM big.LITTLE  Harvard	 ARM big.LITTLE  Harvard	 ARM big.LITTLE  Harvard	 ARM big.LITTLE  Harvard	 ARM  Har

Πίνακας 8: Σύγκριση χαρακτηριστικών κεντρικού επεξεργαστή των SoCπροϊόντων των σημαντικότερων εταιριών στη σημερινή αγορά [210]

	ARM	NVIDIA	Qualcomm snapdragon	Samsung Exynos PROCESSOR	TEXAS INSTRUMENTS	Apple A7	intel Atom
CPU							
L1 Instruction Cache	32 KB/CORE	32 KB/CORE	16 KB/CORE	–	–	64 KB/CORE	32 KB/CORE
L1 Data Cache	32 KB/CORE	32 KB/CORE	16 KB/CORE	–	–	64 KB/CORE	24 KB/CORE
L2 Cache	–	–	2,048 KB/CORE	–	–	1,024 KB/CORE	2,048 KB/CORE
Word Length	32 bit	32 bit	32 bit	32 bit	32 bit	64 bit	32 bit
Data Bus	128 bit	32 bit	32 bit	64/32-bit Multi-layer AHB/AXI bus	–	64 bit	32 bit
GPU							
GPU	–	12 core NVIDIA GeForce ULP	Adreno 330	533 MHz 3-core PowerVR SGX544MP3	PowerVR SGX SGX544-MPx	PowerVR SGX 544MP3	Intel HD
DSP							
DSP Type	–	–	600 MHz Hexagon QDSP6V5A	–	TI mini-C64x DSP	–	–
SIMD Engine	ARM Neon SIMD Engine	ARM Neon SIMD Engine	–	ARM Neon	ARM Neon SIMD Engine	–	–
Mobile Broadband Signals	✗ CDMA ✗ EDGE ✗ GPRS ✗ GSM ✗ HSPA+ ✗ LTE ✗ MBMS ✗ UMTS	✗ CDMA ✗ EDGE ✗ GPRS ✗ GSM ✗ HSPA+ ✗ LTE ✗ MBMS ✗ UMTS	✓ CDMA ✓ EDGE ✓ GPRS ✓ GSM ✓ HSPA+ ✓ LTE ✓ MBMS ✓ UMTS	✗ CDMA ✗ EDGE ✗ GPRS ✗ GSM ✗ HSPA+ ✗ LTE ✗ MBMS ✗ UMTS	✗ CDMA ✗ EDGE ✗ GPRS ✗ GSM ✗ HSPA+ ✗ LTE ✗ MBMS ✗ UMTS	✗ CDMA ✗ EDGE ✗ GPRS ✗ GSM ✗ HSPA+ ✗ LTE ✗ MBMS ✗ UMTS	✗ CDMA ✗ EDGE ✗ GPRS ✗ GSM ✗ HSPA+ ✗ LTE ✗ MBMS ✗ UMTS

Πίνακας 9: Σύγκριση χαρακτηριστικών γραφικών των SoCπροϊόντων των σημαντικότερων εταιριών στη σημερινή αγορά [210]



External Components

External Component Interfaces	ARM	NVIDIA	Qualcomm Snapdragon	Samsung Exynos	Texas Instruments	Apple A7	Intel Atom
Audio Subsystem	✗	✓	✗	✗	✗	✓	✗
Bluetooth 4.0	✗	✗	✗	✗	✗	✗	✓
Display Controller	✗	✗	✗	✗	✗	✓	✗
Embedded GPS Module	✗	✗	✗	✓	✗	✓	✗
eMMC	✗	✗	✗	✗	✗	✓	✗
eMMC 4.5	✗	✗	✗	✓	✗	✗	✗
eSD 3.0	✗	✗	✗	✓	✗	✗	✗
HDMI	✗	✗	✗	✗	✗	✓	✗
HDMI 1.4	✗	✗	✗	✓	✗	✗	✗
HDMI 1.4a	✗	✓	✗	✗	✓	✗	✓
moviNAND	✗	✗	✗	✓	✗	✓	✗
SATA	✗	✗	✗	✓	✗	✗	✗
Triple Display Controller	✗	✗	✗	✓	✗	✓	✗
USB 3.0	✗	✗	✓	✓	✓	✗	✗
RAM Interface	–	32-bit LP-DDR2-1066 and DDR3-L-1500 SD RAM interface	Dual-channel 800 MHz 32-bit dual channel LP-DDR3 memory interface	Dual-channel DDR2, LPDDR2, LPDDR3-1600, DDR3L SDRAM interface	Dual channel 532 MHz DDR3 / DDR3L SD RAM memory interface	–	LPDDR3
Primary Camera Support	–	32 MP	55 MP	–	20 MP	–	–
Secondary Camera Support	–	5 MP	–	–	–	–	–
Video Encoding	–	–	2160p	–	1080p (60 fps)	1080p	–
Video Decoding	–	–	2160p	–	1080p (60 fps)	1080p	–
GPS Module Type	–	–	gpsOneGen 8B with GLONASS	Embedded GPS module	–	Embedded	–

Πίνακας 9: Σύγκριση χαρακτηριστικών εξωτερικών τμημάτων SoC προϊόντων των σημαντικότερων εταιριών στη σημερινή αγορά [210]



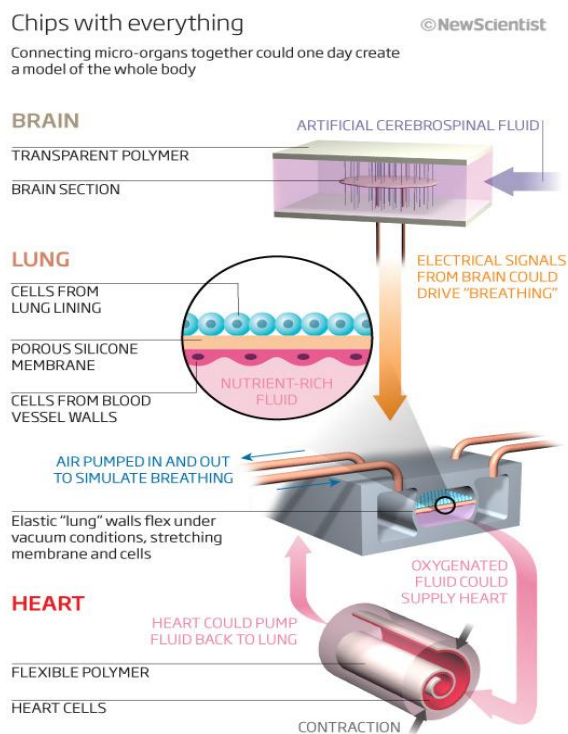
Additional Information

Additional Features	VFPv4 FPU, MMU, 128bit AMBA 4 Advanced Coherent Bus, Snopp Control Unit, ARM Thumb-2 Technology, ARM TrustZone Technology, ARM CoreSight, ARM Jazelle RCT + DBX, ARM CoreSight Multi-core debug and trace function	Enhanced NAND Flash support, High Definition Audio Video Processor, NTSC/PAL TV output, 3D Stereo Sound	Stereoscopic 3D Kit	ARM TrustZone, NAND flash	Image signal processor, 2D/3D graphics acceleration (IVA-HD), SmartReflex 3, M-shield, ARM TrustZone, 1080p 30 fps stereoscopic 3D video encode/decode	NAND Flash	–
Feature Size	–	40 nm	28 nm	28 nm	28 nm	28 nm	28 nm
Contacts	–	–	–	–	745 pins	–	1380 pin

Πίνακας 10: Σύγκριση πρόσθετων πληροφοριών SoC προϊόντων των σημαντικότερων εταιριών στη σημερινή αγορά [210]

3.7 Μελλοντική χρήση των SoC

Η τεχνολογία SoC χρησιμοποιείται σε μικρές και όλο και πιο περίπλοκες καταναλωτικές ηλεκτρονικές συσκευές. Μερικές τέτοιες συσκευές έχουν περισσότερη επεξεργαστική ισχύ και μνήμη από ότι είχε ένας τυπικός επιτραπέζιος υπολογιστής πριν μια δεκαετία. Παρατηρείται μια τάση προώθησης των NoC τμημάτων στα SoC συστήματα καθώς έχουμε περιέλθει στην εποχή του “internet of things”, δηλαδή στην εποχή όπου οι οικιακές συσκευές καθημερινής χρήσης και ψηφιακής ψυχαγωγίας μπορούν να συνδέονται στο διαδίκτυο. Ενώ παράλληλα σε μεγαλύτερη κλίμακα προβάλλεται η τάση για διασυνδεδεμένα σχολεία, γραφεία, αυτοκίνητα, για διασυνδεδεμένους ανθρώπους (connected schools, offices, cars, people) ακόμη και για ολόκληρες πόλεις (smart connected cities). Στο μέλλον, τα nanorobots (ρομπότ μικροσκοπικών διαστάσεων) εξοπλισμένα με SoC μπορεί να λειτουργήσουν ως προγραμματιζόμενα αντισώματα για την επίλυση ασθενειών που ήταν ανίατες στο παρελθόν. Συσκευές βίντεο SoC θα μπορούσαν να ενσωματωθούν στον εγκέφαλο των τυφλών ατόμων, επιτρέποντάς τους να δουν, ενώ SoC συσκευές ήχου ενδέχεται να δώσουν την δυνατότητα στους κωφούς ανθρώπους να ακούσουν. Επιπρόσθετα φορητοί υπολογιστές με μικρές κεραίες θα μπορούσε κάποια μέρα να είναι σε θέση για περιήγηση στο Internet σε megabit ανά δευτερόλεπτο ταχύτητες, από οποιοδήποτε σημείο στην επιφάνεια της γης [233].



Εικόνα 8: Πιθανή μελλοντική χρήση SoC σε ανθρώπινα όργανα [234]

4 Ιστορική αναδρομή για τα LoC

Η μικρορευστομηχανική ασχολείται με τα φαινόμενα που υπεισέρχονται στη συμπεριφορά, στον ακριβή έλεγχο και στη διαχείριση μικρών ποσοτήτων ρευστών (10-6 με 10-15 λίτρα). Ο όρος «μίκρο» προσδίδει τα εξής χαρακτηριστικά:

- α) μικρούς όγκους (μl, nl, pl, fl),
- β) μικρό μέγεθος και
- γ) χαμηλή κατανάλωση ενέργειας.

Ο τομέας αυτός συνδυάζει διάφορους επιστημονικούς κλάδους, όπως τη φυσική, τη χημεία, τη μικροτεχνολογία και η βιοτεχνολογία, με πολλές εφαρμογές το σχεδιασμό συστημάτων όπου χρησιμοποιούνται μικρές ποσότητες ρευστών. Οι τέσσερις τομείς που οδήγησαν στην ανάπτυξη του τομέα της μικρορευστομηχανικής είναι: η μοριακή ανάλυση, η άμυνα από βιολογικές απειλές, η μοριακή βιολογία και η μικροηλεκτρονική. Ο τομέας της μοριακής ανάλυσης οδήγησε στην ανάπτυξη της μικρορευστομηχανικής, λόγω της χρήσης μικροαναλυτικών μεθόδων, όπως: αέρια χρωματογραφία (GPC), υψηλής πίεσης υγρή χρωματογραφία (HPLC) και τριχοειδής πειραματική διερεύνηση φαινομένων ηλεκτροδιαβροχής σε διηλεκτρικά ηλεκτροφόρησης (CE). Αυτές οι μέθοδοι είχαν υψηλή ευαισθησία και υψηλή ακρίβεια χρησιμοποιώντας πολύ μικρές ποσότητες δειγμάτων.

Μετά την εφεύρεση της μικροτεχνολογίας (~ 1954) για την υλοποίηση ολοκληρωμένων δομών μικροηλεκτρονικής ημιαγωγών για τα τσιπ , οι τεχνολογίες αυτές με βάση τη λιθογραφία είχαν μόλις εφαρμοστεί στην κατασκευή αισθητήρα πίεσης (1966). Λόγω περαιτέρω ανάπτυξης αυτών, των συνήθως περιορισμένων διεργασιών CMOS, άρχισε η εποχή της δημιουργίας εργαλείων με μικρομέτρα ή υπο-μικρόμετρα, μεγέθους μηχανολογικών κατασκευών σε wafers πυριτίου , όπως τα MicroElectroMechanicalSystems (MEMS) τα οποία αναφέρονται επίσης και ως MicroTechnologySystem (MST).

Μαζί με τους αισθητήρες πίεσης , αναπτύχθηκαν και αισθητήρες αερόσακων ,μηχανικές κινητές κατασκευές και συσκευές χειρισμού υγρών όπως κανάλια για τριχοειδής συνδέσεις, μίξερ , βαλβίδες , αντλίες και συσκευές δοσολογίας. Το πρώτο σύστημα ανάλυσης LOC ήταν ένας αέριος χρωματογράφος , που αναπτύχθηκε το 1979 από τον SCTerry στο Πανεπιστήμιο του Στάνφορντ. Ωστόσο , μόνο στο τέλος της δεκαετίας του 1980 , και στις αρχές της δεκαετίας του

1990 , η έρευνα του LOC άρχισε να αναπτύσσεται σοβαρά καθώς μερικές ερευνητικές ομάδες στην Ευρώπη ανέπτυξαν μικρο-αντλίες(micropumps) , αισθητήρες ροής (flowsensors) και τις έννοιες για την ολοκληρωμένη σε chip, υγρό-θεραπεία για ανάλυση συστημάτων. [211]. Αυτές οι έννοιες μTAS απέδειξαν ότι η ένταξη των βημάτων προεπεξεργασίας , η οποία συνήθως γίνεται σε εργαστηριακή κλίμακα , θα μπορούσε να παρατείνει την απλή λειτουργία του αισθητήρα σε μια πλήρης εργαστηριακή ανάλυση, συμπεριλαμβανομένων π.χ. επιπλέον καθαρισμό και στάδια διαχωρισμού.

Μια μεγάλη ώθηση στον τομέα της έρευνας και ένα μεγάλο εμπορικό ενδιαφέρον ήρθε στα μέσα της δεκαετίας του 1990 , όταν οι μTAS τεχνολογίες αποδείχθηκαν ότι παρέχουν ενδιαφέροντα εργαλεία για γονιδιωματικές εφαρμογές , όπως τριχοειδή ηλεκτροφόρηση και μικροσυστοιχίες DNA. Μετά την επιτυχία αυτών των μικροαναλυτικών μεθόδων, ήταν φυσικό να αναπτυχθούν νέες εφαρμογές στη μικροκλίμακα στον τομέα της χημείας και της βιοχημείας. Η αντίληψη ότι τα χημικά και βιολογικά όπλα προσφέρουν σημαντικές στρατιωτικές και τρομοκρατικές απειλές, ήταν ένας ακόμη παράγοντας προς την ανάπτυξη των μικρορευστομηχανικών συστημάτων. Για τη θωράκιση από τέτοιες απειλές, υποστηρίχθηκαν έρευνες που είχαν ως στόχο την ανάπτυξη μικρο-ρευστομηχανικών συστημάτων που θα προσέφεραν στην ανίχνευση χημικών και βιολογικών απειλών. Μια τέτοια μεγάλη έρευνα ήρθε ειδικά από την DARPA (Defense Agency Advanced Research Projects) , η οποία ενδιαφέρονταν για φορητά συστήματα ανίχνευσης βιοχημικού πολέμου. Η προστιθέμενη αξία δεν περιοριζόταν μόνο στην ολοκλήρωση των διαδικασιών σε εργαστήριο για ανάλυση , αλλά και στις χαρακτηριστικές δυνατότητες των επιμέρους στοιχείων και την εφαρμογή σε άλλες, μη-ανάλυση , διαδικασίες εργαστηρίων. Εξ ου και ο όρος εισήχθη « Lab - on-a - Chip".

Ο τομέας της μοριακής βιολογίας βοήθησε εξίσου στην ανάπτυξη της μικρορευστομηχανικής. Με τη σημαντική πρόοδο της γενετικής στη δεκαετία του 80, ακολούθησε η εμφάνιση άλλων τομέων της μικροανάλυσης σχετικών με τη μοριακή βιολογία, όπως η ανάλυση της αλληλουχίας του DNA. Αυτές οι αναλύσεις απαιτούν μεθόδους με μεγαλύτερη απόδοση και μεγαλύτερη ευαισθησία από εκείνες που χρησιμοποιήθηκαν στη βιολογία. Η μικρορευστομηχανική προσέφερε τη δυνατότητα υπερνίκησης των προβλημάτων αυτών.

Ο τομέας της μικροηλεκτρονικής αποτελεί επίσης σημαντικό παράγοντα για την ανάπτυξη της μικρορευστομηχανικής. Η βασική ιδέα ήταν ότι η φωτολιθογραφία και άλλες σχετικές τεχνολογίες που είχαν μεγάλη επιτυχία στη μικροηλεκτρονική πυριτίου και σε μικρο-ηλεκτρομηχανικά συστήματα (MEMS), είναι ευθέως εφαρμοζόμενες και στη

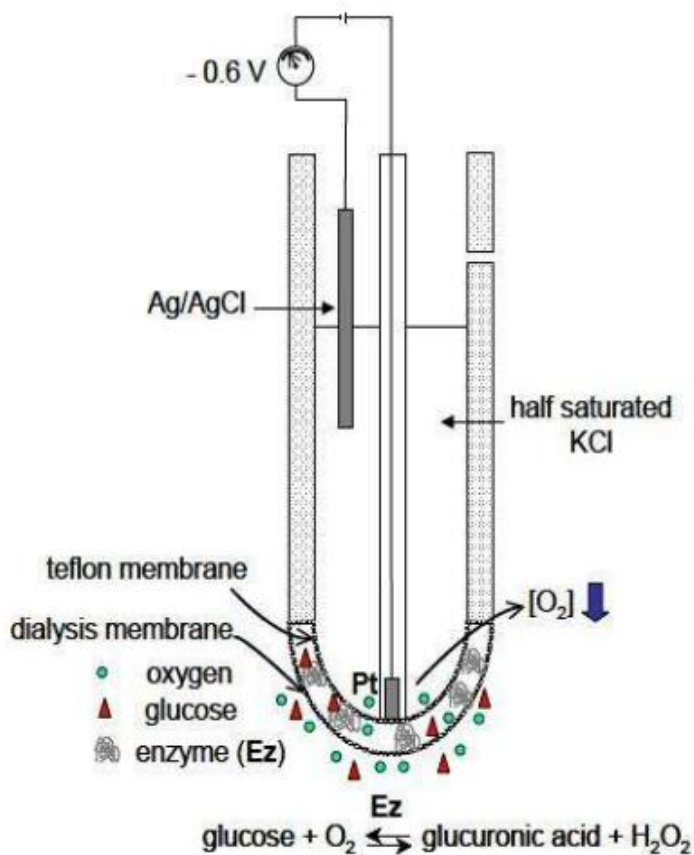
μικρορευστομηχανική. Σε κάποιες από τις πρώτες ερευνητικές εργασίες σε συστήματα μικρορευστομηχανικής, χρησιμοποιήθηκαν πυρίτιο και γυαλί, όμως αυτά τα υλικά αντικαθίστανται σταδιακά από πλαστικά. Για αναλύσεις νερού, οι συσκευές που είναι κατασκευασμένες από πυρίτιο και γυαλί, κρίνονται συνήθως μη αναγκαίες και ακατάλληλες. Το πυρίτιο είναι ακριβό και αδιαφανές στην ορατή και στην υπεριώδη ακτινοβολία, με αποτέλεσμα να μην μπορεί να χρησιμοποιηθεί με συμβατικές οπτικές μεθόδους ανίχνευσης. Είναι πιο εύκολο, τα κομμάτια που απαιτούνται για μικροαναλυτικά συστήματα να κατασκευαστούν από ελαστομερή και όχι άκαμπτα υλικά (ειδικότερα οι βαλβίδες και οι αντλίες).

Μεγάλο μέρος της έρευνας στα συστήματα ηλεκτροδιαβροχής έχει επιτευχθεί σε ένα πολυμερές – PDMS (πολυδιμεθυλοσιλοξάνιο) – του οποίου οι ιδιότητες είναι διαφορετικές από αυτές του πυριτίου. Το πολυμερές, PDMS, είναι ένα διαφανές, μαλακό πολυμερές. Αν τα συστήματα μικρορευστομηχανικής θα χρησιμοποιούν ευρέως το πολυμερές PDMS ή κάποιο άλλο πολυμερές, όπως πολυολεφίνη, απομένει να το δούμε. Εντούτοις, η μικροηλεκτρονική είναι απολύτως αναγκαία για την ανάπτυξη της μικρορευστομηχανικής, και καθώς ο τομέας έχει αναπτυχθεί αρκετά, το γυαλί, το σίδηρο και το πυρίτιο είναι τα πλέον κατάλληλα υλικά για την κατασκευή ειδικών συστημάτων που απαιτούν χημική και θερμική σταθερότητα (βιοαισθητήρες).

Το πρώτο βήμα για την ανάπτυξη των βιοαισθητήρων έγινε το 1916, όπου αναφέρεται για πρώτη φορά η δυνατότητα ακινητοποίησης πρωτεϊνών και ακολουθεί το 1956, η ανακάλυψη του πρώτου ηλεκτροδίου οξυγόνου από τον Leland Clark. Το 1962 παρουσιάζεται από τον ίδιο, στο “Συμπόσιο της Ακαδημίας Επιστημών της Νέας Υόρκης”, ο πρώτος βιοαισθητήρας, ο οποίος είναι ένας αμπερομετρικός βιοαισθητήρας γλυκόζης και αρχίζει να κυκλοφορεί στην αγορά το 1972, από την εταιρεία Yellow Springs Instruments. Εντωμεταξύ, κατασκευάζεται το 1969 ο πρώτος ποτενσιομετρικός βιοαισθητήρας από τους Guilbault και Montalvo, ενώ από το 1980, όπου κατασκευάστηκε ο πρώτος αισθητήρας οπτικών ινών για την ανίχνευση in vivo αερίων στο αίμα (Peterson), ξεκινά η επανάσταση των οπτικών βιοαισθητήρων. Το 1983 κατασκευάζεται ο πρώτος ανοσοαισθητήρας συντονισμού επιφανειακών πλασμονίων (SPR) και ακολουθεί το 1984 ο πρώτος αμπερομετρικός βιοαισθητήρας με μεσολαβητή: η φεροκίνη (ferrocene) χρησιμοποιείται με την οξειδάση της γλυκόζης για την ανίχνευση της γλυκόζης [212].

Τα τελευταία χρόνια, η προοδευτική απαίτηση για γρήγορη και ακριβή ανίχνευση οποιουδήποτε τύπου ουσιών, έχει επιταχύνει την ανάπτυξη μιας μεγάλης ποικιλίας βιοαισθητήρων, ενώ

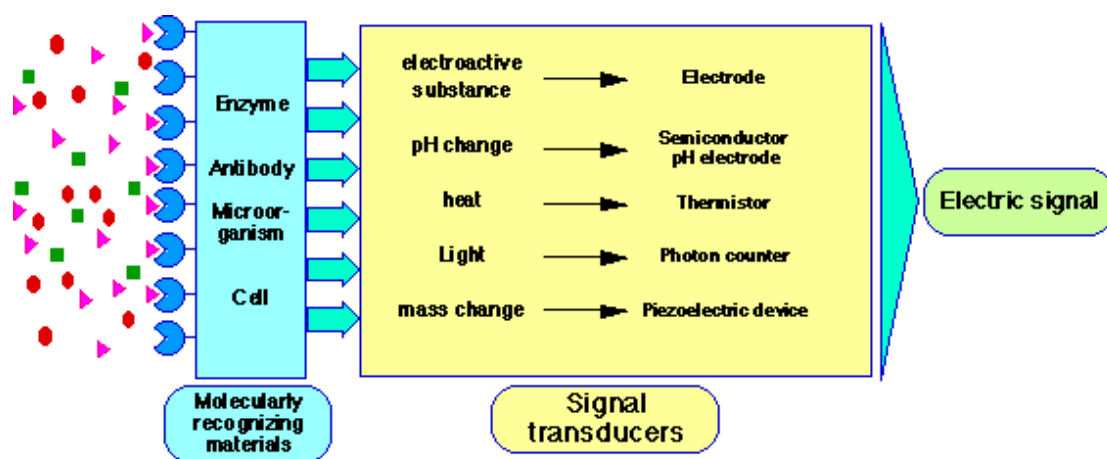
ιδιαίτερη έμφαση δίνεται στην οπτική ολοκλήρωση που βελτιώνει ακόμα περισσότερο τις ιδιότητές τους. Σημαντικοί σταθμοί στη νεότερη παγκόσμια αγορά των βιοαισθητήρων είναι το 1996, όπου η εταιρεία Abbott εξαγοράζει τη MediSense για 867\$ και το 1998, όπου συγχωνεύονται οι εταιρείες Roche και Boehringer Mannheim για τη δημιουργία της Roche Diagnostics [213].



Εικόνα 9: Αμπερομετρικός Βιοαισθητήρας Γλυκόζης

4.1 Λειτουργικά μέρη του βιοαισθητήρα

Ο βιοαισθητήρας αποτελείται από ένα βιολογικό ή προερχόμενο από βιολογικό αισθητηριακό στοιχείο (που συνήθως ονομάζεται βιο-υποδοχέας), το οποίο ενσωματώνεται με ένα στοιχείο μετατροπέα, που μετατρέπει το μετρούμενο στοιχείο σε ένα σήμα εξόδου.



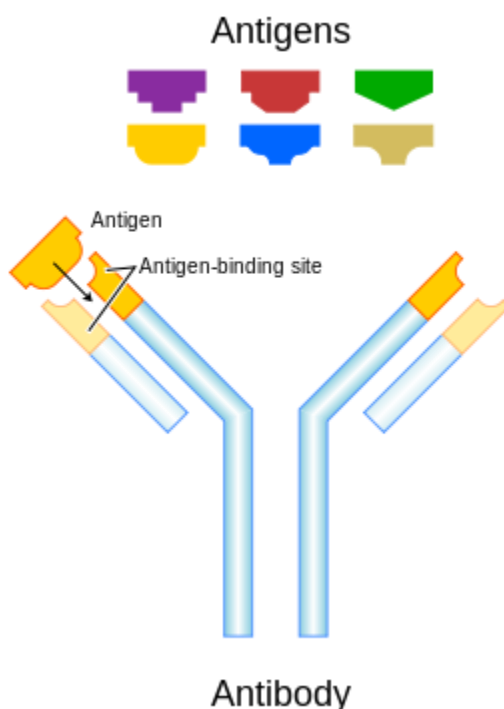
Principle of Biosensors

Εικόνα 10: Αρχή λειτουργίας του βιοαισθητήρα

Ως βιο-υποδοχείς, συνήθως χρησιμοποιούνται κάποια είδη μορίων (αντισώματα, ένζυμα, πρωτεΐνες ή νουκλεϊκό οξύ) ή ένα βιολογικό σύστημα (κύτταρα, ιστοί) για την αναγνώριση βιοχημικών ουσιών. Ανάλογα με το είδος του βιο-υποδοχέα, οι βιοαισθητήρες χωρίζονται σε βιοκαταλυτικούς, όπου ως βιο-υποδοχέα έχουμε ένζυμο, κύτταρο ή ιστό και σε βιοσυγγενικούς, όπου το ρόλο του βιο-υποδοχέα παίζουν είτε δείγματα νουκλεϊκού οξέως (DNA/RNA), είτε αντισώματα. Οι μηχανισμοί μετάδοσης είναι συνήθως ηλεκτροχημικοί, βασιζόμενοι σε μάζα (πιεζοηλεκτρικοί) ή οπτικοί. Η ηλεκτροχημική ανίχνευση συνήθως βασίζεται στις χημικές ιδιότητες των συγκεκριμένων ουσιών που βρίσκονται σ' ένα διάλυμα (αναλύτες), οι οποίες μετρώνται σε σχέση με ένα ηλεκτρόδιο αναφοράς. Η μέθοδος ανίχνευσης που βασίζεται στη μάζα, εκμεταλλεύεται την αλλαγή στη συχνότητα του πιεζοηλεκτρικού κρυστάλλου, που εξαρτάται από τη συχνότητα του εφαρμοζόμενου ηλεκτρικού σήματος και τη μάζα του κρυστάλλου.

4.2 Βιο-υποδοχείς

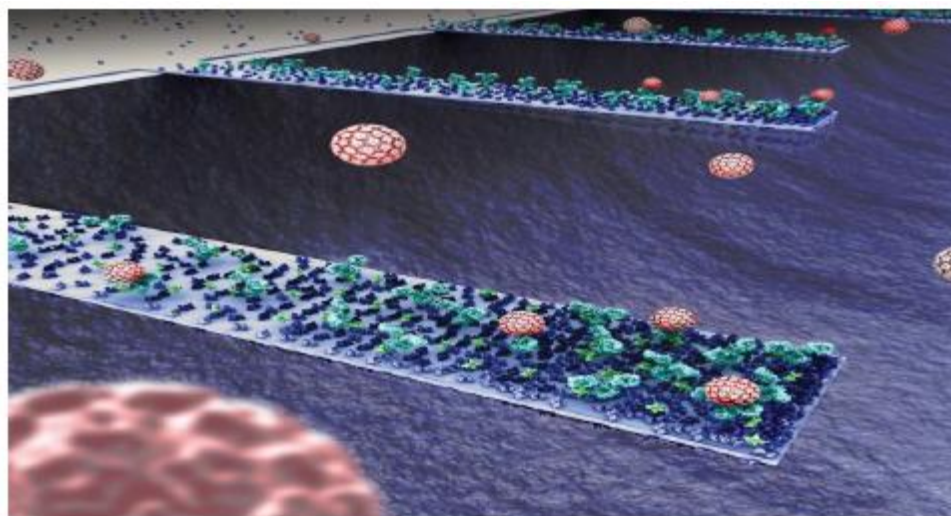
Ο βιο-υποδοχέας είναι ένα είδος βιολογικού μορίου ή ένα βιολογικό σύστημα που υιοθετεί ένα βιοχημικό μηχανισμό για την αναγνώριση ενός αναλύτη. Οι πιο συνηθισμένοι βιο-υποδοχείς βασίζονται σε αλληλεπιδράσεις αντισωμάτων αντιγόνων, ενζυμάτων, νουκλεϊκών οξέων ή κυττάρων. Τα αντισώματα (ή ανοσοσφαιρίνες) είναι σύνθετα βιομόρια που σχηματίζονται από εκατοντάδες αμινοξέων, τα οποία είναι διατεταγμένα σε μια σχήματος Υ ακολουθία μεγάλου μήκους (εικόνα 1.3). Το αντίσωμα αναγνωρίζει ένα συγκεκριμένο στόχο, που ονομάζεται αντιγόνο. Ένα αντίσωμα περιέχει δύο περιοχές, που ονομάζονται παράτοπα και δεσμεύουν τα αντιγόνα. Η αλληλεπίδραση ανάμεσα σε ένα αντίσωμα και το σχετικό αντιγόνο είναι πολύ συγκεκριμένη, επειδή οι μοριακές δομές τους είναι συμπληρωματικές και ο δεσμός αντιγόνου – αντισώματος είναι πολύ σταθερός. Ως εκ τούτου, η αντίδραση αντιγόνου – αντισώματος είναι πολύ γρήγορη και η σύμπλεξή τους χαρακτηρίζεται από μια εύλογη χρονική διάρκεια. Η ιδιαιτερότητα της αντίδρασης αντιγόνου – αντισώματος επιτρέπει τη χρησιμοποίηση αντισωμάτων ως συγκεκριμένων ανιχνευτών, ικανών να ανιχνεύουν τον καταλύτη ενδιαφέροντος, ακόμα και όταν υπάρχει στο δείγμα μεγάλος αριθμός άλλων χημικών ουσιών.



Εικόνα 11 :Αλληλεπίδραση μεταξύ αντιγόνου – αντισώματος

Όσον αφορά στα ένζυμα, τα πιο ελκυστικά χαρακτηριστικά τους για τη χρησιμοποίησή τους ως βιο-υποδοχείς, είναι οι συγκεκριμένες ικανότητες δέσμευσής τους και η καταλυτική τους δραστηριότητα που επιτρέπει την ενίσχυση του μηχανισμού ανίχνευσης. Η καταλυτική δραστηριότητα επιτρέπει την απόκτηση ενός χαμηλότερου ορίου ανίχνευσης σε σχέση με άλλες τεχνικές, αλλά χάνεται εάν το ένζυμο χάσει τη φυσική του υπόσταση (όταν διασπαστεί σε υποενότητες ή στα αμινοξέα του).

Η υβριδοποίηση του DNA ή του RNA συνήθως υιοθετείται ως μηχανισμός βιοανίχνευσης, με την εκμετάλλευση της συμπληρωματικότητας των ζευγών των νουκλεοτιδίων: αδερίνη (A)-θυμίνη (T) και κυτοσίνη (C)-γουανίνη (G). Ειδικότερα, γνωστές ακολουθίες DNA μπορούν να χρησιμοποιηθούν για τον προσδιορισμό συγκεκριμένων ακολουθιών DNA σε βιολογικά δείγματα. Τέλος, ολόκληροι μικροοργανισμοί (όπως τα βακτήρια και οι μύκητες) μπορούν να χρησιμοποιηθούν ως βιο-υποδοχείς, για τον έλεγχο παραδείγματος χάριν, της τοξικότητας κάποιων ουσιών [96].



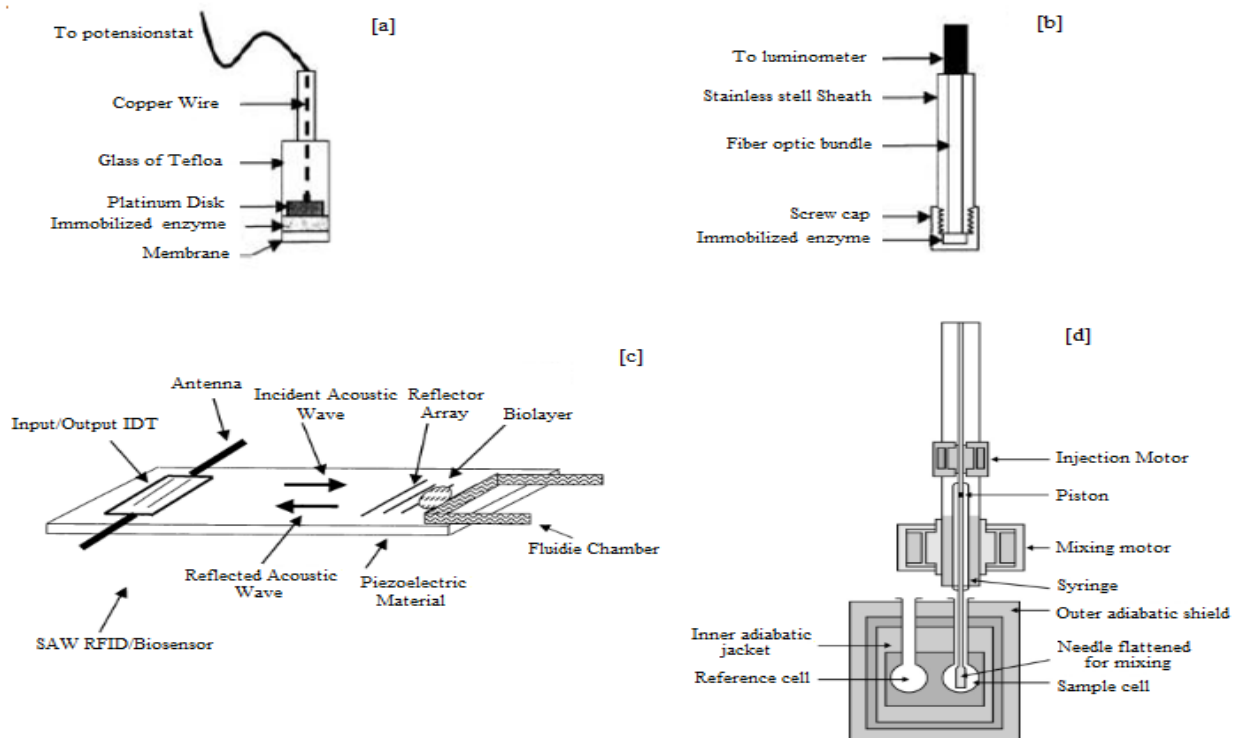
Εικόνα 12: Βιο – υποδοχέας

4.3 Μετατροπείς

Ανάλογα με το είδος του μετατροπέα, οι βιοαισθητήρες χωρίζονται στις παρακάτω κατηγορίες [96]:

- Ηλεκτροχημικοί (αμπερομετρικοί, ποτενσιομετρικοί, αγωγιμομετρικοί)
- Οπτικοί (οπτικής ίνας, συντονισμού επιφανειακών πλασμονίων, φθορισμού)
- Θερμιδομετρικοί (αγωγής θερμότητας, ισοθερμικοί, ισοπεριβολικοί)
- Ακουστικοί (ακουστικού κύματος επιφανείας, πιεζοηλεκτρικοί)

Οι διάφοροι τύποι βιοαισθητήρων, ανάλογα με το μετατροπέα που χρησιμοποιούν, περιγράφονται συνοπτικά στη συνέχεια, ενώ οι οπτικοί βιοαισθητήρες, που είναι το κύριο αντικείμενο ενδιαφέροντος της παρούσας διπλωματικής εργασίας, μελετώνται αναλυτικά σε επόμενο κεφάλαιο.



Εικόνα 13: Σχηματική αναπαράσταση ενός (α) ηλεκτροδίου αμπερομετρικού ενζυμικού βιοαισθητήρα, (β) ενζυμικού βιοαισθητήρα οπτικής ίνας, (γ) βιοαισθητήρα διάδοσης επιφανειακού ακουστικού κύματος και (δ) ενζυμικού θερμιδόμετρου [96]

4.4 Ηλεκτροχημικοί βιοαισθητήρες

Οι πιο συνηθισμένοι ηλεκτροχημικοί βιοαισθητήρες είναι οι αμπερομετρικοί και οι ποτενσιομετρικοί. Στους αμπερομετρικούς μετατροπείς, είναι καθορισμένο το δυναμικό μεταξύ δύο ηλεκτροδίων και υπολογίζεται το ρεύμα που παράγεται από την οξείδωση ή τη μείωση των ηλεκτροενεργών στοιχείων, το οποίο σχετίζεται στη συνέχεια με τη συγκέντρωση του αναλύτη ενδιαφέροντος (εικόνα 13α). Τα περισσότερα ηλεκτρόδια κατασκευάζονται από μέταλλα όπως λευκόχρυσο, χρυσό, ασήμι και ανοξείδωτο ατσάλι ή από υλικά με βάση τον άνθρακα, που είναι αδρανή στα δυναμικά όπου πραγματοποιείται η ηλεκτροχημική αντίδραση. Επειδή, ωστόσο, ορισμένα είδη αντιδρούν σε δυναμικά όπου είναι παρόντα άλλα είδη, είτε χρησιμοποιείται μια επιλεκτική μεμβράνη, είτε ενσωματώνεται στο πλαίσιο αδρανοποίησης ή στο δείγμα που περιέχει τον αναλύτη ένας μεσολαβητής ηλεκτρονίων που αντιδρά σε χαμηλότερο δυναμικό. Οι ποτενσιομετρικοί μετατροπείς μετρούν το δυναμικό ηλεκτροχημικών κυττάρων με πολύ χαμηλό ρεύμα. Οι μετατροπείς επίδρασης πεδίου (FET) είναι ποτενσιομετρικές συσκευές που βασίζονται στη μέτρηση του δυναμικού στη διεπιφάνεια μονωτή-ηλεκτρολύτη. Η μεταλλική θύρα ενός FET, μπορεί να αντικατασταθεί από μια επιλεκτική μεμβράνη ιόντων, διαμορφώνοντας ένα PH-μετατροπέα (PH ISFET). Ένζυμα έχουν δεσμευτεί στην επιφάνεια ενός τέτοιου PH-ISFET για να παράξουν ενζυμο-ευαίσθητα transistors επίδρασης πεδίου (ENFET) [96].

4.5 Οπτικοί βιοαισθητήρες

Στους ενζυμικούς οπτικούς βιοαισθητήρες οπτικών ινών, χρησιμοποιούνται ως μετατροπείς σωλήνες οπτικών ινών, στην άκρη των οποίων συν-δεσμεύονται ένζυμα και χρωστικές ύλες, συνήθως φθορίζουσες. Αυτοί οι σωλήνες αποτελούνται από τουλάχιστον δύο ίνες. Η μια ενώνεται με μια φωτεινή πηγή συγκεκριμένου εύρους μήκους κύματος, που παράγει το κύμα διέγερσης. Η άλλη συνδέεται με μια φωτοδίοδο και ανιχνεύει αλλαγή της οπτικής πυκνότητας στο κατάλληλο μήκος κύματος (εικόνα 13b). Οι μετατροπείς συντονισμού επιφανειακών πλασμονίων (SPR) μετρούν μικροσκοπικές αλλαγές πάνω και κοντά στην επιφάνεια του στοιχείου ανίχνευσης. Η μέτρηση του SPR βασίζεται στην ανίχνευση της εξασθένησης του κύματος ολικής ανάκλασης σε πρίσμα του οποίου η μια πλευρά καλύπτεται με μέταλλο. Όταν ένα προσπίπτον κύμα p-πόλωσης διαπερνά το πρίσμα και προσκρούει στο μέταλλο υπό κατάλληλη γωνία, επάγει ένα κύμα συντονισμένων φορτίων στη μεταλλική-διηλεκτρική

διεπιφάνεια, το οποίο μεταφέρει μερικά μικροϊόντα. Η ολική ανάκλαση μετράται από ένα φωτοανιχνευτή, ως συνάρτηση της πρισπίπτουσας γωνίας. Για παράδειγμα, όταν ένα αντιγόνο ενώνεται με ένα αντίσωμα που έχει δεσμευτεί πάνω στην εκτεθειμένη επιφάνεια του μετάλλου, η μετρούμενη ανάκλαση αυξάνεται. Αυτή η αύξηση της ανακλαστικότητας μπορεί να συσχετιστεί με τη συγκέντρωση του αντιγόνου. Λίγοι SPR βιοαισθητήρες έχουν εμπορευματοποιηθεί, αλλά κανένας συμπαγής, χαμηλού κόστους και φορητός είναι μέχρι τώρα διαθέσιμος[96].

4.6 Ακουστικοί βιοαισθητήρες

Οι ηλεκτροακουστικές συσκευές που χρησιμοποιούνται σε βιοαισθητήρες βασίζονται στην ανίχνευση αλλαγής στην πυκνότητα της μάζας, χάρη στις ελαστικές, ηλεκτρικές ή διηλεκτρικές ιδιότητες μιας μεμβράνης κατασκευασμένης από χημικά αλληλεπιδρώντα υλικά που βρίσκονται σε επαφή με ένα πιεζοηλεκτρικό υλικό. Συνήθως χρησιμοποιούνται μετατροπείς διάδοσης μαζικού ακουστικού κύματος (BAW) και επιφανειακού ακουστικού κύματος (SAW). Στους πρώτους, ένας κρυσταλλικός συντονιστής, συνήθως quartz, συνδέεται με έναν ενισχυτή για το σχηματισμό ενός ταλαντωτή, του οποίου η συχνότητα συντονισμού είναι συνάρτηση των ιδιοτήτων δύο μεμβρανών που επισυνάπτονται σ' αυτόν. Οι δεύτεροι βασίζονται στη διάδοση ενός SAW κατά μήκος ενός υποστρώματος που καλύπτεται από μεμβράνη, του οποίου οι ιδιότητες επηρεάζουν τις απώλειες διάδοσης και τη φασική ταχύτητα του κύματος. Τα επιφανειακά ακουστικά κύματα παράγονται και μετρώνται από μεταλλικούς διαψηφιακούς μετατροπείς που τοποθετούνται πάνω στο πιεζοηλεκτρικό υπόστρωμα, όπως φαίνεται στην εικόνα 13c [96].

4.7 Θερμιδομετρικοί βιοαισθητήρες

Οι θερμιδομετρικοί μετατροπείς μετρούν τη θερμότητα μιας βιοχημικής αντίδρασης που λαμβάνει χώρα πάνω στο αισθητηριακό στοιχείο. Αυτές οι συσκευές μπορούν να ταξινομηθούν ανάλογα με τον τρόπο που μεταφέρεται η θερμότητα. Οι ισοθερμικοί θερμιδομετρητές διατηρούν το κύτταρο που αντιδρά σε σταθερή θερμοκρασία, χρησιμοποιώντας θέρμανση Joule ή ψύξη Peltier και υπολογίζεται το ποσό της ενέργειας που απαιτείται. Οι θεμιδομετρητές αγωγής θερμότητας μετρούν τη διαφορά θερμοκρασίας μεταξύ του δοχείου αντίδρασης και ενός ισοθερμικού αποδέκτη θερμότητας που το περιβάλλει. Τέλος, ο πιο συνηθισμένος

θερμιδομετρικός μετατροπέας είναι ο ισοπεριβολικός (isoperibol), που επίσης μετρά τη διαφορά θερμοκρασίας μεταξύ του αντιδρώντος κυττάρου και ενός ισοθερμικού καλύμματος που το περιβάλλει. Σε αυτή την περίπτωση, ωστόσο, το αντιδρών κύτταρο είναι θερμικά μονωμένο (αδιαβατικό). Αυτό το θερμιδόμετρο έχει το πλεονέκτημα ότι συνδέεται εύκολα με ροϊκά αναλυτικά συστήματα έγχυσης (εικόνα 13d) [96].

5 Επιθυμητά χαρακτηριστικά και μελλοντική ανάπτυξη των βιοαισθητήρων

Ένας βιοαισθητήρας πρέπει να ικανοποιεί τα εξής χαρακτηριστικά [95]:

- Ευαισθησία και δυνατότητα διαχωρισμού
- Επιλεκτικότητα και επαναληπτική ικανότητα
- Ταχύτητα απόκρισης
- Αξιοπιστία και ικανότητα αυτοελέγχου
- Δυναμικό εύρος
- Να μην επηρεάζεται από ηλεκτρικές ή περιβαλλοντικές παρεμβάσεις
- Να έχει συνάφεια το σήμα εξόδου με το περιβάλλον της μέτρησης
- Διάρκεια ζωής και δυνατότητα επισκευής και επαναχρησιμοποίησης
- Προσιτή τιμή

Για τις περισσότερες εφαρμογές πάντως είναι επιθυμητή η ύπαρξη ενός συμπαγούς βιοαισθητήρα με υψηλή ευαισθησία, γρήγορη απόκριση και την ικανότητα να εκτελεί μετρήσεις σε πραγματικό χρόνο. Αυτές οι απαιτήσεις μπορούν να ικανοποιηθούν κυρίως με τους φωτονικούς βιοαισθητήρες, που παρουσιάζονται παρακάτω. Παρά την ταχεία πρόοδο στην εξέλιξη των βιοαισθητήρων, οι κλινικές εφαρμογές είναι ακόμα σπάνιες, με εξαίρεση τον έλεγχο της γλυκόζης. Αυτό έρχεται σε έντονη αντίθεση με την επιτακτική ανάγκη για μικρές κλινικές και δοκιμές σημείων περίθαλψης.

Οι παρακάτω απαιτήσεις, κρίνεται πως είναι απαραίτητες [97]:

1. Υψηλή ευαισθησία

Η βελτίωση της ευαισθησίας είναι ένας παντοτινός στόχος για την ανάπτυξη των βιοαισθητήρων. Είναι αλήθεια ότι οι απαιτήσεις ευαισθησίας αλλάζουν κατά περίπτωση. Για παράδειγμα, δε χρειάζεται πολύ υψηλή ευαισθησία για την ανίχνευση της γλυκόζης, αφού η συγκέντρωσή της είναι υψηλή στο αίμα. Αυτό είναι μάλιστα μέρος του λόγου της επιτυχίας στον τομέα του ελέγχου της γλυκόζης. Σε πολλές περιπτώσεις, ωστόσο, είναι πολύ σημαντικό να

κατασκευαστούν βιοαισθητήρες υψηλής ευαισθησίας και ανίχνευσης μοναδικών μορίων, έτσι ώστε να πληρούνται οι απαιτήσεις των διαγνωστικών μορίων και της ανίχνευσης παθογόνων.

2. Υψηλή επιλεκτικότητα

Αυτό είναι ίσως ένα μεγάλο εμπόδιο για τις εφαρμογές των βιοαισθητήρων. Οι περισσότεροι βιοαισθητήρες που αναφέρονται στη βιβλιογραφία, λειτουργούν πολύ καλά στα εργαστήρια, αλλά μπορεί να αντιμετωπίσουν σειρά προβλημάτων σε δοκιμές με πραγματικά δείγματα. Κατά συνέπεια, είναι απαραίτητο να αναπτυχθούν νέες προσεγγίσεις στην τροποποίηση των επιφανειών, ώστε να αποφευχθεί η μη-ειδική απορρόφηση.

3. Υψηλή πολυπλεξία

Η πολυπλεξία είναι κρίσιμη για την ελάττωση του χρόνου εργασίας, που είναι ιδιαίτερα σημαντικό για εργασίες που πραγματοποιούνται στα εργαστήρια ή στις κλινικές. Έτσι, είναι σημαντικό να αναπτυχθούν σειρές υψηλής πυκνότητας ηλεκτροδίων, όπως επίσης ηλεκτροχημικά όργανα που θα μπορούν να λειτουργούν ταυτόχρονα σε μεγάλο αριθμό εργασιών.

4. Μικροσκοπηση

Είναι σημαντικό να αναπτυχθούν μικροσκοπικοί βιοαισθητήρες, έτσι ώστε να αυξηθεί η δυνατότητα φορητότητας, συνεπώς να πληρούνται οι απαιτήσεις για τις κλινικές δοκιμές και να διευκολύνεται η λειτουργία των σημείων περίθαλψης.

5. Υψηλή ολοκλήρωση

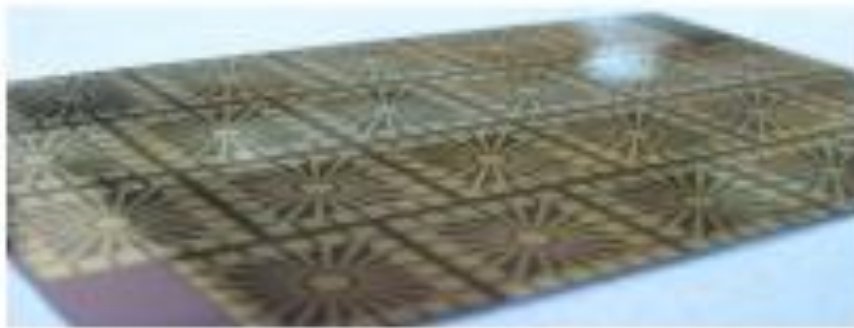
Ένας ιδανικός βιοαισθητήρας θα πρέπει να έχει υψηλό επίπεδο ολοκλήρωσης και αυτοματοποίησης, ώστε να αυξάνεται η λειτουργικότητα, να μειώνεται το κόστος και να ευνοείται η μαζική παραγωγή. Οι τρέχουσες lab-on-a-chip τεχνολογίες και τα microfluidics προσφέρουν λύση προς αυτό το σκοπό και θα μελετηθούν αναλυτικά σε επόμενο κεφάλαιο.

Η εξέλιξη της νανοτεχνολογίας επίσης, θα επιτρέψει το σχεδιασμό βιοαισθητήρων που θα είναι πολύ μικρότεροι σε μέγεθος, θα καταναλώνουν πολύ λιγότερη ενέργεια και θα είναι πιο ευαίσθητοι από τους σημερινούς μικρο ή μακρο-αισθητήρες. Η ολοκλήρωση μάλιστα των νανο-

βιοαισθητήρων θα επιτρέψει την κατασκευή μεγάλου αριθμού μικροσκοπικών και έξυπνων βιοαισθητηριακών συσκευών με χαμηλό κόστος, ανιχνεύοντας την αλληλεπίδραση ενός μικρού αριθμού μορίων, επεξεργάζοντας και μεταδίδοντας τα δεδομένα μέσω μικρού αριθμού ηλεκτρονίων και αποθηκεύοντας τις πληροφορίες σε νανομετρικές δομές [94]. Μπορούμε να αναμένουμε πάντως πως, στο μέλλον, επιτυχημένοι βιοαισθητήρες θαμπούν να ενσωματώσουν όλα αυτά τα χαρακτηριστικά και θα μπορούν να ανιχνευτούν ικανοποιητικά μικροσκοπικοί στόχοι σε σύντομο χρονικό διάστημα.

5.1 Πλαίσιο οπτικής ολοκλήρωσης

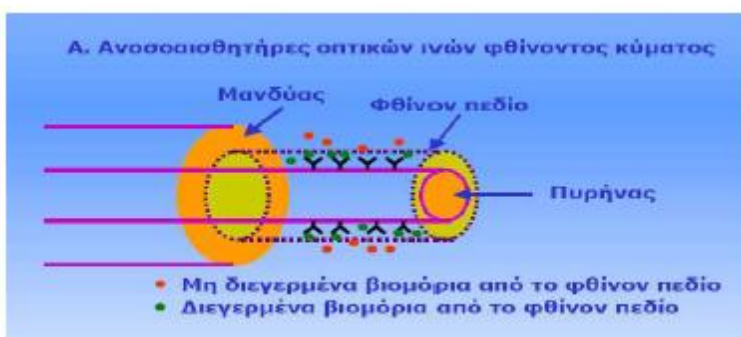
Τα πλεονεκτήματα των βιοαισθητήρων ενισχύονται σημαντικά όταν χρησιμοποιείται πλαίσιο οπτικής ολοκλήρωσης. Η τεχνολογία οπτικής ολοκλήρωσης επιτρέπει την ολοκλήρωση παθητικών και ενεργητικών στοιχείων (που περιλαμβάνουν ίνες, εκπομπούς, ανιχνευτές και σχετικές συσκευές) πάνω στο ίδιο υπόστρωμα, επιτρέποντας έτσι την ευέλικτη ανάπτυξη μικροσκοπικών συμπαγών αισθητήρων με την πρόσθετη δυνατότητα κατασκευής πολλαπλών αισθητήρων πάνω σε ένα μοναδικό τσιπ (Lab-on-a-chip). Η ολοκλήρωση προσφέρει πρόσθετα πλεονεκτήματα, όπως μικρογράφηση, αντοχή, αξιοπιστία και δυνατότητα για μαζική παραγωγή, με αποτέλεσμα τη μείωση του κόστους παραγωγής, τη χαμηλή κατανάλωση ενέργειας και την απλότητα στην ευθυγράμμιση των επιμέρους οπτικών στοιχείων [93]. Η οπτική ολοκλήρωση των βιοαισθητήρων βασίζεται στο λεγόμενο PIC (Photonic Integrated Circuit), το οποίο μπορεί να κατασκευαστεί από μια ποικιλία υλικών συστημάτων, περιλαμβανομένων ηλεκτρο-οπτικών κρυστάλλων, όπως lithium niobate, διοξείδιο του πυριτίου σε πυρίτιο, πυρίτιο επί μονωτικού (SOI), καθώς και από διάφορα πολυμερή και ημιαγώγιμα υλικά που χρησιμοποιούνται για την κατασκευή ημιαγώγιμων lasers, όπως GaAs και InP. Κύρια μέθοδος κατασκευής είναι η φωτολιθογραφία, που χρησιμοποιείται για το σχεδιασμό πλακιδίων όπου εναποθέτονται ή χαράσσονται τα υλικά.



Εικόνα 14:Συστοιχία βιοαισθητήρων ανίχνευσης γλυκόζης [99]

5.2 Φωτονικοί βιοαισθητήρες

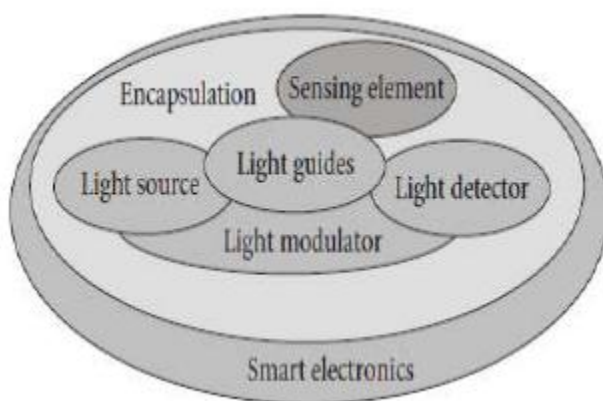
Η προοδευτική απαίτηση για γρήγορη και ακριβή ανίχνευση οποιουδήποτε τύπου ουσιών έχει επιταχύνει την ανάπτυξη μιας μεγάλης ποικιλίας βιοαισθητήρων. Για τις περισσότερες εφαρμογές είναι επιθυμητή η ύπαρξη ενός συμπαγούς βιοαισθητήρα με υψηλή ευαισθησία, γρήγορη απόκριση και την ικανότητα να εκτελεί μετρήσεις σε πραγματικό χρόνο. Αυτές οι απαιτήσεις μπορούν να ικανοποιηθούν κυρίως με τους οπτικούς (φωτονικούς) αισθητήρες, καθώς χάρη στην ίδια τη φύση των οπτικών μετρήσεων, μπορούν να χρησιμοποιούν πληθώρα τεχνικών, όπως εκπομπή, απορρόφηση, φθορισμό, διαθλασιμετρία, μέτρηση πόλωσης, για την επίτευξη των καλύτερων δυνατών αποτελεσμάτων. Ανάμεσα σε αυτούς, οι φωτονικοί βιοαισθητήρες που βασίζονται στην ανίχνευση φθίνοντος κύματος έχουν καταδείξει τις αξιοσημείωτες ιδιότητές τους, όπως εξαιρετικά υψηλή ευαισθησία για την άμεση μέτρηση βιομοριακών αλληλεπιδράσεων σε πραγματικό χρόνο και σε σχήματα χωρίς-ετικέτα (label-free) [93].



Εικόνα 15:Ανοσοαισθητήρας οπτικών ινών φθίνοντος κύματος [95]

Κατά την ανίχνευση φθίνοντος κύματος, ένα στρώμα υποδοχέων τοποθετείται πάνω στην επιφάνεια πυρήνα του κυματοδηγού. Η έκθεση της λειτουργικής επιφάνειας πάνω στα συμπληρωματικά μόρια και η ακόλουθη βιοχημική αντίδραση μεταξύ τους προκαλεί τοπική αλλαγή στις οπτικές ιδιότητες του βιολογικού στρώματος. Αυτή η αλλαγή ανιχνεύεται διαμέσου του φθίνοντος τομέα του κυματοδηγούμενου φωτός και το εύρος του μπορεί να συσχετιστεί με τη συγκέντρωση της ουσίας και τη σταθερά της αλληλεπίδρασης, αποφέροντας ένα ποσοτικό σήμα (εικόνα 15) [93].

Η ευρεία ποικιλία των πλατφορμών οπτικών αισθητήρων διαχωρίζεται σε αισθητήρες βασισμένους σε οπτικές ίνες, επίπεδους κυματοδηγούς, μικρο-αντηχεία, ηχηρές (resonant) περιθλαστικές κυματοδηγικές δομές, LAPS (ποτενσιόμετρα), μικρομηχανικές δομές με οπτική ανάγνωση, πορώδες πυρίτιο κλπ [93]. Τα πλεονεκτήματα των οπτικών αισθητήρων ενισχύονται σημαντικά όταν χρησιμοποιείται πλαίσιο οπτικής ολοκλήρωσης. Η τεχνολογία αυτή επιτρέπει την ολοκλήρωση πλήθους στοιχείων πάνω σε ένα μοναδικό τσιπ, βελτιώνοντας έτσι τη λειτουργικότητα, την ευαισθησία και την αντοχή του βιοαισθητήρα, ενώ ενισχύει τη δυνατότητα μαζικής παραγωγής και κατ' επέκταση τη μείωση του κόστους.



Εικόνα 16: Τα κύρια πεδία έρευνας στην ανάπτυξη των φωτονικών βιοαισθητήρων που βασίζονται στην τεχνολογία πυριτίου [93]

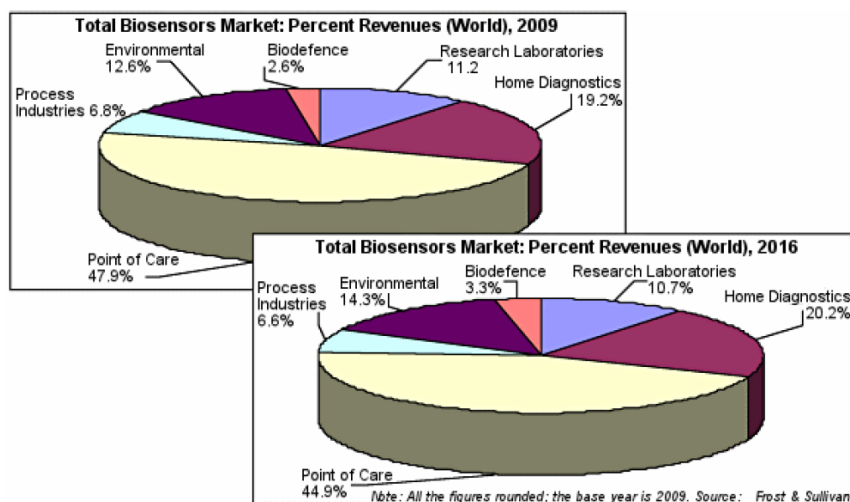
Διάφορες τεχνολογίες είναι διαθέσιμες για την κατασκευή φωτονικών βιοαισθητήρων, αλλά η τεχνολογία πυριτίου είναι ένα από τα πιο χρήσιμα και υποσχόμενα εργαλεία. Σημαντική δουλειά σε φωτονικές συσκευές πυριτίου έχει γίνει στον τομέα των τηλεπικοινωνιών και κάποια αποτελέσματα έχουν εφαρμοστεί επιτυχώς στην ανάπτυξη των αισθητήρων. Στη φωτονική πυριτίου η κατασκευή των συσκευών γίνεται με πυρίτιο ή με σχετικά με πυρίτιο υλικά, χρησιμοποιώντας τεχνολογίες μικροηλεκτρονικής με στόχο την ολοκλήρωση όλων των αισθητηριακών στοιχείων σε ένα μοναδικό τσιπ. Σχετικά με τη φωτονική <<πυριτίωση>>

υπάρχουν διάφορα δομικά στοιχεία προς έρευνα, περιλαμβανομένης της παραγωγής σήματος και ζεύξης, της επιλεκτικής οδήγησης και μεταφοράς μέσω κυματοδηγών, της κωδικοποίησης του σήματος, της ανίχνευσης, της πακετοποίησης των στοιχείων και τελικά του έξυπνου ηλεκτρονικού ελέγχου όλων αυτών των φωτονικών λειτουργιών (εικόνα 16). Η <<βιολειτουργικότητα>> του αισθητηριακού στοιχείου είναι ένα αντικείμενο πρόσθετης έρευνας πέρα από τη φωτονική τεχνολογία, κατά συνέπεια το αντίστοιχο στοιχείο είναι σε ξεχωριστό πλαίσιο στο διάγραμμα της εικόνας 16 [93]. Ειδικά, η διάδοση του φωτός για εφαρμογές αισθητήρων μπορεί να βασιστεί στην ολική εσωτερική αντανάκλαση (TIR), σε επίπεδους ή πλευρικούς κυματοδηγούς, κοίλους κυματοδηγούς, antiresonant αντανάκλαση οπτικών κυματοδηγών (ARROW) ή σε κυματοδηγούς οπών. Ενδιαφέρον παρουσιάζει το γεγονός ότι σύνθετες δομές κυματοδηγών που έχουν αναπτυχθεί για τις τηλεπικοινωνίες με σκοπό την περαιτέρω σμίκρυνση των φωτονικών συσκευών οι οποίες παρουσιάζουν πιθανές αισθητηριακές εφαρμογές, έχουν αναπτυχθεί πρόσφατα [93].

Στο κεφάλαιο αυτό θα παρουσιάσουμε τόσο τους κύριους μηχανισμούς οπτικής μετάδοσης, όσο και τις κύριες πλατφόρμες ολοκληρωμένων φωτονικών αισθητήρων που προτείνονται στη βιβλιογραφία. Τέλος, με βάση τα συγκριτικά αποτελέσματα επίδοσης που θα παραθέσουμε, θα επιχειρήσουμε να αναδείξουμε την ανωτερότητα του πυριτίου ως βασικού υλικού κατασκευής ολοκληρωμένων φωτονικών βιοαισθητήρων. Η τεχνολογία πυριτίου θα μελετηθεί αναλυτικά σε επόμενο κεφάλαιο.

5.3 Παγκόσμια αγορά για τους βιοαισθητήρες

Η αγορά των βιοαισθητήρων χαρακτηρίζεται ως μια επεκτατική αγορά, με εφαρμογές που αυξάνονται με την ανάπτυξη κάθε νέου βιοαισθητήρα. Οι εξελίξεις στους βιοαισθητήρες έχουν οδηγήσει σε τυποποιημένο εξοπλισμό, τυποποιημένα βιομόρια και τυποποιημένες διαδικασίες ελέγχου για χρήση σε εφαρμογές ασφαλείας, όπως την ανίχνευση ναρκωτικών και εκρηκτικών. Οι κύριες κάθετες αγορές των βιοαισθητήρων περιλαμβάνουν ερευνητικά εργαστήρια, σημεία περίθαλψης, διαγνωστικά για το σπίτι, περιβαλλοντικό έλεγχο, ασφάλεια και βιοάμυνα. Το γράφημα στην εικόνα 11 δείχνει τη συνολική αγορά για τους βιοαισθητήρες με βάση το ποσοστό των εσόδων το 2009 και την αντίστοιχη πρόβλεψη για το 2016. Παρατηρούμε ότι σύμφωνα με την πρόβλεψη, το 2016 θα εξακολουθεί να κυριαρχεί η αγορά για τα σημεία περίθαλψης, ενώ αναμένεται αύξηση του μεριδίου της αγοράς για τα διαγνωστικά για το σπίτι, τα ερευνητικά εργαστήρια, τη βιοάμυνα και το περιβάλλον.

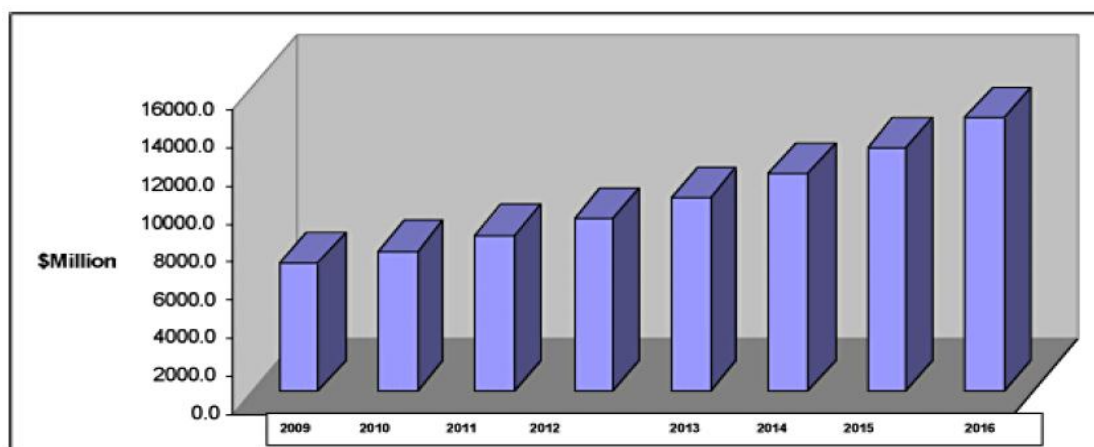


Εικόνα 17: Η συνολική αγορά για τους βιοαισθητήρες σύμφωνα με το ποσοστό των εσόδων από κάθετες αγορές για το 2009 και 2016 [100]

Τα σημεία περίθαλψης συνεχίζουν να είναι η μεγαλύτερη αγορά για τους βιοαισθητήρες και είναι πιθανό να κυριαρχήσουν το 2016 και πέραν αυτού. Η ανάπτυξη νέων τύπων βιοαισθητήρων για νέα διαγνωστικά τεστ θα πρέπει να συμβάλλει στην τάση αυτή. Όσον αφορά τους βιοαισθητήρες εφαρμογών διαδικασιών, περιμένουμε σταδιακά αλλαγή από in-vitro σε in-vivo δοκιμές, για την εξασφάλιση της ανάλυσης σε πραγματικό χρόνο.

Υπολογίζεται ότι τα παγκόσμια έσοδα της αγοράς των βιοαισθητήρων θα συνεχίσουν να επιδεικνύουν μεγάλη άνοδο και θα ξεπεράσουν τα 14 δισεκατομμύρια δολάρια μέσα στα επόμενα 2 χρόνια (εικόνα 18). Οι ετήσιοι συντελεστές αύξησης είναι πιθανό να είναι

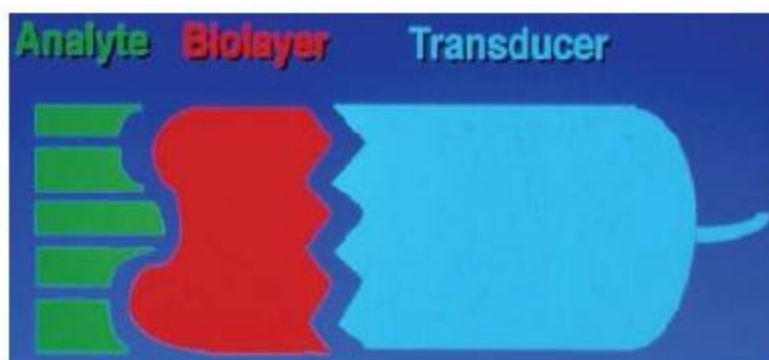
μεγαλύτεροι από 12-14% έως το 2016. Ο κυριότερος λόγος για αυτή την άνοδο είναι η σημαντική αύξηση της ζήτησης από την αγορά της ασφάλειας και της βιοάμυνας, του περιβαλλοντικού ελέγχου και των διαγνωστικών για το σπίτι.



Εικόνα 18: Η συνολική αγορά των βιοαισθητήρων από το 2009 και η πρόβλεψη των παγκόσμιων εσόδων από το 2012 έως το 2016 [100]

6 Microfluidic εφαρμογές για βιοαισθητήρες

Οι βιοαισθητήρες προσφέρουν προοπτικές για απλουστευμένες μετρήσεις σύνθετων βιοχημικών παραμέτρων που προορίζονται συνήθως για πολύπλοκες μετρήσεις στο εργαστήριο. Όπως είδαμε σε προηγούμενο κεφάλαιο, ένας βιοαισθητήρας αποτελείται από ένα βιολογικό στοιχείο αναγνώρισης, όπως ένζυμο ή αντίσωμα ή κύτταρο ως βιοϋποδοχέα, σε συνδυασμό με ένα μετατροπέα, για τη δημιουργία μιας ενιαίας μονάδας (εικόνα 19).



Εικόνα 19: Σχηματικό διάγραμμα ενός βιοαισθητήρα

Ο τελευταίος χρησιμοποιείται για να καταγράψει κάποια φυσιοχημική αλλαγή που προκύπτει από την αντίδραση μεταξύ του βιοϋποδοχέα και του σύνθετου στοιχείου-στόχου. Αυτό μπορεί να πραγματοποιηθεί με διάφορους τρόπους, όπως μέσω μεταβολής της μάζας, του φορτίου στην επιφάνεια, της ροής ρεύματος ή των οπτικών ιδιοτήτων. Οι βιοαισθητήρες, ως ιδιαίτερα διεισδυτικές και καταγραφικές συσκευές, προσφέρουν την απόλυτη ανάλυση, χωρίς ιδιαίτερη εργασία και κόπο. Η τρέχουσα ελκυστικότητά τους, ωστόσο, έγκειται στο γεγονός ότι είναι επιδεκτικοί σε τεχνικές μικροκατασκευής και επομένως σε τεχνικές σμίκρυνσης και ολοκλήρωσης σε ένα μοναδικό chip (lab-on-a-chip) ή σε κλίμακα βιομηχανικής παραγωγής. Επιπλέον, έχουν την ικανότητα να παρέχουν άμεση ανίχνευση σε οπτικώς αδιαφανή βιολογικά δείγματα. Για να είναι εφικτά όμως αυτά τα πλεονεκτήματα, πολλά εξαρτώνται από την προετοιμασία του δείγματος. Η ροή, η αραίωση, η σύνθεση του υπόβαθρου και η παρουσία παρεμβαλλόμενων συστατικών του δείγματος, όλα είναι στοιχεία του λεγόμενου “matrix effect” στα βιολογικά δείγματα και όλα συνωμοτούν με διάφορους τρόπους για να νοθεύσουν το βασικό σήμα ανάγνωσης. Μέχρι σήμερα, η προετοιμασία και η ροή του δείγματος ήταν ένας παραμελημένος τομέας της βασικής έρευνας για τους βιοαισθητήρες και ένας λόγος για την

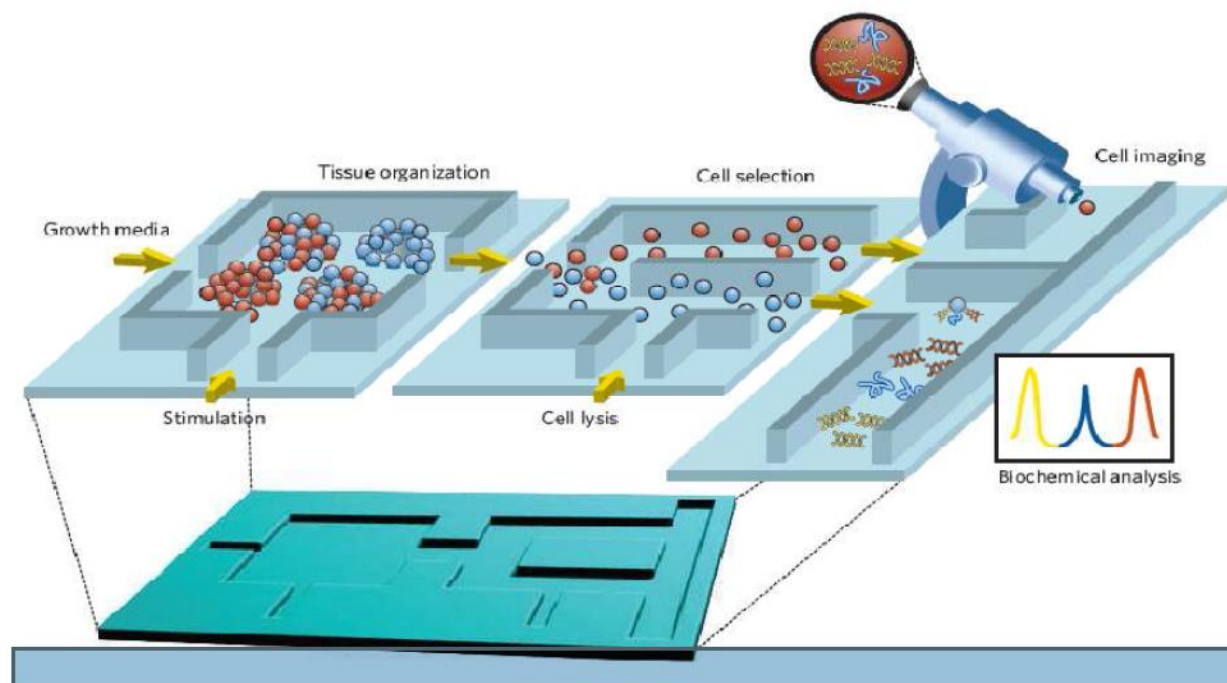
έλλειψη της διαδεδομένης εξάπλωσής τους για επιπρόσθετες εργαστηριακές δοκιμές ή για την ανίχνευση φαρμάκων.

Χάρη στις ταχείες προόδους στην εξέλιξη των μικροηλεκτρονικών συστημάτων (MEMS) για το σχεδιασμό ροϊκών συστημάτων (microfluidics) μεγάλης ακρίβειας, με κύριο υλικό το πυρίτιο έως τώρα, οι ερευνητές έχουν καταφέρει να δημιουργήσουν δομές ροής ρευστών που προσφέρουν τη δυνατότητα ακριβούς παράδοσης του δείγματος σε θέσεις-στόχους, μέσω ροϊκών μονοπατιών, ελεγχόμενων από βαλβίδες. Τα ρευστά, ωστόσο, πέρα από φαινόμενα που οφείλονται στην αλλαγή μεγέθους, παρουσιάζουν και πολύ διαφορετικές δυναμικές υπό μικρο-ροϊκές συνθήκες. Εδώ κυριαρχούν ιξώδεις δυνάμεις και κάθε παρατυπία ή αναταραχή στο σχέδιο ροής πρέπει να εξομαλύνεται, ώστε να επιτυγχάνεται στρωτή ροή, με ακριβή και ποσοτικά προσδιορισμένα πλάνα μεταφοράς του διαλύματος μέσα σε ολόκληρη την έκταση του μικροκαναλικού δικτύου, ανεξάρτητα από τις καναλικές διασυνδέσεις και τη συνολική γεωμετρία. Έτσι, ένα μικροκανάλι αποτελεί ένα ειδικό όχημα παράδοσης, για την αυτόνομη και άριστα ελεγχόμενη έκθεση του δείγματος σε μια βιοαισθητηριακή επιφάνεια, μέσω του μονοπατιού ροής [130].

Χάρη στα μικροσυστήματα, μπορεί να πραγματοποιηθεί προηγμένη οργάνωση ιστού και καλλιέργεια, με την ολοκλήρωση ομοιογενών και ετερογενών κυτταρικών συνόλων, τρισδιάστατων δομών για την καθοδήγηση της κυτταρικής ανάπτυξης και microfluidic συστημάτων για τη μεταφορά θρεπτικών και άλλων διαλυτών παραγόντων (εικόνα 19). Με τη χρήση ολοκληρωμένων microfluidic συστημάτων, οι διαλυτοί παράγοντες, για παράδειγμα οι κυτταροκίνες για τη διέγερση των κυττάρων, μπορούν να φθάσουν στα κύτταρα σε καθορισμένα χωρικά και χρονικά μοτίβα. Η τεχνολογία μικροσυστημάτων μπορεί επίσης να διαχωρίσει τους ετερογενείς πληθυσμούς σε ομοιογενείς, καθώς, επιτρέποντας τη διαλογή καθενός κυττάρου ξεχωριστά, μπορούν να αναλυθούν ταυτόχρονα πολλοί διαφορετικοί τύποι κυττάρων.

Τα μικροσυστήματα μπορούν να ενσωματώσουν πολυάριθμες τεχνικές για την ανάλυση των βιοχημικών αντιδράσεων, περιλαμβάνοντας ανάλυση με βάση την εικόνα, καθώς και τεχνικές για την ανάλυση των γονιδίων και των πρωτεϊνών της κυτταρικής λύσης. Αυτό καθιστά τη μικροτεχνολογία ένα άριστο εργαλείο για τις κυτταροβασισμένες εφαρμογές και για τη θεμελιώδη μελέτη της κυτταρικής βιολογίας. Όπως φαίνεται από τα βέλη στην εικόνα 21, τα διάφορα τμήματα του μικρο-ροϊκού συστήματος μπορούν να συνδεθούν για να αποτελέσουν ένα ολοκληρωμένο σύστημα, πραγματοποιώντας πολλαπλές λειτουργίες σε ένα μοναδικό chip. Αυτή η ολοκλήρωση ωστόσο, αποτελεί πρόκληση, αν μη τι άλλο λόγω της δυσκολίας στην

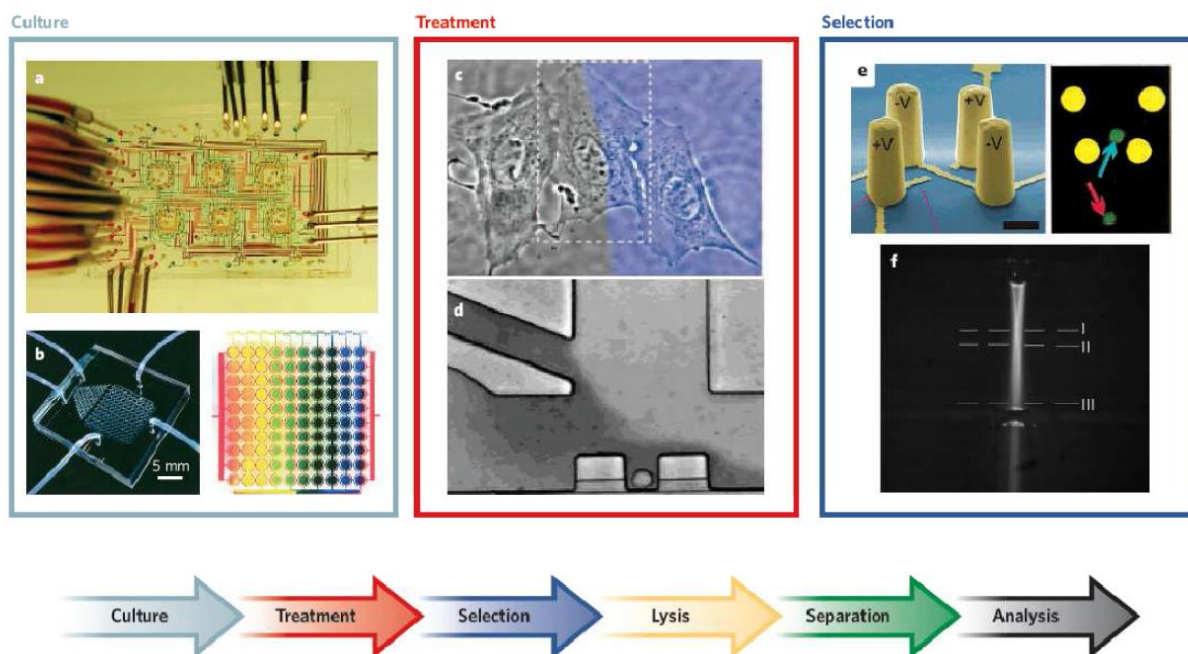
ταυτόχρονη ολοκλήρωση των ρευστών, των οπτικών, των ηλεκτρονικών και βιολογικών τμημάτων, σε ένα μοναδικό chip [131].



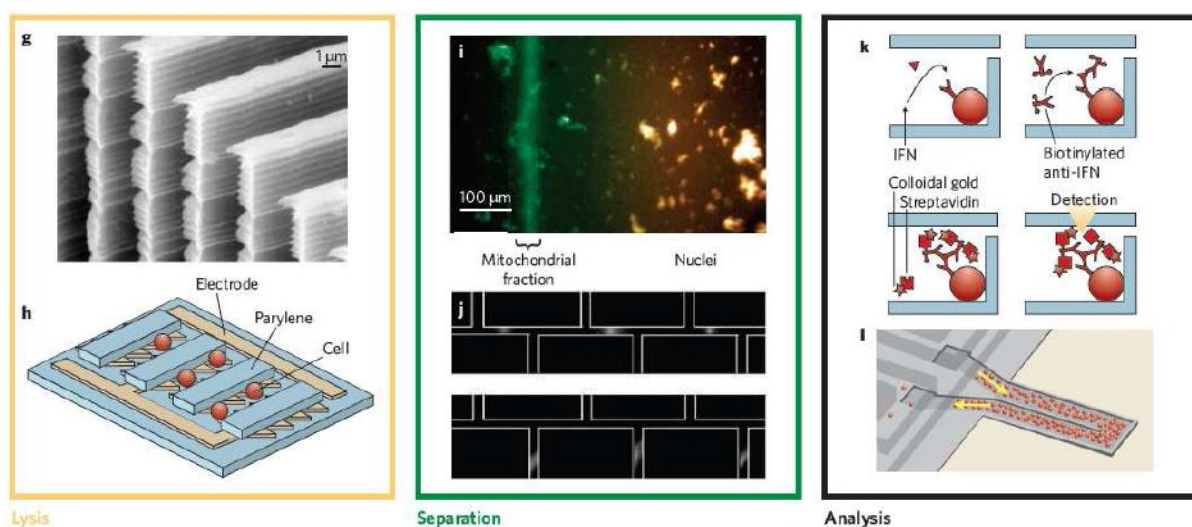
Εικόνα 20: Μικρο-ροϊκά συστήματα για την οργάνωση, καλλιέργεια και ανάλυση ιστού σε μικροσυστήματα [131]

Αυτές οι συσκευές προβλέπεται ότι θα γίνονται ολοένα και περισσότερο εφαρμόσιμες στην εφαρμοσμένη και βασική βιοϊατρική έρευνα, κυρίως επειδή η μαλακή λιθογραφία έχει θέσει τα microfluidics σε βιολογικού ενδιαφέροντος ακαδημαϊκά εργαστήρια. Τα ελαστομερή υλικά που χρησιμοποιούνται στη μαλακή λιθογραφία, τυπικά polydimethylsiloxane (PDMS) είναι σχετικά εύκολο να κατασκευαστούν και είναι συμβατά με τις περισσότερες βιολογικές εργασίες. Οι συσκευές που βασίζονται στη μικροκατασκευή πυριτίου απαιτούν πρόσβαση σε προηγμένες εγκαταστάσεις καθαρού δωματίου, παρόμοιων με αυτές που χρησιμοποιούνται στη μικροηλεκτρονική. Αυτό συνήθως συνεπάγεται υψηλότερο κόστος, αλλά έχει μοναδικά πλεονεκτήματα για εξειδικευμένες εφαρμογές, όπως για την ηλεκτροφόρηση σε γυάλινες συσκευές. Πολλές από τις υποσχέσεις των lab-on-a-chip (ή μTAS) συστημάτων, ωστόσο, έχουν ακόμα να πραγματοποιηθούν: η ολοκλήρωση και η πακετοποίηση αρκετών λειτουργιών σε ένα μοναδικό σύστημα αποδεικνύεται δύσκολο έργο (εικόνα 20) και πολλά κυτταροβασισμένα συστήματα που είναι σήμερα διαθέσιμα είναι ακόμα στη φάση πειραματικής χρήσης. Οι τυπικές λειτουργίες ενός κυττάρου (για παράδειγμα αύξηση, επεξεργασία, επιλογή, λύση, χωρισμός και

ανάλυση) έχουν καταδειχτεί (εικόνα 21,22), αλλά οι πιο ενδεδειγμένες προσεγγίσεις στην κατασκευή, ολοκλήρωση και πακετοποίηση (όπως η επικοινωνία με το μακρο-περιβάλλον) παραμένουν σημαντικοί τομείς προς έρευνα [131].



Εικόνα 21: Εφαρμοσμένα μικροσυστήματα που υλοποιούν τις τυπικές λειτουργίες ενός κυττάρου, από την καλλιέργεια μέχρι την επιλογή [131]



Εικόνα 22 (συνέχεια από Εικόνα 21): Εφαρμοσμένα μικροσυστήματα που υλοποιούν τις τυπικές λειτουργίες ενός κυττάρου, από την ενζυμική ή οσμωτική διάσπαση μέχρι τη βιοχημική ανάλυση [131]

6.1 Πλατφόρμα μικρορευστονικής (microfluidics)

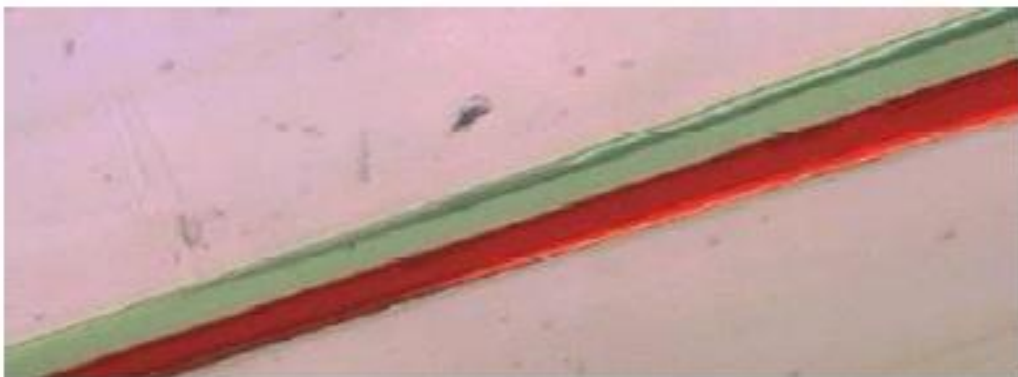
Η παράδοση των διαλυμάτων στην τελική θέση-στόχο παρουσιάζει κάποια καθυστέρηση, η οποία είναι ανάλογη των κατανεμημένων δικτύων τριχοειδών αγγείων των φυσικών ιστών και επιτρέπει τη διατήρηση του όγκου του δείγματος και τον άριστο έλεγχο ροής, χάρη στη γρήγορη εναλλαγή των ροϊκών μονοπατιών και των γραμμών καθυστέρησης αντίστοιχα. Όλα συνεισφέρουν στις επιθυμητές και σχεδόν ιδανικές συνθήκες που απαιτούνται για τη μικρορύθμιση, πολυπλεξία και λειτουργία των βιο- και άλλων αισθητήρων. Τα microfluidics είναι ένα βασικό, συστατικό των εργαστηριακών lab-on-a-chip συστημάτων. Εδώ τα βήματα σε ένα αναλυτικό εργαστήριο, κυρίως ο διαχωρισμός του δείγματος, ο καθαρισμός, η εισαγωγή αντιδραστηρίων, η βελτίωση της συγκέντρωσης των αντιδραστηρίων και η αναλυτική ανίχνευση του στοιχείου-στόχου, προορίζονται για να ενσωματωθούν σε μια μικροσκοπική δομή. Ασφαλώς η σμίκρυνση πολλών από των σχετικών στοιχείων υλοποίησης έχει ήδη επιτευχθεί, αλλά κανένα από αυτά δε θα ήταν λειτουργικό, χωρίς την ενσωμάτωση του κινητού στοιχείου για ένα άρτιο μικρο-ροϊκό σύστημα, ενώ πρέπει ακόμα να γίνει πολλή δουλειά για την εξέλιξη αυτής της τεχνολογίας.

Η ροή, σε οποιαδήποτε δομή μικροκλίμακας, είναι δύσκολο να συζευχθεί με τους σωλήνες και τις αντλίες της παραδοσιακής κλίμακας. Οι σύγχρονες μικροαντλίες, ωστόσο, για ροές που προκαλούνται υπό πίεση, όπως αυτές που βασίζονται σε πιεζοηλεκτρική παραμόρφωση, σε μονάδες πεπιεσμένου αέρα, σε ηλεκτροστατικά επαγόμενα φορτία ή για ροές που παράγονται από ηλεκτρο-όσμωση, καταδεικνύουν την πρόοδο που έχει συντελεστεί στη σχετική τεχνολογία αντλιών. Ένα μικρο-ροϊκό κανάλι παρουσιάζει σχετικά υψηλό λόγο επιφάνειας ως προς το μαζικό όγκο δείγματος, επιτρέποντας με αυτό τον τρόπο στα αντιδραστήρια που είναι τοποθετημένα στα τοιχώματα του καναλιού, να αντιδρούν πολύ αποτελεσματικά με τις ουσίες του διαλύματος, διευκολύνοντας έτσι λειτουργίες όπως η δέσμευση και η κατάλυση. Αυτές οι υψηλές αλληλεπιδράσεις επιφάνειας-όγκου διευκολύνουν επίσης τις χρωματογραφικές τεχνικές διαχωρισμού του δείγματος. Η εφαρμογή των πεδίων φορτίου έχει ήδη επιτρέψει τον ηλεκτροφορητικό διαχωρισμό των μακρομορίων σε μικροκανάλια [130].

6.2 Μοριακές ανταλλαγές

Μέσω της εξασφάλισης στρωτής ροής στο μικρο-ροϊκό σύστημα, τα ζεύγη ροών στα μικροκανάλια μπορούν να εκτελούνται παράλληλα, χωρίς μεταφερόμενη ανάμειξη (εικόνα 21). Εδώ, ο τρόπος οποιασδήποτε ανταλλαγής είναι μέσω διάχυσης. Ένα κλασσικό παράδειγμα είναι το φίλτρο 'H', που εκμεταλλεύεται αυτή την αρχή, για το διαχωρισμό κολλοειδών και ουσιών διαλύματος χαμηλού μοριακού βάρους [132]. Συγκεκριμένα, οι παράλληλες ροές επιτρέπουν τη μεταφορά, μέσω διάχυσης, ουσιών χαμηλού μοριακού βάρους προς ένα ρεύμα υποδοχής ελεύθερο από πιο αργά διαχεόμενα μακρομόρια. Σε αντίθεση με το διαχωρισμό μέσω διήθησης ή διάλυσης, εδώ η διεπιφάνεια διαχωρισμού υγρού από υγρό δεν υπόκειται σε μετατόπιση ή φθορά κατά τη λειτουργία εξαιτίας αποικοδόμησης της μεμβράνης ή λόγω των ακαθαρσιών που δημιουργούνται κατά το διαχωρισμό. Ένα ρεύμα ελεύθερο από μακρομόρια, σαν αυτό που παράγεται με αυτό τον τρόπο, μπορεί επίσης να χρησιμεύσει για την προστασία της ευάλωτης επιφάνειας ανίχνευσης ενός βιοαισθητήρα από ακαθαρσίες που μπορεί να συγκεντρώνονται στην επιφάνεια, όπως στρώματα πρωτεϊνών και κυττάρων. Οι βιοαισθητήρες απαιτούν σταθερή μεταφορά του μορίου-στόχου στην επιφάνειά τους, αλλά η ευαισθησία τους μπορεί να μειωθεί εξαιτίας τέτοιων κολλοειδών στρωμάτων που εναποτίθενται στην επιφάνειά τους. Τα φράγματα που δημιουργούν προστατευτικές μεμβράνες πάνω σε βιοαισθητήρες αποτελούν μερική λύση, ενώ ένα συνεχώς ανανεώσιμο ρεύμα καθαρού υγρού προσφέρει μια σταθερή φάση μετάβασης χωρίς συσσώρευση ακαθαρσιών, επιτρέποντας, ωστόσο, την επαρκή μεταφορά μικροδιαλυτών στον αισθητήρα για την παραγωγή σήματος (εικόνα 23).

Μια στρωτή ροή προστασίας πάνω σε ένα βιοαισθητήρα επιτρέπει επίσης τη δημιουργία ενός καλά ελεγχόμενου περιβάλλοντος μέτρησης για το βιοαισθητήρα. Έτσι, είναι εφικτή η επίτευξη σταθερών τιμών για το pH, τις ιοντικές δυνάμεις, το ιξώδες, τη σύνθεση του διαλύματος και των ελεγχόμενων προσθηκών στα αντιδραστήρια, χωρίς να διαταράσσεται το παράλληλο ρεύμα ροής του δείγματος, το οποίο μπορεί να παραμείνει σε μεγάλο βαθμό άθικτο και να χρησιμοποιηθεί και για μετέπειτα ανακύκλωση. Χρησιμοποιώντας την ίδια αρχή, είναι δυνατή η λειτουργία μιας αισθητηριακής συσκευής με υδατική ροή τοποθετημένη παράλληλα σε ένα ρεύμα οργανικού διαλύτη. Αυτό θα μπορούσε να επιτρέψει τη χρήση των βιοαισθητήρων σε στενή γειτνίαση με περιβάλλοντα μετουσίωσης οργανικών διαλυτών [134].



Εικόνα 23: Παράλληλες, σταθερές ροές σε δυαδικά υδατικά ρεύματα σε ένα μικροκανάλι (η μια ροή είναι χρωματισμένη)

6.3 Ανίχνευση

Οι χημικές και βιοαισθητηριακές συσκευές που ολοκληρώνονται με ροϊκές συστοιχίες σε πολλαπλές τοποθεσίες, μπορούν να επιτρέψουν το διαδοχικό έλεγχο μεταβατικών αντιδράσεων ή την κινητική ανάπτυξη των αντιδράσεων κατά μήκος ενός καναλιού ροής. Χάρη σε μικρομηχανικές τεχνικές, η δομική διαστρέβλωση που προκαλείται στα διαμορφωμένα με ακρίβεια ροϊκά κανάλια από συσκευές τοποθετημένες στα τοιχώματα, είναι πολύ μικρή [122]. Αντίθετα, οι πιο ακριβείς μετρήσεις κίνησης που επιτυγχάνονται με τον τρόπο αυτό, προσθέτουν σημαντικά στις τελικές εκτιμήσεις.

Στους ηλεκτροχημικούς αισθητήρες, χρησιμοποιούνται οξειδωτικά ή μειωτικά μόρια για την παραγωγή μετρούμενων ροών ρεύματος. Με σταθερά ροϊκά συστήματα, αυτές οι ρευματικές αποκρίσεις σταθεροποιούνται περαιτέρω, ενώ μειώνεται ο θόρυβος σήματος, γεγονός που είναι πολύ σημαντικό για υλοποιήσεις χαμηλού ρεύματος. Νευροδιαβιβαστές, καθώς και προϊόντα κάποιων ενζυμικών αντιδράσεων έχουν μετρηθεί με τον τρόπο αυτό, είτε άμεσα, είτε μέσω δεικτών μεταφοράς ηλεκτρονίων, ενώ όταν επιτυγχάνεται καλή χημεία αντίδρασης, υπάρχουν πρόσθετα πλεονεκτήματα, όπως μικρογράψηση και άριστη ρύθμιση του σήματος εξόδου. Συνδυάζοντας συστοιχίες βιοαισθητήρων με διάφορα ροϊκά συστήματα, είναι δυνατό να επιτευχθεί ένα φάσμα πολλαπλών αποκρίσεων, δίνοντας καλύτερο προφίλ δείγματος, μεγαλύτερη εφεδρεία βιοαισθητήρων και απόλυτα βελτιωμένη αξιοπιστία δεδομένων. Αλλαγές στη συγκέντρωση των δειγμάτων είναι επίσης εφικτές σε μικροσκοπικές δομές μέσω ελέγχου των απωλειών λόγω εξαέρωσης, ενώ στην περίπτωση προσρόφησης ή αποδέσμευσης ιόντων του δείγματος λόγω της επαφής του με ηλεκτρικά καθορίσιμες επιφάνειες, δίδονται πρόσθετες

διαδρομές για την προσαρμογή του δείγματος με τέτοιο τρόπο, ώστε να ενισχύεται η αναλυτική ικανότητα των βιοαισθητήρων.

Ο έλεγχος της μεταφοράς ουσιών μέσω ροών από το συνολικό δείγμα στο βιοαισθητήρα, μπορεί να ενισχυθεί με επιτόπιο πολυμερισμό αγωγίμων ή μη-αγωγίμων λεπτών υμενίων (thin films). Τέτοια υμένια μπορούν να προσαρμοστούν ακριβώς πάνω στην επιφάνεια ηλεκτροχημικών αισθητήρων και εντός των ορίων ενός κλειστού μικροκαναλιού. Τα υμένια αυτά δε διαστρεβλώνουν τη ροή, αλλά επιτρέπουν την ταυτόχρονη παγίδευση βιολογικών ή μη-βιολογικών αντιδραστηρίων για τη διαμόρφωση των βιοαισθητήρων. Τυπικά υμένια δημιουργούνται από αρωματικές διαμίνες, φαινόλες και πυρόλες και προσθέτουν ένα επιπλέον σημείο ελέγχου για την ευαισθησία και την επιλεκτικότητα του αισθητήρα, μέσω διαφόρων ιδιοτήτων του φορτίου και των πορώδων χαρακτηριστικών [117].

Η αγωγιμότητα ρευστού, που μετράται με ζευγάρια μικροηλεκτροδίων κατά μήκος των καναλιών ροής ή με συγκεκριμένα ιόντα που μετρώνται με μικροσκοπικά ηλεκτρόδια επιλογής ιόντων, μπορεί να επιτρέψει τη δημιουργία ενός προφίλ για τη σύνθεση του δείγματος και να διευκολύνει την παρακολούθηση της κατάστασης του δείγματος πρόσθετα σε κάθε ολοκληρωμένο βιοαισθητήρα για ένα συγκεκριμένο στόχο. Αυτό αποτελεί ιδιαίτερη ευκαιρία για την ενσωμάτωση ροϊκών στοιχείων σε βιοαισθητήρες οπτικών ινών ή σε ολοκληρωμένους βιοαισθητήρες κυματοδηγών, καθώς επίσης για την ανίχνευση εγγενών ιδιοτήτων ουσιών (π.χ του φθορισμού των πρωτεϊνών), ανοίγοντας έτσι ένα νέο δρόμο για τη φασματοσκοπία [113].

6.4 Η μετάβαση σε εφαρμογές

Οι συστοιχίες επίπεδων επιφανειών πάνω στις οποίες ανιχνεύεται DNA υψηλής πυκνότητας έχει καθιερωθεί εμπορικά. Η συμπληρωματική μικρομεταφορά και έκθεση πάνω στην επιφάνεια του δείγματος, μπορεί να επιτευχθεί μέσω της μικρο-ροϊκής παρακολούθησης. Ήδη έχει πραγματοποιηθεί η αλυσιδωτή αντίδραση πολυμεράσης (PCR) εντός μικροδομών, ενώ τα πλεονεκτήματα της ταχείας ανακύκλωσης της θερμότητας έχουν επίσης καθιερωθεί [133]. Έτσι, αρκετά πολύπλοκες διαδικασίες και ροές θα μπορούσαν επίσης να ενσωματωθούν εντός μικροδομών στο μέλλον. Η κλιμάκωση των μικρο-ροϊκών συστημάτων μπορεί να ικανοποιήσει τις ανάγκες δειγματοληψίας όσον αφορά τις συστοιχίες μικρο-βιοαισθητήρων. Πρόσφατα κατασκευάστηκαν 1000 θάλαμοι αντίδρασης όγκου πικολίτρων σε πυρίτιο, που συνδέθηκαν με

τα ίδια τα μικρο-ροϊκά κανάλια, τα οποία ελέγχονται από ενσωματωμένες συστοιχίες βαλβίδων για τη μεγιστοποίηση του ελέγχου ροής [134]. Με αυτού του είδους την εξέλιξη, καθίσταται δυνατός ο εξελιγμένος έλεγχος των αντιδραστηρίων και των ροών του δείγματος. Με τους μικρού μεγέθους αντιδραστήρες, δημιουργούνται δυσκολίες για μαζική ανάμειξη των ουσιών του δείγματος, εξαιτίας της κυριαρχίας ιξώδων δυνάμεων. Έχουν προταθεί παρόλα αυτά στρατηγικές για την εφαρμογή τοπικών πεδίων (π.χ AC ή δονούμενων) για την επίτευξη μαζικής ανάμειξης. Εναλλακτικά, μπορεί να χρειαστούν εκτεταμένα μήκη μονοπατιών και πιο λεπτές γεωμετρικές ρυθμίσεις της ροής, αλλά και της προσαρμογής της επιφάνειας.

Η μηχανική των μικρο-ροϊκών συστημάτων δε θα χρησίμευε αν δεν ήταν ευέλικτη και ήδη παρέχει διάφορες δομικές πλατφόρμες που αντανakλούν τη λεπτή μηχανική σχεδίαση, η οποία έχει ήδη εφαρμοστεί σε Pyrex και σε quartz πυριτίου. Τώρα, με την αξιοποίηση των πολυμερών υλικών, είναι δυνατές πιο σύνθετες γεωμετρίες ροής, καθώς τεχνικές όπως η θερμική ανάγλυφη χάραξη και η διαμορφωμένη έγχυση γίνονται διαθέσιμες. Τα ευέλικτα πολυμερή, επιπλέον, μπορούν να παραμορφωθούν για να δώσουν λεπτές κυματομορφές και ακριβείς διαδρομές, υπερκεράζοντας έτσι τις άκαμπτες γεωμετρίες του παρελθόντος. Ο έλεγχος επίσης της πολυμερούς υδροφοβικής ή υδροφιλικής επιφάνειας, μπορεί να διασφαλίσει νέες τοποθεσίες για τα αντιδραστήρια, καθώς επίσης να αξιοποιήσει τις τριχοειδείς δυνάμεις για την καθοδήγηση της ροϊκής κίνησης.

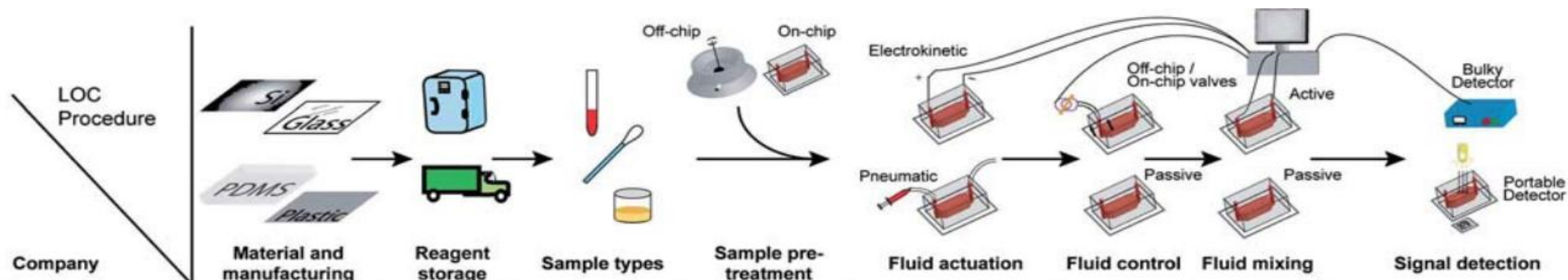
Συνολικά, η παράλληλη επεξεργασία, τα σχήματα πολύ-βηματικής αντίδρασης, η ταχεία μονοβηματική διαχείριση του δείγματος και η ικανότητα της ταυτόχρονης καθοδήγησης των αντιδραστηρίων και των ρευμάτων του δείγματος που περιέχουν ολόκληρα κύτταρα και αντιδρούσες ουσίες, οδηγούν στην ώθηση εφαρμογών, με την ανίχνευση φαρμάκων να είναι η πιο σημαντική. Η τεχνολογική ώθηση ωστόσο είναι μια συνεχής πρόκληση και πολλές εταιρείες ανταγωνίζονται για το σχεδιασμό πρωτότυπων δομών και συνδυασμών ροής/συστοιχιών, ώστε να καινοτομήσουν στο χώρο. Το σκηνικό τώρα αφορά στην εφαρμογή υψηλότερου επιπέδου διαδικασιών για την υψηλή απόδοση ελέγχου φαρμάκων και φαρμακευτικών στόχων. Άλλες τεχνολογικές πρόοδοι θα συγκλίνουν επίσης: ο καθαρισμός και η ευθυγράμμιση των κυττάρων, που τώρα είναι εφικτά με τη χρήση διηλεκτροφορετικών πεδίων σε μικροηλεκτρόδια, είναι κάποιες από αυτές που πρόκειται να ενσωματωθούν στα μικρο-ροϊκά συστήματα.

6.5 Η αγορά των LoC σήμερα

Ένα μεγάλο μέρος του ενθουσιασμού πίσω την επιστήμη μικρορευστομηχανικής είναι η δυνατότητά της για την παραγωγή επαναστατικών, αλλά πρακτικών συσκευών. Η μελέτη των LoC αποτελεί μια τεχνολογία για το χειρισμό μικρών όγκων υγρών, με τη δυνατότητα να εφαρμόζονται πολύπλοκες εργαστηριακές διαδικασίες σε κλίμακα ενός μικροτσίπ. Μια ποικιλία θεωρητικών μοντέλων και ακαδημαϊκών αποδείξεων-μελετών έχουν προβάλει τα προφανή πλεονεκτήματα των συστημάτων LoC σε σύγκριση με τις εργαστηριακές δοκιμές [136].

6.5.1 Εφαρμογή των LoC στα διαγνωστικά συστήματα *point-of-care (PoC)*

Σημαντική και πολυσυζητημένη είναι η εφαρμογή των LoC στα διαγνωστικά συστήματα POC(Point of Care Devices). Μια σημαντική κατηγορία POC διαγνωστικών δοκιμών είναι η δοκιμή πλευρικής ροής, η οποία χρησιμοποιεί μία μεμβράνη ή μία λωρίδα χαρτιού για να υποδείξει την παρουσία δεικτών πρωτεΐνης όπως αντιγόνα παθογόνου ή αντισώματα ξενιστή. Πρέπει να τονίσουμε ότι στην μεμβράνη με αυτές τις συσκευές προκαλείται το τριχοειδές φαινόμενο (τριχοειδές φαινόμενο: ικανότητα ενός υγρού να ρέει σε στενούς χώρους χωρίς τη βοήθεια εξωτερικών δυνάμεων όπως της βαρύτητας) [140]. Τα τεστ πλευρικής ροής χρησιμοποιούνται για τη διάγνωση (σε ένα μικρό αριθμό ενδείξεων), κυρίως της εγκυμοσύνης, καθώς και λοιμώξεων από στρεπτόκοκκο ή γρίπη. Στις αναπτυσσόμενες χώρες, η δοκιμή πλευρικής ροής χρησιμοποιείται ευρέως για τη διάγνωση του ιού HIV. Μία άλλη μείζων κατηγορία επιτυχημένων δοκιμών POC είναι το τεστ περιεκτικότητας γλυκόζης στο αίμα, η οποία έχει βελτιώσει τη ζωή διαβητικών ασθενών, και τώρα δρα ως πυλώνας ολόκληρων διαγνωστικών εταιριών. Υπάρχουν κάποιες συσκευές-τεστ μελέτης νουκλεϊκού οξέος για χρήση σε κλινικές υγείας, η λειτουργία των οποίων όμως απαιτεί ένα εκπαιδευμένο προσωπικό και περιορισμένη εργαστηριακή υποδομή, κάτι που αποκλείει τη χρήση τους έξω από ένα εργαστήριο [147]. Παρακάτω όπως συνοψίζεται στον Πίνακα 11, περιγράφεται ο τρόπος κάθε εταιρείας να κάνει συγκεκριμένη επιλογή του σχεδιασμού της για την αντιμετώπιση των κοινών τεχνικών προκλήσεων, ομαδοποιημένος από τον τύπο του διαγνωστικού δείκτη. Πρόσθετες πληροφορίες σχετικά με τις παρακάτω εταιρείες, συμπεριλαμβανομένων οικονομικών στοιχείων, φαίνονται στον Πίνακα 12. Κάθε μία από αυτές τις εταιρίες χρησιμοποιεί τον δικό της αναλυτή διάγνωσης (μικρά μόρια, κύτταρα, νουκλεϊκά οξέα, πρωτεΐνες) για να λανσάρει της δικές της τεχνολογίες σχεδιασμού ολοκληρωμένων διαγνωστικών συσκευών (Πίνακας 11) [185].



Company	Material and manufacturing	Reagent storage	Sample types	Sample pre-treatment	Fluid actuation	Fluid control	Fluid mixing	Signal detection
Abaxis	Plastic disc	Dry reagents on disc	Whole blood	On disc	Centrifugal and capillary	Passive	Passive	Absorbance
Advanced Liquid Logic	Glass, insulated electrodes	On- and off-chip reservoirs	Whole blood	On chip	Electrokinetic (electrowetting)	Electrokinetic	Electrokinetic	Fluorescence, chemiluminescence
Alere (formerly Inverness Medical)	Plastic and elastically deformable materials	On cartridge	Whole blood (capillary)	On cartridge	Mechanical (peristaltic), capillary	Passive	Passive	Fluorescence
Biosite (Alere)	Strip with textured microstructures	On test strip	Whole blood (venous), plasma	Centrifugation	Capillary	Passive	Passive	Fluorescence
Cepheid	Disposable plastic cartridge	On test cartridge	Whole blood, sputum	Sample dilution buffer, shaking	Pneumatic (syringe plunger)	Rotary valves	Passive, manual	Fluorescence (with molecular beacons)
Claros Diagnostics (Opko)	Plastic cassette	On cassette	Whole blood, urine	On cassette	Pneumatic	Passive	Passive	Absorbance
Daktari Diagnostics	Plastic cartridge	On cartridge blister packs	Whole blood	On cartridge	Pneumatic	Passive	Passive	Electrochemical (impedance spectroscopy)
Diagnostics For All	Paper	Dry reagents on paper	Whole blood, urine	On stamp	Capillary	Passive	Passive	Colorimetric
Epocal (Alere)	Film, epoxy laminates	Dry reagents	Whole blood	On chip	Capillary, pneumatic, electrokinetic	Electrokinetic	Electrokinetic	Electrochemical, chemiluminescence
Focus Dx (Quest)	Plastic (polypropylene)	PCR reagent prep needed	Nasal & pharyngeal swabs	Nucleic acid extraction	Centrifugal	Passive	Passive	Fluorescence
HandyLab (BD)	Disposable cartridges	Dry reagents	Vaginal, rectal, nasal swabs	Broth enrichment, cell lysis (MRSA)	Electrokinetic, thermal pneumatics	Valves	Passive	Fluorescence (with molecular beacons)
i-STAT Corp (Abbott)	Plastic cartridge with silicon microchip	On cartridge	Whole blood, urine	On cartridge	Pneumatic (air bladder), capillary	Passive	Passive	Electrochemical (potentiometry, amperometry, conductivity)
Micronics (Sony)	Plastic, laminates, paper	On cartridge	Whole blood, stool	On cartridge	Pneumatic, capillary	Passive, valves	Passive	Absorbance, colorimetry
MBio Diagnostics, Inc.	Plastic, transparent planar components	On chip	Whole blood	On chip	Pneumatic	Passive	Passive	Fluorescence (with planar waveguides)
Philips	Plastic cartridge	Dry reagents on cartridge	Whole blood, saliva	On cartridge	Pneumatic	Passive	Passive	Optical (frustrated total internal reflectance)
TearLab	Polycarbonate	None	Tear	On chip	Capillary	Passive	Passive	Electrochemical
Zyomyx	Glass, plastic	Dry reagents	Whole blood	Bead-conjugated Ab incubation	Gravitational	Passive	Passive	Colorimetric (cell stacking)

Πίνακας 11: Τεχνολογίες σχεδιασμού ολοκληρωμένων διαγνωστικών συσκευών Point of Care(POC) από επιλεγμένες εταιρείες μικρορευστομηχανικών. Προσαρμοσμένα από το [C. D. Chin, V. Linder and S. K. Sia, Lab Chip, 2007, 183–198.] με άδεια από το Royal Society of Chemistry.

Company ^a	Analytes ^b	Diseases or applications	Highlights of technology suited for point-of-care	Stage of product(s) ^c	Financing sources	Funding prior to approval of 1st product ^d	Year founded
Abaxis	SM, P	Blood chemistries (e.g. metabolites, lipid, electrolytes, gases)	Compact analyzer (Piccolo® xpress), injection-molded plastic discs, no sample pre-processing	FDA approved (CRP, metabolic, lipid, liver, renal panels)	Private	\$40.4M	1989
^f Advanced Liquid Logic	SM, P, NA	HIV/AIDS, lysosomal storage disease, MRSA	Compact, benchtop analyzer, manipulation of nano- and micro-droplets (digital microfluidics)	In development	Public (NIAID, NIH)	\$6.2M	2004
Alere (formerly Inverness)	P, C	HIV/AIDS, clotting time	Disposable cartridge, portable analyzer, automated image-based immune hematology test	CE marked (CD4 counts), FDA approved (prothrombin)	Private	N/A	2001
Atonomics	P, NA	Cardiovascular disease, maternal health, prostate cancer	Portable analyzer v/ith disposable card; integration of optics, microcapillaries, target amplification	In development	Private	€9.0M	2001
Biosite (Alere)	SM, P	Cardiovascular disease, drugs of abuse, waterborne parasites	Portable reader (Triage® meter); disposable, capillary-driven microfluidic test strips	FDA approved (BNP, cardiac tests, intestinal parasites)	Private	\$34.1M	1988
Biosurfit	P, NA	Viral infections, cardiac markers and blood chemistries	Disposable plastic discs (spinit®); label-free, portable surface plasmon resonance analyzer	In development	Private	€1.6M	2006
Cepheid	NA	Respiratory infections (bacterial and viral), cancer	Disposable cards with benchtop analyzer (GeneXpert®), on-card sample processing (sputum)	FDA approved (MRSA, CDF, flu), WHO approved (MDR-TB)	Private, public (US Army, DARPA, USPS, NIAID, CDC)	\$84.3M	1996
^f Claros Diagnostics (Opko)	P	Urological maladies, infectious diseases	Portable analyzer, injection-molded plastic cassette, low-cost optical detection of silver films	CE marked (PSA)	Private	\$11.8M	2005
Daktari Diagnostics	C	HIV/AIDS	Handheld instrument, label-free electrochemical sensing of captured cell lysate	In development	Private, public (Gates Foundation, PATH)	\$9.1M	2008
^f Diagnostics For All	SM, P	Liver damage from HIV/AIDS medication	Instrument-free tests based on paper, capillary-driven microfluidics, colorimetric readout	In development	Public (Gates, DFID/UK gov., USAID)	\$3.0M+	2007
DNA Electronics	NA	Single nucleotide polymorphisms	Disposable cartridges, low-cost silicon biosensors for label-free pH-mediated detection	In development	Public (UK gov.)	£1.2M	2003
Epocal (Alere)	SM	Blood chemistries	Self-contained cards (Flexcards™), patterned electrodes for sensing, wireless data transmission	FDA approved	Private, public (Canada gov.)	\$42.7 M	2001
FluimediX	NA	Warfarin metabolism	Fully automated tabletop system (NanoCycler™), disposable cartridges for handling saliva	In development	Private	\$1.1M	2003

Πίνακας 12: α. Οι αποκτήσεις POC εταιρειών μικρορευστομηχανικής από άλλες εταιρείες σημειώνονται μέσα σε παρενθέσεις, SM=small molecules, P=proteins, NA=nucleic acids, C=cells [177].

Company ^a	Analytes ^b	Diseases or applications	Highlights of technology suited for point-of-care	Stage of product(s) ^c	Financing sources	Funding prior to approval of 1st product ^d	Year founded
Focus Dx (Quest)	NA	Flu, intestinal pathogens	Portable detector (3M™ Integrated Cycler), discs with on-board extraction	FDA approved (flu, RSV), CE marked (EBV, BK virus, CDF)	Private	N/A	2008
^f Genefluidics	P, NA	Pathogen identification, antimicrobial susceptibility, cancer	Benchtop and portable systems for multiplexed electrochemical quantification of biomarkers	In development (clinical), approved (open lab system)	Private, Public (NIBIB)	\$12.0M	2000
HandyLab (BD)	NA	Bacterial infections and drug susceptibility testing	Disposable cards with integrated heating, detection, sample processing in a portable instrument	FDA approved, CE marked (GBS, MRSA, CDF)	Private	\$46.0M	2000
i-STAT Corp (Abbott)	SM	Blood chemistries, coagulation, cardiac markers	Portable analyzer (i-STAT®), capillary-driven microfluidics, thin-film electrodes for detection	FDA approved	Private	\$51.6M	1983
Idaho Technologies	NA	Upper respiratory tract infections (viral), bioterrorism agents	Automated analysis on FilmArray™ instrument, disposable pouch with freeze-dried reagents	FDA approval (Q fever, influenza A/B, and respiratory panel)	Private, public (DHHS, DOD)	N/A	1990
^f IQuum	NA	Infectious diseases (respiratory pathogens, HIV/AIDS), genotyping	Lab-in-a-tube platform for automated analysis in compact benchtop instrument, results < 30 min	FDA approved, CE marked (flu)	Private, public (NIH, DOD CDC, Homeland Security)	N/A	1998
LabNow	NA, C	infectious diseases, cancer, cardiovascular disease	Compact tabletop analyzer utilizing membrane-based nano-bic-chip and quantum dot detection	In development	Private, public (NIH)	\$40.0M	2005
^f LeukoDx	P, C	Sepsis, urinary tract infections, HIV/AIDS	Compact tabletop fluoro cytometry instruments with disposable, single-use cards; handheld in development	In development	Private, public (NASA, Israeli gov.)	\$3M	2009
^f MBio Diagnostics, Inc.	P, NA, C	HIV/AIDS, hepatitis, flu	Integrated fluidic cartridge and low-cost, low-power fluorescence imaging using planar waveguides	In development	Public (NIAID, NIST, PATH)	\$7.2M	2009
^f Medimate	SM	Bipolar disorder (lithium ions), chronic kidney disease, heart failure	Portable reader (Medimate Multireader®) measuring fluid conductivity in disposable card	In development	Private, public (Dutch gov., European Union)	€4.5M	2006
^f Micronics (Sony)	P, NA	Malaria, shiga toxin-producing E. coli, ABO blood typing	Disposable cartridges composed of thin-film laminates and injection-molding	FDA approved (ABO blood typing)	Private, public (Gates, NIAID, NIJ, DOD, US Army)	\$28.8 M	1996
^f Molecular Vision	SM, P	Cardiovascular and kidney disease	Low-cost, instrument-free, disposable cards using light emitting and detecting polymers	In development	Private, public (UK gov., European Union)	£5.2M	2001

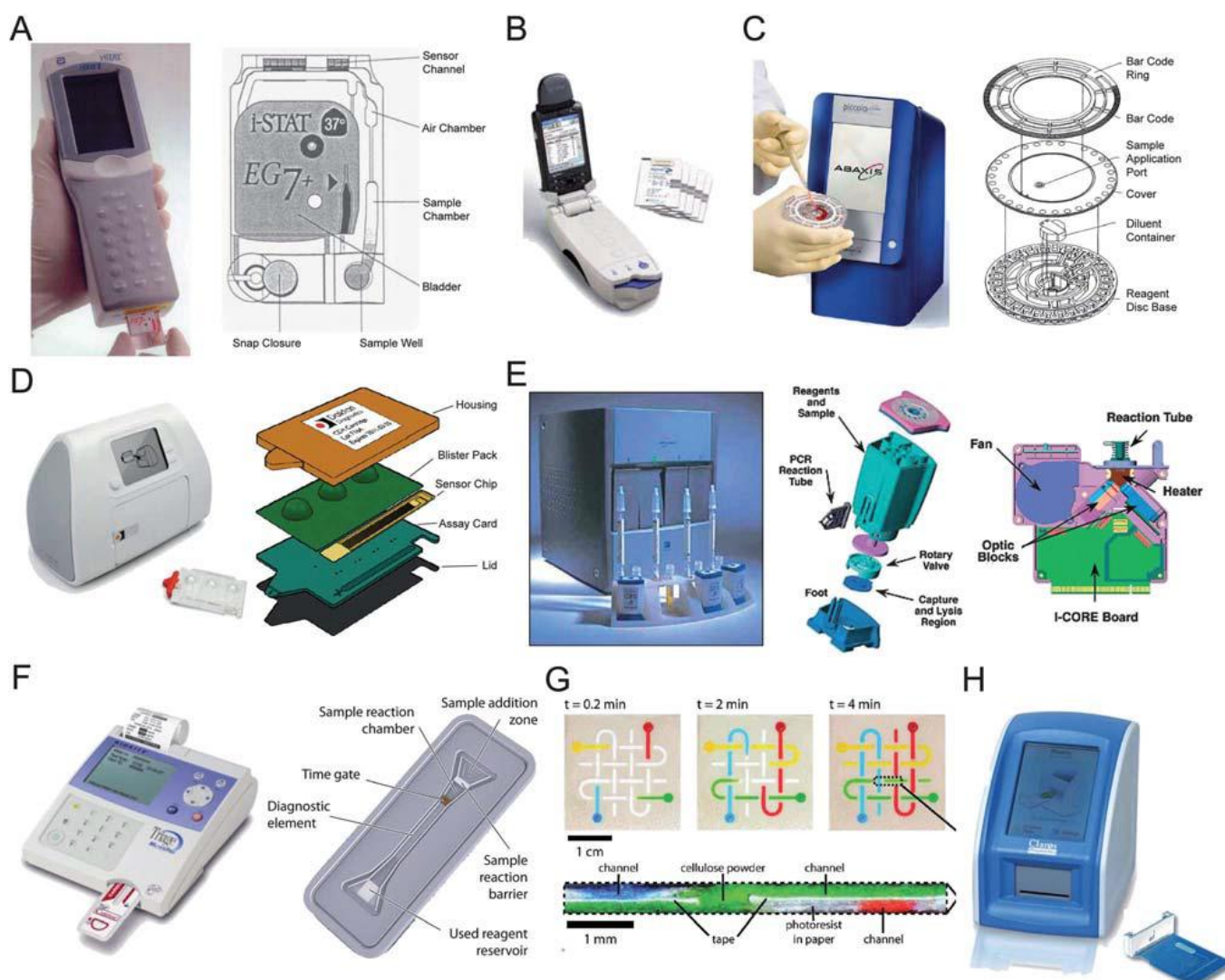
Πίνακας 12 (συνέχεια): c. BNP, B-type Natriuretic Peptide; CRP, C-Reactive Protein; MRSA, Methicillin-Resistant *S. aureus*; CDF, *C. difficile*; MDR-TB, Multi-Drug Resistant Tuberculosis; GBS, Group B Streptococcus; RSV, Respiratory Syncytial Virus; EBV, Epstein-Barr Virus [177].

Company ^a	Analytes ^b	Diseases or applications	Highlights of technology suited for point-of-care	Stage of product(s) ^c	Financing sources	Funding prior to approval of 1st product ^d	Year founded
Nanomix	SM, P	Cardiac damage (troponin I) and asthma (nitrous oxide)	Handheld reader with disposable cards, electrochemical detection using carbon nanotubes	In development	Private, public (NSF, Homeland Security)	\$27.0M	2000
Philips	SM, P, NA	Cardiac damage, drugs of abuse, hormones	Handheld reader with self-contained cards, concentration of magnetic nanoparticles for rapid analysis	In development	Private	N/A	1891
Rheonix	NA	HPV detection, warfarin dosing, sepsis, waterborne pathogens	Disposable card (Rheonix CARD®), on board reagents, workstation for electrochemical detection	In development	Private, public (NIAID, NSF, EPA)	\$14.7M	2008
SlipChip LLC	NA	Rare cells, mutations	Digital PCR without mechanical valves or pumps	In development	Private, public (NIH)	N/A	2011
^f Sphere Medical	SM	Blood chemistry	Microanalyser with silicon chips and functionalized electrodes for rapid electrochemical detection	FDA approved	Private	\$30.0M ^e	2002
^f TearLab	SM	Dry eye disease (tear osmolarity), ocular allergy (IgE antibodies)	Portable osmolarity reader with disposable cards; capillary-driven flow, gold electrodes for detection, results in 5 s	FDA approved, CE marked (dry eye disease)	Private	\$7.0M	2002
Vivacta	SM, P, NA	Endocrine imbalances, infections, sepsis, stroke	Self-contained care with dry reagents and piezofilm sensors, capillary-driven flow, portable reader	In development	Private	\$27.9 M	2005

Πίνακας 12(συνέχεια): d. Η χρηματοδότηση έλαβε χώρα πριν από την έναρξη της πρώτης δοκιμής (εάν βέβαια είχε εγκριθεί πρώτα) N/A=δεν είναι διαθέσιμο, e. Δεν περιλαμβάνει χρηματοδότηση από την αρχική δημόσια προσφορά. f. έλαβε σχόλια από την εταιρεία να διευκρινιστούν πτυχές των πληροφοριών[177].

Παρακάτω (εικόνα 24) παραθέτονται μερικές συσκευές από διάφορες εταιρίες που διατίθενται στην αγορά και η κάθε μία χρησιμοποιεί διαφορετική τεχνική για διαφορετικά τεστ. Συγκεκριμένα παρατηρούμε στο A, τεστ ανάλυσης αίματος i-STAT system από την εταιρία Abbott. Στο B τεστ ανάλυσης αίματος Eroc sensor από την εταιρία ErocAl. Στο C παρατηρούμε το Piccolo express της εταιρίας Abaxis το οποίο επιτρέπει στους παρόχους υγειονομικής περίθαλψης την εκτέλεση καθημερινών πολύ-χημικών διεργασιών, χρησιμοποιώντας 0.1cc αίματος, ορού ή πλάσματος. Στο D παρουσιάζεται η Dakari CD4 πρωτοποριακή πλατφόρμα, της εταιρίας Dakari Diagnostics, η οποία προσφέρεται για σταδιοποίηση και παρακολούθηση του ιού HIV. Στο E βλέπουμε ένα τεστ μοριακών διαγνωστικών δοκιμών από την εταιρία Cepheid. Το Alere Triage ® MeterPro (στο F, της εταιρίας Alere) είναι μία υψηλής απόδοσης, ολοκληρωμένη πλατφόρμα δοκιμών η οποία περιλαμβάνει τεστ καρδιαγγειακών, νεφρικών, τοξικολογικών δοκιμασιών και διάφορες δοκιμασίες για την υγεία των γυναικών. Συνδέεται παράλληλα με τις διαγνωστικές απαντήσεις που χρειάζεται για να επιτευχθεί με ασφάλεια η ταχεία λήψη αποφάσεων θεραπείας. Στο G παρατηρούμε κάποια στάδια διαγνωστικών δοκιμών σε διάφορα χρονικά διαστήματα. Η Claros Diagnostics στο H παρουσιάζει μία point-of-care

πλατφόρμα η οποία περιλαμβάνει διαγνωστικά τεστ για τον καρκίνο του προστάτη, το σύνολο των συγκεκριμένων αντιγόνων του προστάτη (Prostate-specific antigen (PSA)),την βιταμίνη D, και τη νόσο του Alzheimer.



Εικόνα 24: Εικόνες και σχήματα επιλεγμένων δοκιμών POC με βάση την μικρορευστομηχανική. (A) i-STATsystem (Abbott), [152]. (B) Epocsensor [214]. (C) Piccoloexpress [215], [200]. (D) DakariCD4 (DakariDiagnostics) [216], [178]. (E) τεστ μοριακών διαγνωστικών δοκιμών (Cepheid) [202],[217]. (F) AlereTriage® MeterPro[218],[179]. (G) στάδια διαγνωστικών δοκιμών [180]. (H) point-of-care πλατφόρμα (ClarosDiagnostics), [219].

Παρακάτω παρατηρούμε (πίνακας 13) ένα δείγμα διαγνωστικού τεστ αντισωμάτων για τον ιό HIV από την εταιρία Ora Sure Technologies, αλλά και μερικά ακόμη διαγνωστικά τεστ εξαιρετικής ταχύτητας διάγνωσης καθώς και τα κόστη αυτών διάφορων εταιριών [181],[182].



HIV rapid test	Manufacturer	Market price (US\$)
Capillus	Trinity Biotech	2.20
Determine	Abbott Diagnostics	1.20
First Response	Premier Medical Corp	1.15
OraQuick	OraSure Technologies	4.00
SD Boline	Standard Diagnostics	1.10
Uni-Gold	Trinity Biotech	2.34

Πίνακας 13: διαγνωστικό τεστ για HIV και κόστος αυτού από διάφορους κατασκευαστές

6.5.2 Παγκόσμια υγεία

Είναι σημαντικό να τονίσουμε πόσο απαραίτητη είναι μια συσκευή διάγνωσης POC σε αναπτυσσόμενες χώρες οι οποίες παρουσιάζουν πολλαπλά προβλήματα στη δημόσια υγεία [149], [169]. Το ερώτημα στο αν ένα σύστημα διάγνωσης θα πρέπει να είναι φθηνότερο και πιο γρήγορο, δεν θα είναι πάντα καλύτερο. Αντιθέτως θα πρέπει οι κατασκευαστές να διερωτώνται τι ακριβώς θα ήταν καλύτερο για το συμφέρον της δημόσιας υγείας. Σύμφωνα με την Παγκόσμια Οργάνωση Υγείας (World Health Organization (WHO)) και το Project Ελέγχου Προτεραιότητας Ασθενειών (Disease Control Priorities Project), το σχετικό κριτήριο δεν είναι ποιο τεστ είναι φθηνότερο, αλλά το κόστος της δοκιμής που απαιτείται για να παρέχει το επιθυμητό κλινικό όφελος [173]. Αν αυτή η αναλογία κόστους-οφέλους (με το όφελος που μετράται ως η αποφυγή προσαρμοσμένης αναπηρίας σε χρόνια ζωής “disability-adjusted life years” (DALYs)) είναι τρεις φορές χαμηλότερη από το ακαθάριστο εγχώριο προϊόν μιας χώρας (GDP), η παρέμβαση κρίνεται οικονομικά πολύ αποδοτική [174]. Έχει αποδειχθεί (μεταξύ άλλων και από την Gates Foundation and RAND και την WHO/TDR [175]) ότι εκατομμύρια άνθρωποι έχασαν τη ζωή τους το περασμένο έτος, φέτος και θα πεθαίνουν κάθε χρόνο στο μέλλον, λόγω της έλλειψης προσβάσιμων διαγνωστικών για μολυσματικές ασθένειες που είναι σε μεγάλο βαθμό θεραπεύσιμες (οξείες λοιμώξεις του κατώτερου αναπνευστικού, ιός του HIV/AIDS, διαρροϊκές ασθένειες, ελονοσία, φυματίωση και σεξουαλικά μεταδιδόμενα νοσήματα [175]). Αυτή η ανάλυση έχει δείξει ότι ακόμη και ένα ατελές τεστ PoC, εάν είναι διαθέσιμο σήμερα σε αναπτυσσόμενες χώρες, θα σώσει εκατομμύρια ζωές ετησίως και αν περιμένουμε για ένα τέλειο τεστ που δεν θα μπορέσει να είναι διαθέσιμο για δεκαετίες θα κοστίσει εκατομμύρια ζωές στο μέλλον. Μερικά από αυτά τα σημαντικά οφέλη κ κατ’ επέκταση τα θετικά αποτελέσματα των PoC συσκευών στη δημόσια υγεία της Ινδίας φαίνονται στον πίνακα 14.

Projected Benefits and Costs	India
Deaths avoided	162.936
DALYs avoided	5.229.389
Cost per DALY avoided	\$6.81
GDP per capita (2012–2016)	\$1497–\$2002

Πίνακας 14: Ανάλυση κόστους-αποτελεσματικότητας του HIV- σύφιλης τεστ στην India [168].

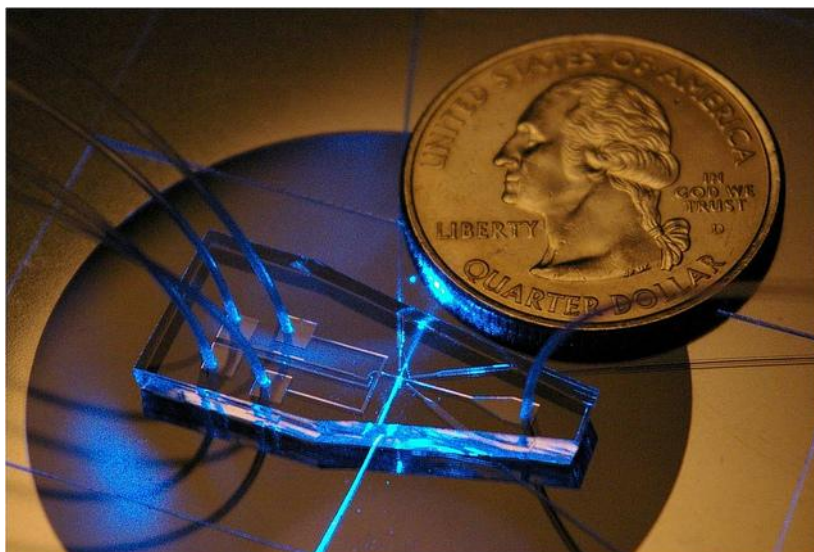
6.6 Μελλοντική ανάπτυξη

Η ολοκλήρωση των συμβατικών αναλυτικών τεχνικών με μικρο-ροές έχει ήδη καταγραφεί (για παράδειγμα φασματομετρία μάζας, HPLC), αλλά οι βιοαισθητήρες μικροκλίμακας παραμένουν οι ιδανικοί ανιχνευτές με μικρο-ροή, ενώ η δομική τους απλότητα αποτελεί κατασκευαστική ευκαιρία για μικροσκοπικές πλατφόρμες εργασίας.

Αυτό που χρειάζεται για τον τελικό χρήστη είναι η δυνατότητα μονοβηματικής εργασίας που επιτρέπει ταυτόχρονα και τη δυνατότητα αυτόματης πολυ-βηματικής διαχείρισης. Δεν υπάρχει καμιά αμφιβολία ότι κάτι τέτοιο μπορεί να πραγματοποιηθεί με τη ρομποτική, αλλά ο αυτοματισμός μέσω των μικρο-ροϊκών συστημάτων μπορεί να επιτρέψει την πραγματοποίηση αυτών των βημάτων χωρίς σύνθετα λογισμικά, μετακινούμενα τμήματα και υψηλά κόστη. Η επιστήμη των υλικών μας προσφέρει ευέλικτα πολυμερή και ανόργανα δομικά στοιχεία για ακόμα καλύτερες δομές σε μικρο-κλίμακα. Αυτό μπορεί να ωφελήσει τη δισδιάστατη επιφάνεια που πρέπει να βελτιστοποιηθεί, ώστε να επιτευχθεί αντίστοιχα καλύτερη οδήγηση των ρευστών στα ροϊκά κανάλια. Έτσι, μέσα από τη στρατηγική νέων υλικών, θα είναι εφικτός και αποδοτικότερος ο έλεγχος. Ένα βασικό πρόβλημα που πρέπει να ξεπεραστεί είναι ότι οι αλληλεπιδράσεις κυττάρων και κολλοειδών πάνω στις επιφάνειες αλλοιώνουν γρήγορα τα αρχικά τοιχώματα των καναλιών, αποσταθεροποιώντας έτσι τη ροή και κατ' επέκταση την αξιοπιστία των μετρήσεων. Η μετάβαση από καθαρά δείγματα σε “πραγματικά” θα απαιτήσει μεγαλύτερη προσοχή στην τεχνολογία των υλικών, ώστε να βελτιωθεί η βιοσυμβατότητα της διεπιφάνειας. Οι διατεταγμένες δομές, η συγκρότηση των μοτίβων επιφάνειας και τα σταθεροποιημένα thin films, είναι πιθανοί μοχλοί εξέλιξης όσον αφορά τον έλεγχο της διεπαφής επιφάνειας/δείγματος. Η μικρή διάμετρος των μικρο-ροϊκών καναλιών, με όλα τους τα πλεονεκτήματα, είναι επίσης ο βασικός λόγος για τηω αλλοίωση της επιφάνειας και τελικά το μπλοκάρισμα των καναλιών[97].

Νέοι σχεδιασμοί για μικρο-ροϊκά κανάλια με ενσωματωμένες μικρο-αντλίες και βαλβίδες θα βελτιώσουν μελλοντικά τη μικρογράφηση και αναβάθμιση των συστοιχιών μικρο-ροϊκών συστημάτων. Ένα παράδειγμα άμεσης βελτίωσης θα ήταν η χρήση παράλληλων ροών για την εισαγωγή προσαρμοσμένων ρευμάτων. Σε σημερινές εργασίες, τα ξεχωριστά βήματα για την προσαρμογή και τη διασφάλιση καλής λειτουργίας των ρευμάτων προσθέτουν βάρος ευθύνης για το εργαστήριο αναφοράς και αυξάνουν τον αριθμό των βημάτων για την εξασφάλιση της ποιότητας ανάλυσης. Οι εργασίες πολύπλεξης της προσαρμογής και της διασφάλισης ποιότητας των αποτελεσμάτων έχουν πολύ δρόμο ακόμα για την επίλυση αυτού του μειονεκτήματος.

Οι χημικές διαδικασίες που χρειάζονται για τον πρωτεϊνικό και γονιδιακό έλεγχο ήδη είναι γνωστές. Βελτιώνοντας τη μικρο-γράφηση των ροών και τις έξυπνες γεωμετρίες, είναι δυνατή η πληρέστερη εκμετάλλευση και η χρήση της τεχνολογίας ελέγχου ως ένα εύχρηστο και αποτελεσματικό εργονομικό πακέτο[97].



Εικόνα 25: Κυτταρική διαλογή από Penn State and Ascent BioNano Technologies

Συμπεράσματα

Καταλήγοντας λοιπόν, διαπιστώνουμε ότι τα σχέδια για την ενσωμάτωση πολλαπλών και σύνθετων τμημάτων συστήματος έχουν γίνει απαιτητικά και ραγδαία εξελισσόμενα σε ποικίλους τομείς, σημαντικότεροι από τους οποίους είναι αυτοί της κινητής τηλεφωνίας και της μικρορευστομηχανικής.

Σε αυτή τη διπλωματική εργασία αναλύσαμε τα αναδυόμενα ζητήματα, τις σύγχρονες σχεδιαστικές τάσεις και τις μελλοντικές προκλήσεις του σχεδιασμού του συστήματος για την έρευνα και το σχεδιασμό των SoC. Είναι γεγονός βέβαια, ότι περισσότερες ερευνητικές προσπάθειες απαιτούνται ακόμη για τη δημιουργία καινοτόμων λύσεων. Για να επιτευχθούν αυτές, οι σχεδιαστές αρχιτεκτονικής των SoC πρέπει να εξετάσουν τη συνολική απόδοση του συστήματος, την ευελιξία και την επεκτασιμότητα, την ισχύ/θερμική διαχείριση, το διαμερισμό συστήματος (ψηφιακό, αναλογικό, on-chip, ή off-chip), την αρχιτεκτονική τμηματοποίηση (μεταξύ υλικού και λογισμικού), τις εξελίξεις αλγόριθμων για τις αναδυόμενες εφαρμογές και ούτω καθεξής. Τα MPSoCs είναι σίγουρα ένας τρόπος για την προώθηση αυτών των τεχνικών στην πράξη με την προϋπόθεση ότι συμμορφώνονται με ορισμένους κανόνες σχεδιασμού. Επιπρόσθετα, δεδομένου ότι είναι στην ουσία σχεδιασμένα με κατανεμημένες αρχιτεκτονικές, είναι κατάλληλα για τοπική παρακολούθηση και τον έλεγχο των παραμέτρων του συστήματος. Από την άλλη μεριά, όπως είδαμε η επικοινωνία γίνεται το κρίσιμο κομμάτι στο σχεδιασμό ενός συστήματος και νέες αρχιτεκτονικές NOC έχουν γίνει ο προθάλαμος για την “internet of things” εποχή που διανύουμε αλλά και για όλη την φιλοσοφία της διασύνδεσης (Everything is Connected and Smart Philosophy).

Παράλληλα παρακολουθήσαμε ότι με την βοήθεια της μικρορευστομηχανικής οι POC διαγνωστικές συσκευές σημειώνουν αξιοσημείωτη πρόοδο στην ανάπτυξη των επιμέρους στοιχείων LOC, αλλά λίγες είναι αυτές που έχουν κάνει το άλμα δημιουργώντας πλήρως λειτουργικές ενσωματωμένες συσκευές, παρέχοντας έτσι ουσιαστική κλινική αξιοπιστία. Για την ανάπτυξη μιας συνεκτικής και πλήρως λειτουργικής ολοκληρωμένης συσκευής, προκειμένου να αποφευχθούν τυχόν ασυνέπειες μεταξύ τμημάτων και συσκευής, επιτακτική κρίνεται η ανάγκη για διερεύνηση και εξ’ αρχής ενσωμάτωση οικονομικών αλλά και ενεργειακών αποδοτικών τμημάτων μέσω διαφόρων τεχνικών όπως, η επικέντρωση στους αυτοματισμούς για μικρο-ροϊκά συστήματα και η βελτιστοποίηση της τεχνολογίας νέων υλικών στα ροϊκά κανάλια. Με γνώμονα πάντα το αν η αναλογία κόστους-οφέλους είναι τρεις φορές χαμηλότερη από το ακαθάριστο εγχώριο προϊόν μιας χώρας η παρέμβαση κρίνεται οικονομικά αποδοτική και έτσι οι συσκευές διάγνωσης μπορεί να διατεθούν σε παγκόσμια αγορά και να σώσουν εκατομμύρια ζωές στον πλανήτη.

Ένας αριθμός των συσκευών αυτών βέβαια, είναι ήδη στην αγορά, συμπεριλαμβανομένων των ανοσολογικών τεστ και των τεστ POC για την κλινική χημεία. Μελλοντικές εφαρμογές περιλαμβάνουν πολύπλοκα τεστ, τεστ POC με υψηλή ευαισθησία αλλά και τεστ αρκετά πιο πολύπλοκα από τεχνικής άποψης, όπως τα τεστ νουκλεϊκού οξέος ή ο συνδυασμός πολλαπλών τεστ σε ένα. Με την όλη αυτή την έξαρση στην τάση για δημιουργία νέων POC διαγνωστικών εξετάσεων, είναι αναπόφευκτο ότι όλο και περισσότερες συσκευές που βασίζονται σε LOC συστήματα τελικά θα τεθούν στην αγορά και θα φέρουν την επανάσταση στην διάγνωση εκτός εργαστηρίου.

Βιβλιογραφία

- [1] P. Apparao and G. Averill, "Firmware-Based Platform Reliability," *Technology@Intel Magazine*, also available on-line: <http://www.intel.com/technology/magazine/systems/sv12041.pdf>, Dec. 2004.
- [2] A. Aston, "More Life for Moore's Law," *BusinessWeek*, pp. 108-109, Jun. 2005.
- [3] M. Badaroglu, M. van Heijningen, V. Gravot, J. Compieg, S. Donnay, M. Engels, G. Gielen, and H. DeMan, "Methodology and Experimental Verification for Substrate Noise Reduction in CMOS Mixed-Signal ICs with Synchronous Digital Circuits," *IEEE Journal of Solid-State Circuits*, vol. 37, no. 11, 2002, pp. 1383-1395, Nov.
- [4] M. Baron, "The Cell, at One," *Microprocessor Report*, MPR 3/13/06-01.
- [5] M. Baron, "OMAP3 Sets Specs for Cellphones," *Microprocessor Reports*, MPR 4/24/06-01.
- [6] A. Beric, G. de Haan, R. Sethuraman, and J. van Meerbergen, "An Efficient Picture-Rate Up-Converter," *The Journal of VLSI Signal Processing*, vol. 41, no. 1, 2005, pp. 49 – 63, August.
- [7] D. Bertozzi and L. Benini, "Xpipes: a Network-On-Chip Architecture for Gigascale Systems-On-Chip," *IEEE Circuits and Systems Magazine*, vol. 4, no. 2, 2004, pp. 18 – 31.
- [8] E. Beyne, "The Rise of the 3rd Dimension for System Integration," in *Proc. of Int'l Interconnect Technology Conf.*, pp. 1-5, June 2006.
- [9] B. Black, M. Annavaram, N. Brekelbaum, J. DeVale, L. Jiang, G. H. Loh, D. McCauley, P. Morrow, D. W. Nelson, D. Pantuso, P. Reed, J. Rupley, S. Shankar, J. Shen, and C. Webb, "Die Stacking (3D) Microarchitecture," in *Proc. of Int'l Symp. On Microarchitecture*, pp. 469-479, 2006.
- [10] B. Black, D. W. Nelson, C. Webb, and N. Samra, "3D Processing Technology and its Impact on IA32 Microprocessors," in *Proc. of Int'l Conf. on Computer Design*, pp. 316-318, Oct. 2004.
- [11] S. Borkar, "Designing Reliable Systems from Unreliable Components: The Challenges of Transistor Variability and Degradation," *IEEE Micro*, vol. 25, no. 6, 2005, pp. 10-16, Nov.-Dec.
- [12] S. Borkar, "Tackling Variability and Reliability Challenges," *IEEE Design & Test of Computers*, vol. 23, no. 6, 2006, page 520, June.
- [13] S. Borkar, "Performance, Power and the Platform," *Technology@Intel Magazine*, Nov. 2005.

- [14] B. Brock and K. Rajamani, "Dynamic PowerManagement for Embedded Systems," in *Proc. of Int'lSOC Conf.*, pp. 416 - 419, Sept. 2003.
- [15] C. Chan, Y. Chang, H. Ho, and H. Chiueh, "A Thermal-Aware Power Management Soft-IP for Platform-BasedSoC designs," in *Proc. of Int'l Symp. on System-on-Chip*, pp. 181 - 184, Nov. 2004.
- [16] D. C.-W. Chang, I.-T. Liao, J.-K. Lee, W.-F. Chen, S.-Y. Tseng, and C.-W. Jen, "PAC DSP Core and ApplicationProcessors," in *Proc. of Int'l Conf. on Multimedia &Expo*, pp. 289-292, July 2006.
- [17] M.-F. Chang and K.-A. Wen, "Power and SubstrateNoise Tolerance of Configurable Embedded Memoriesin SoC," *The Journal of VLSI Signal Processing*, vol. 41,no. 1, 2005, pp. 81–91.
- [18] K.-C. Chang, J.-S. Shen, and T.-F. Chen, "Evaluationand Design Trade-Offs Between Circuit-Switched andPacket-Switched NoCs for Application-Specific SoCs,"in *Proc. of Design Automation Conf.*, pp. 143 – 148,2006.
- [19] Y. Chang and I. Young, "Fully Integrated 5GHz BandLow Noise Amplifiers in 90nm RF CMOS Technology,"in *Proc. of Symp. on VLSI Technology*, 2005.
- [20] A. Chattopadhyay and Z. Zilic, "GALDS: A CompleteFramework for Designing Multiclock ASIC's andSoCs," *IEEE Transactions on Very Large ScaleIntegration System*, vol. 13, no. 6, 2005, pp. 641–654,Jun.
- [21] Y.-K. Chen and S. Y. Kung, "Trends and Challengeswith System-on-chip Technology for MultimediaSystem Design," in *Proc. of Emerging InformationTechnology Conf.*, Aug. 2005.
- [22] Y.-K. Chen, E. Q. Li, X. Zhou, and S. L. Ge, "Implementation of H.264 Encoder and Decoder onPersonal Computers," *Journal of VisualCommunications and Image Representations*, vol. 17, no.2, 2006, pp. 509-532, April.
- [23] J. Choi and H. Cha, "Memory-Aware Dynamic VoltageScaling for Multimedia Applications," *IEE Proceedingsof Computers and Digital Techniques*, vol. 153, no. 2,2006, pp 130-136, Mar.
- [24] J. Clabes, J. Friedrich, M. Sweet, J. Dilullo, S. Chu,D. Plass, J. Dawson, P. Muench, L. Powell, M. Floyd,B. Sinharoy, M. Lee, M. Goulet, J. Wagoner, N.Schwartz, S. Runyon, G. Gorman, P. Restle, R. Kalla,J. McGill, and S. Dodson, "Design and Implementationof the POWER5 Microprocessor," in *Proc. of Int'lSolid-State Circuits Conf.*, pp. 56-57, Jan. 2004.

- [25] T. A. C. M. Classen, "An Industry Perspective on Current and Future State of the Art in System-On-Chip(SoC) Technology," *Proceedings of the IEEE*, vol. 94 no.6, 2006, pp.1121-1137, June.
- [26] A. Dehnhardt, M. B. Kulaczewski, L. Friebe, S. Moch, P. Pirsch, H.-J. Stolberg, and C. Reuter, "A Multi-Core SoC Design for Advanced Image and Video Compression," in *Proc. of Int'l Conf. on Acoustics, Speech, and Signal Processing*, pp. 665-668, Mar. 2005.
- [27] J. A. Fisher, "Very Long Instruction Word Architectures and the ELI-512," in *Proc. of Int'l Symp. on Computer Architecture*, pp. 140 – 150, June 1983.
- [28] M. J. Flynn and P. Hung, "Microprocessor Design Issues: Thoughts on the Road Ahead," *IEEE Micro*, vol. 25, no.3, 2005, pp. 16-31, May/Jun.
- [29] S. Furber and J. Bainbridge, "Future Trends in SoC Interconnect," in *Proc. of Int'l Symp. on System-on-Chip*, pp. 183 - 186, Nov. 2005.
- [30] M. D. Galanis, G. Dimitroulakis, A. P. Kakarountas, and C. E. Goutis, "Partitioning Applications to Heterogeneous Reconfigurable Hardware," *WSEAS Transactions on Computers*, vol. 4, no. 10, 2005, pp.1289-1296, Oct.
- [31] O. Goren and Y. Netanel, "High Performance On-Chip Interconnect System Supporting Fast SoC Generation," in *Proc. of Int'l Symp. on VLSI Design, Automation and Test*, pp. 55-58, Apr. 2006.
- [32] T. R. Halfhill, "ARM Thumbs a Ride," *Microprocessor Reports*, MPR 10/30/06-01.
- [33] T. R. Halfhill, "StarCore Reveals Its First DSP," *Microprocessor Reports*, MPR 5/10/99-03.
- [34] T. R. Halfhill, "Tensilica Upgrades Xtensa Cores," *Microprocessor Reports*, MPR 12/4/06-2.
- [35] J. L. Hennessy and D. A. Patterson. *Computer Organization and Design*. Morgan Kaufmann, 1997.
- [36] J. Kenkel, "Closing the SoC Design Gap," *IEEE Computer*, vol. 36, no. 9, 2003, pp. 119-121, Sept.
- [37] L. Kriaa, A. Bouchhima, M. Gligor, A.-M. Fouillart, F. Pétrot, and A.-A. Jerraya, "Parallel Programming of Multi-processor SoC: A HW-SW Interface Perspective," *International Journal of Parallel Programming*, 2007.
- [38] In-Stat, "Smart Appliances: Bringing the Digital Home Closer to Reality," report IN020002ID, July 2002.

- [39] W.-C. Kao, C.-C. Kao, C.-K. Lin, T.-H. Sun, and S.-Y. Lin, "Reusable Embedded Software Platform for Versatile Camera Systems," *IEEE Transactions on Consumer Electronics*, vol. 51, no. 4, pp. 1379-1386, Nov. 2005.
- [40] W. Ke and K. Truong, "Design with Testability for a Platform-Based SoC Design Methodology," in *Proc. Of IEEE Asia Pacific Conf. on ASICs*, pp. 307-310, Aug. 1999.
- [41] T. Kgil, S. D'Souza, A. Saidi, N. Binkert, R. Dreslinski, T. Mudge, S. Reinhardt, and K. Flautner, "PicoServer: Using 3D Stacking Technology To Enable A Compact Energy Efficient Chip Multiprocessor," in *Proc. of Int'l Conf. on Architectural Support for Programming Languages and Operating Systems*, pp. 117-128, Oct. 2006.
- [42] K. Kim, D. Kim, and C. Park, "Real-Time Scheduling in Heterogeneous Dual-Core Architectures," in *Proc. Of Int'l Conf. on Parallel and Distributed Systems*, vol. 2, July 2006.
- [43] M. Kondo, M. Fujita, and H. Nakamura, "Software-Controlled On-Chip Memory for High-Performance and Low-Power Computing," *Computer Architecture News*, pp. 7-8, Jun. 2002.
- [44] S. Ahmed, P. Vandervoorn, A. Murthy, B. Obradovic, K. Raol, W.-K. Shih, I. Chao, I. Post, and S. Chambers, "Integration of Mixed-Signal Elements into a High-Performance Digital CMOS Process," *Intel Technology Journal*, vol. 6, no. 2, May 2002 (also available online: <http://www.intel.com/technology/itj/>).
- [45] S. Y. Kung. VLSI Array Processors. Prentice-Hall, Inc., 1987.
- [46] B. Lewis, "SOC Market Is Set for Years of Growth in the Mainstream," [Gartner Market Report #G00131823 of 17 October 2005]
- [47] T.-J. Lin, H.-Y. Lin, C.-M. Chao, C.-W. Liu, and C.-W. Jen, "A Compact DSP Core with Static Floating-Point Arithmetic," *The Journal of VLSI Signal Processing System*, vol. 42, no. 2, pp. 127-138, Feb 2006.
- [48] W.-C. Lo, Y.-H. Chen, J.-D. Ko, T.-Y. Kuo, C.-W. Chien, Y.-C. Chen, W.-Y. Chen, F.-J. Leu, and H.-T. Hu, "Development and Characterization of Low Cost Ultrathin 3-D Interconnect," in *Proc. of Electronic Components and Technology Conf.*, pp. 337-342, 2005.
- [49] J.-M. Lu, H.-L. Wu, T.-M. Chiang, and W.-F. Chen, "High Performance and Low-Power Dual-Core SoC Platform for Portable Multimedia Applications," *SoC Technology Journal*, no. 2, 2005, pp. 36-45, May.
- [50] P. Magarshack and P. Paulin, "System-on-Chip Beyond the Nanometer Wall," in *Proc. of Design Automation Conf.*, pp. 419-424, 2003.

- [51] E. J. Marinissen, B. Prince, D. Keitel-Schulz, Y. Zorian, "Challenges in Embedded Memory Design and Test," in *Proc. of the Conf. on Design, Automation and Test in Europe*, pp. 722-727, 2005.
- [52] E. J. Marinissen, and T. Waayers, "Infrastructure for Modular SoC Testing," in *Proc. of the IEEE Custom Integrated Circuits Conf.*, pp. 671 - 678, Oct. 2004.
- [53] B. Mei, S. Vernalde, D. Verkest, H. De Man, and R. Lauwereins, "DRESC: a Retargetable Compiler for Coarse-Grained Reconfigurable Architectures," in *Proc. of Int'l Conf. on Field-Programmable Technology*, pp. 166-173, Dec. 2002.
- [54] T. H. Meng, B. M. Gordon, E. K. Tsern, and A. C. Hung, "Portable Video-on-Demand in Wireless Communication," *Proceeding of IEEE*, vol. 83. no. 4, 1995, pp. 659-680, Apr.
- [55] G. E. Moore, "Cramming More Components Onto Integrated Circuits," *Electronics*, vol. 38, no. 8, 1965.
- [56] G. E. Moore, "No Exponential is Forever ... but We Can Delay 'Forever'," *presentation at Int'l Solid State Circuits Conf.*, 2003.
- [57] G. Moretti, T. Anderson, J. Bergeron, A. Dixit, P. Flake, T. Hopes, and R. Narayanaswamy, "Your core— my problem?: integration and verification of IP," in *Proc. Of Design Automation Conf.*, pp. 170 - 171, 2001.
- [58] "MoSys Inc. and Fujitsu Limited Extend 1T-SRAM Technology Agreement to 90nm ASIC/SoC Designs; Targets Portable Consumer Applications including Digital Cameras and Video Camcorders," available online: <http://www.us.design-reuse.com/news/news10206.html>, Apr. 2005.
- [59] J. Nagda, "'Smart' Verification Moves Beyond System Verilog 3.0," *EE Times: Design News*, Sept. 2002.
- [60] M. Nahvi and A. Ivanov, "Indirect Test Architecture for SoC Testing," *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 23, no. 7, 2004, pp. 1128 - 1142, July.
- [61] K. V. Nedovodeev, "Multimedia Data Processing on Dual-core SoC Multicore-24," in *Proc. of Int'l Symp. On Consumer Electronics*, pp. 1-6, June 2006.
- [62] E. Nilsson and J. Öberg, "Reducing Power And Latency In 2-D Mesh NoCs Using Globally Pseudochronous Locally Synchronous Clocking," in *Proc. of Int'l Conf. on Hardware Software Codesign*, pp. 176-181, 2004.

- [63] E. J. Nowak, T. Ludwig, I. Aller, J. Kedzierski, M. Leong, B. Rainey, M. Breitwisch, V. Gemhoefer, J. Keinert, and D. M. Fried, "Scaling Beyond the 65 nm Node with FinFET-DGCMOS," in *Proc. of IEEE Custom Integrated Circuits Conf.*, pp. 339–342, 2003.
- [64] D. A. Patterson, "Latency Lags Bandwidth," *Communication of the ACM*, vol. 47, no. 10, pp. 71–75, Oct. 2004.
- [65] N. C. Paver, M. H. Khan, B. C. Aldrich, and C. D. Emmons, "Accelerating Mobile Video: A 64-Bit SIMD Architecture for Handheld Applications," *The Journal of VLSI Signal Processing*, vol. 41, no. 1, 2005, pp. 21–34, August.
- [66] F. Pollack, "New Microarchitecture Challenges in the Coming Generations of CMOS Process Technologies," *presentation at IEEE/ACM Int'l Symp. On Microarchitecture*, 2001.
- [67] F. Pospiech and S. Olsen, "Embedded Software in the SoC World---How HdS Helps to Face the HW and SW Design Challenge," in *Proc. of the IEEE Custom Integrated Circuits Conf.*, pp. 653–658, Sept. 2003.
- [68] A. Pratoomtong and Y. H. Hu, "Algorithm Transformation to Improve Data Locality for Multimedia SoC," in *Proc. of Int'l Conf. on Acoustics, Speech, and Signal Processing*, vol. 2, pp. 29–32, Apr. 2007.
- [69] K. Puttaswamy and G. H. Loh, "Emerging Technologies: Thermal Analysis of A 3D Die-Stacked High-Performance Microprocessor," in *Proc. of ACM Great Lakes Symp. on VLSI*, pp. 19 – 24, April 2006.
- [70] "QUALCOMM and TSMC Collaborate on 90nm Low-Power Process for Wireless Applications," available online: <http://www.us.design-reuse.com/news/news7343.html>, Mar. 2004.
- [71] R. M. Ramanathan, M. Agan, A. Daniel, and P. A. Correia, "Intel Energy-Efficient Performance---Performance Made Energy Efficient Through New Technological Leaps," Intel whitepaper, available from <http://download.intel.com/technology/eep/overviewpaper.pdf>
- [72] W. Savage, J. Chilton, and R. Camposano, "IP Reuse in the System on a Chip Era," in *Proc. of Int'l Symp. On Systems Synthesis*, pp. 2–7, 2000.
- [73] R. R. Schaller, "Moore's Law: Past, Present, And Future," *IEEE Spectrum*, pp. 52–59, Jun. 1997.
- [74] W.-B. See, P.-A. Hsiung, S.-J. Chen, "Framework Approach for System on Chip Software Development," in *Proc. of Int'l Symp. on VLSI Technology, Systems, and Applications*, pp. 196–199, Oct. 2003.

- [75] M. Sgroi, M. Sheets, A. Mihal, K. Keutzer, S. Malik, J. Rabaey, and A. Sangiovanni-Vincentelli, "Addressing the System-On-A-Chip Interconnect Woes Through Communication-Based Design," in *Proc. of Design Automation Conf.*, pp. 667–672, 2001.
- [76] L. Shang, L.-S. Peh, and N. K. Jha, "Power-Efficient Interconnection Networks: Dynamic Voltage Scaling with Links," *Computer Architecture Letters*, vol. 1, no. 2, 2002, pp. 1-4, May.
- [77] L. Shang, L.-S. Peh, A. Kumar, and N. K. Jha, "Thermal Modeling, Characterization and Management of On-Chip Networks," in *Proc. of Int'l Symp. On Microarchitecture*, Dec. 2004.
- [78] I. Soderquist, "Globally Updated Mesochronous Design Style," *IEEE Journal of Solid-State Circuits*, vol. 38, no. 7, 2003, pp. 1242 - 1249, July.
- [79] H.-J. Stolberg, M. Berekovic, S. Moch, L. Friebe, M. B. Kulaczewski, S. Flügel, H. Klußmann, A. Dehnhardt, and P. Pirsch, "HiBRID-SoC: A Multi-Core SoC Architecture for Multimedia Signal Processing," *The Journal of VLSI Signal Processing*, vol. 41, no. 1, 2005, pp. 9 – 20, August.
- [80] H.-J. Stolberg, S. Moch, L. Friebe, A. Dehnhardt, M. B. Kulaczewski, M. Berekovic, P. Pirsch, "An SoC with Two Multimedia DSPs and a RISC Core for Video Compression Applications," in *Proc. of Int'l Solid-State Circuits Conf.*, pp. 330 - 531, Feb. 2004.
- [81] N. Tanaka, Y. Yoshimura, T. Naito, C. Miyazaki, Y. Nemoto, M. Nakanishi, and T. Akazawa, "Ultra-Thin 3D-Stacked SIP Formed Using Room-Temperature Bonding Between Stacked Chips," in *Proc. of Electronic Components and Technology Conf.*, pp. 788–794, May 2005.
- [82] S. Taylor, "Intel Integrated Performance Primitives: How To Optimize Software Applications Using Intel IPP," *Intel Press*, 2003.
- [83] T.-H. Tsai, Y.-C. Yang, and C.-N. Liu, "A Hardware/Software Co-Design of MP3 Audio Decoder," *The Journal of VLSI Signal Processing*, vol. 41, no. 1, 2005, pp. 111 – 127, August.
- [84] P.-C. Tseng, C.-T. Huang, and L.-G. Chen, "Reconfigurable Discrete Wavelet Transform Processor for Heterogeneous Reconfigurable Multimedia Systems," *The Journal of VLSI Signal Processing*, vol. 41, no. 1, 2005, pp. 35 - 47, August.
- [85] F.-J. Veredas, M. Scheeppler, W. Moffat, and B. Mei, "Custom Implementation of the Coarse-Grained Reconfigurable ADRES Architecture for Multimedia Purposes," in *Proc. of Int'l Conf. on Field Programmable Logic and Applications*, pp. 106-111, Aug. 2005.
- [86] R. von Vignau, "Advances in SoC Design Push Abstraction," *Electron. Weekly*, Sep. 16, 2005.

- [87] F. R. Wagner, W. O. Cesário, L. Carro, and A. A. Jerraya, "Strategies for the Integration of Hardware and Software IP Components in Embedded Systems-on-Chip," *Integration, the VLSI Journal*, vol. 37, no. 4, 2004, pp. 223-252, Sept.
- [88] S.-H. Wang, W.-H. Peng, Y. He, G.-Y. Lin, C.-Y. Lin, S.-C. Chang, C.-N. Wang, and T. Chiang, "A Software-Hardware Co-Implementation of MPEG-4 Advanced Video Coding (AVC) Decoder with Block Level Pipelining," *The Journal of VLSI Signal Processing*, vol. 41, no. 1, 2005, pp. 93 – 110, August.
- [89] T. Wiegand, H. Schwarz, A. Joch, F. Kossentini, and G.J. Sullivan, "Rate-Constrained Coder Control and Comparison of Video Coding Standards," *IEEE Transactions on Circuits and Systems for Video Technology*, vol. 13, no. 7, 2003, pp. 688-703, July.
- [90] C.-W. Wu, "SoC Testing Methodology and Practice," in *Proc. of Design, Automation and Test in Europe*, pp. 1120-1121, 2005.
- [91] L.-T. Yeh and R. C. Chu. Thermal Management of Microelectronic Equipment: Heat Transfer Theory, Analysis Methods, and Design Practices. ASME Press, New York, NY, 2002.
- [92] H. Yue, Z. Wang, and K. Dai, "A Heterogeneous Embedded MPSoC for Multimedia Applications," in *Proc. of Int'l Conf. on High Performance Computing and Communications*, pp. 591-600, Sep. 2006.
- [93] Kirill Zinoviev, Laura G. Carrascosa, Jose Sanchez del Rio, Borja Sepulveda, Carlos Dominguez, and Laura M. Lechuga, "Silicon Photonic Biosensors for Lab-on-a-Chip Applications", 2008
- [94] Prof. Chenzhong Li, "Introduction and Overview of Biosensors and electrochemistry"
- [95] Κλαρκ Αλέξιος, "Οπτοηλεκτρονικοί Βιοαισθητήρες Και Βιοενεργοποιητές", 2009
- [96] Jose I. Reyes De Corcuera and Ralph P. Cavalieri, "Biosensors"
- [97] Shiping Song, Hui Xu and Chunhai Fan, "Potential diagnostic applications of biosensors: current and future directions", Dec 2006
- [98] Anis Rahman, "Applied Research and Photonics, Inc"
- [99] URL: <http://www.eng.uci.edu/image/2010/11/extended-life-glucose-biosensorarray>
- [100] URL: <http://www.sensorsmag.com/specialty-markets/medical/strong-growth-predicted/>
- [101] URL: <http://techramble.wordpress.com/2009/08/03/amperometric-biosensors/>
- [102] Vittorio M. N. Passaro, Francesco Dell'Olio 1, Biagio Casamassima and Francesco De Leonardi, "Guided-Wave Optical Biosensors", 2007

[103] URL: http://www.nature.com/nrd/journal/v1/n7/fig_tab/nrd838_F2.html

[104] Prieto, F. Sepulveda, B. Calle, A. Llobera, A. Dominguez, C. Abad, A. Montoya, A. Lechuga, L. M., "An integrated optical interferometric nanodevice based on silicon technology for biosensor applications" *Nanotechnol.* 2003, 14, 907-912.

[105] Drapp, B. Piehler, J. Brecht, A. Gauglitz, G. Luff, B. J. Wilkinson, J. S. Ingehoff, J., "Integrated optical Mach-Zehnder interferometers as simazine immunoprobes", *Sens. Actuators B*, 1997, 38, 277-282.

[106] Qi, Z. Matsuda, N. Itoh, K. Murabayashi, M. Lavers, C. R. "A design for improving the sensitivity of a Mach-Zehnder interferometer to chemical and biological measurands", *Sens. Actuators B*, 2002, 81, 254-258.

[107] Ymeti, A. Kanger, J. S. Greve, J. Lambeck, P. V. Wijn, R. Heideman, R. G., "Realization of a multichannel integrated Young interferometer chemical sensor" *Appl. Opt.* 2003, 42, 5649-5660.

[108] Prieto, F.; Llobera, A. Jiménez, D. Doménguez, C. Calle, A. Lechuga, L. M. "Design and Analysis of Silicon Antiresonant Reflecting Optical Waveguides for Evanescent Field Sensor", *J. Lightwave Technol.* 2000, 18, 966-972.

[109] Prieto, F. Lechuga, L. M. Calle, A. Llobera, A. Domínguez, C. "Optimized Silicon Antiresonant Reflecting Optical Waveguides for Sensing Applications", *J. Lightwave Technol.* 2001, 19, 75-83.

[110] Benaissa, K. Nathan, A. "Silicon anti-resonant reflecting optical waveguides for sensor applications", *Sens. Actuators B*, 1998, 65, 33-44.

[111] Prieto, F. Sepulveda, B. Calle, A. Llobera, A. Dominguez, C. Lechuga, L. M. "Integrated Mach-Zehnder interferometer based on ARROW structures for biosensor applications", *Sens. Actuators B*, 2003, 92, 151-158.

[112] Campopiano, S. Bernini, R. Zeni, L. Sarro, P. M. "Microfluidic sensor based on integrated optical hollow waveguides", *Opt. Lett.* 2004, 29, 1894-1896.

[113] Veldhuis, G. J. Berends, J. H. Heideman, R. G. Lambeck, P. V. "An integrated optical Bragg reflector used as a chemo-optical sensor", *Pure Appl. Opt.* 1998, 7, L23-L26.

[114] Hopman, W. C. L. Pottier, P. Yudistira, D. van Lith, J. Lambeck, P. V. De LaRue, R. M. Driessen, A. Hoekstra, H. J. W. M. de Ridder, R. M. "Quasi one-dimensional photonic crystal as a compact building-block for refractometric optical sensors", *IEEE J. Sel. Top. in Quantum Electron.* 2005, 11, 11-16.

- [115] Densmore, A. Xu, D.-X. Waldron, P. Janz, S. Cheben, P. Lapointe, J. Del  ge, A.Lamontagne, B. Schmid, J. H. Post, E. “A Silicon-on-Insulator Photonic Wire BasedEvanescent Field Sensor”, IEEE Photon. Tech. Lett.2006, 18, 2520-2522.
- [116] Dell’Olio, F. Passaro, V. M. N. “Optical sensing by optimized silicon slotwaveguides”, OpticsExpress, 2007, 15, 4977-4993.
- [117] Dell’Olio, F. Passaro, V. M. N. “Ammonia optical sensor based on microringresonator”, Proc.of 11th International Meeting on Chemical Sensors, 2006, 27.
- [118] Dell’Olio, F. Passaro, V. M. N. De Leonardis, F. “Surface SensitivityOptimization of a Microring Resonator for Biochemical Sensing”, Int. Conf. on Tran.Opt. Net. (ICTON) Proc. Nottingham, 18-22 June, 2006, 4, 128-131.
- [119] Chao, C.-Y. Guo, L. J. “Biochemical sensors based on polymer microrings withsharp asymmetrical resonance”, Appl. Phys. Lett. 2003, 83, 1527-1529.
- [120] Chao, C.-Y. Fung, W. Guo, L. J. “Polymer microring resonators for BiochemicalSensing Applications”, IEEE J. Sel. Top. in Quantum Electron.2006, 12, 134-142.
- [121] Yal  n, A. Popat, K. C. Aldridge, J. C. Desai, T. A. Hryniewicz, J. Chbouki, N.Little, B. E. King, O. Van, V. Chu, S. Gill, D. Anthes-Washburn, M. Selim Unlu, M.Goldberg, B. B. “Optical sensing of biomolecules using microring resonators”, IEEEJ. Sel. Top. in Quantum Electron.2006, 12, 148-155.
- [122] Ksendzov, A. Lin, Y.”Integrated optics ring-resonator sensors for proteindetection”, Opt. Lett. 2005, 30, 3344-3346.
- [123] Krioukov, E. Klunder, D. J. W. Driessen, A. Greve, J. Otto, C. “Sensor based onan integrated optical cavity”, Opt. Lett.2002, 27, 512-514.
- [124] Prieto, F. Sepulveda, B. Calle, A. Llobera, A. Dominguez, C. Lechuga, L. M.“Integrated Mach-Zehnder interferometer based on ARROW structures for biosensorapplications”, Sens.Actuators B, 2003, 92, 151-158.
- [125] Campopiano, S. Bernini, R. Zeni, L. Sarro, P. M. “Microfluidic sensor based onintegrated optical hollow waveguides”, Opt. Lett.2004, 29, 1894-1896.
- [126] Timo Aalto, "Microphotonic silicon waveguide components", VTTPUBLICATIONS 553 ISBN 951.38.6423.5 (URL: <http://www.vtt.fi/inf/pdf/>) ISSN1455.0849 (URL: <http://www.vtt.fi/inf/pdf/>) Helsinki University ofTechnology (Espoo, Finland) December, 2004.
- [127]URL:<http://el.wikipedia.org/wiki/%CE%A0%CF%85%CF%81%CE%AF%CF%84%CE%B9%CE%BF>

- [128] T. Zinke, U. Fischer, B. Schüppert, and K. Peterman, "Theoretical and experimental investigation of optical couplers in SOI," *Proc. SPIE*, vol.3007, pp. 30–39, 1997.
- [129] URL: http://en.wikipedia.org/wiki/Moore's_law
- [130] Pankaj Vagdama, "Microfluidic Applications for Biosensors", Queen Mary University of London, Business briefing: Pharmatech 2004.
- [131] Jamil El-Ali, Peter K. Sorger and Klavs F. Jensen, "Cells on chips", *NATURE*, Vol 442, ,doi:10.1038, nature05063, July 2006.
- [132] Brody J P and Yager P, *Sens. Actuators A*, 58 (1997); pp. 13–18.
- [133] Lagally E T, Emrich C A and Mathias R A, *Lab on a Chip* 1 (2001); pp. 102–107.
- [134] Thorsen T, Maerkl S J and Quake S R, *Science* 298 (2002); pp. 580–584.
- [135] D. Janasek, J. Franzke and A. Manz, *Nature*, 2006, 442, 374–380.
- [136] J. W. Hong and S. R. Quake, *Nat. Biotechnol.*, 2003, 21, 1179–1183.
- [137] A. Manz and J. C. T. Eijkel, *Pure Appl. Chem.*, 2001, 73, 1555–1561.
- [138] N. Lion, F. Reymond, H. H. Girault and J. S. Rossier, *Curr. Opin. Biotechnol.*, 2004, 15, 31–37.
- [139] G. M. Whitesides, *Nature*, 2006, 442, 368–373.
- [140] G. J. Kost, *Principles and practices of point-of-care testing*, Lippincott Williams & Wilkins, Philadelphia, 2002.
- [141] C. P. Price, A. St John and L. L. Kricka, *Point-of-care testing: Needs, opportunity, and innovation* (third edition), American Association for Clinical Chemistry, Washington, DC, 2010.
- [142] E. L. Fu, S. Ramsey, P. Kauffman, B. Lutz and P. Yager, *Microfluid. Nanofluid.*, 2011, 10, 29–35
- [143] A. W. Martinez, S. T. Phillips, M. J. Butte and G. M. Whitesides, *Angew. Chem., Int. Ed.*, 2007, 46, 1318–1320.
- [144] N. Noh and S. T. Phillips, *Anal. Chem.*, 2010, 82, 4181–4187.
- [145] J. L. Osborn, B. Lutz, E. Fu, P. Kauffman, D. Y. Stevens and P. Yager, *Lab Chip*, 2010, 10, 2659–2665.
- [146] S. K. Sia and C. D. Chin, *Nat Chem*, 3, pp. 659–660.

- [147] Z. H. Nie, F. Deiss, X. Y. Liu, O. Akbulut and G. M. Whitesides, *LabChip*, 2010, 10, 3163–3169.
- [148] Y. Xiang and Y. Lu, *Nature Chemistry*, 2011.
- [149] C. D. Chin, V. Linder and S. K. Sia, *Lab Chip*, 2007, 7, 41–57.
- [150] K. A. Erickson and P. Wilding, *Clin Chem*, 1993, 39, 283–287.
- [151] C. Papadea, J. Foster, S. Grant, S. A. Ballard, J. C. t. Cate, W. M. Southgate and D. M. Purohit, *Ann Clin Lab Sci*, 2002, 32, 231–243.
- [152] N. Peled, *Pure Appl. Chem.*, 1996, 68, 1837–1841.
- [153] M. Zelin, Automatic test parameters compensation of a real time fluid analysis sensing device 5,821,399, I-Stat Corporation, USPTO, 1998.
- [154] I. Lauks, H. Wieck, M. Zelin and P. Blyskal, Disposable sensing device for real time fluid analysis, 5,096,669, I-Stat Corporation, USPTO, 1992.
- [155] Epocal, <http://www.epocal.com/flexcards.htm>, Accessed December 2, 2011.
- [156] C. Schembri, T. Burd, A. Kopf-Sill, L. Shea and B. Braynin, *The Journal of Automatic Chemistry*, 1995, 17, 99–104.
- [157] Pima(TM) CD4 Cartridge Guide, Alere Technologies GmbH, 2010.
- [158] Technical Brief on CD4 Technologies, WHO, 2010.
- [159] E. Ermantraut, R. Bickel, T. Schulz, T. Ullrich and J. Tuchscheerer, Device and method for the detection of particles, 8,040,494, Clondiag GmbH, USPTO, 2011.
- [160] X. H. Cheng, D. Irimia, M. Dixon, J. C. Ziperstein, U. Demirci, L. Zamir, R. G. Tompkins, M. Toner and W. R. Rodriguez, *J. Acquired Immune Deficiency Syndromes*, 2007, 45, 257–261.
- [161] X. H. Cheng, D. Irimia, M. Dixon, K. Sekine, U. Demirci, L. Zamir, R. G. Tompkins, W. Rodriguez and M. Toner, *Lab Chip*, 2007, 7, 170–178.
- [162] X. Cheng, Y. S. Liu, D. Irimia, U. Demirci, L. J. Yang, L. Zamir, W. R. Rodriguez, M. Toner and R. Bashir, *Lab Chip*, 2007, 7, 746–755.
- [163] N. N. Watkins, S. Sridhar, X. H. Cheng, G. D. Chen, M. Toner, W. Rodriguez and R. Bashir, *Lab Chip*, 2011, 11, 1437–1447.
- [164] X. H. Cheng, A. Gupta, C. C. Chen, R. G. Tompkins, W. Rodriguez and M. Toner, *Lab Chip*, 2009, 9, 1357–1364.

- [165] V. Jarrige, J. H. Nieuwenhuis, J. P. H. F. van Son, M. F. W. C. Martens and J. L. M. Vissers, *Langenbecks Arch.Surg.*, 2011, 396, 337–343.
- [166] W. U. Dittmer, T. H. Evers, W. M. Hardeman, W. Huijnen, R. Kamps, P. de Kievit, J. H. M. Neijzen, J. H. Nieuwenhuis, M. J. J. Sijbers, D. W. C. Dekkers, M. H. Hefti and M. F. W. C. Martens, *Clin. Chim. Acta*, 2010, 411, 868–873.
- [167] Philips and bioMérieux announce partnership to develop and market next-generation handheld diagnostics solutions for point-of-care, <http://www.business-sites.philips.com/sites/philipsbs/magnotech/press/20100107-partnership.page>, Accessed November 29, 2011.
- [168] C. D. Chin, T. Laksanasopin, Y. K. Cheung, D. Steinmiller, V. Linder, H. Parsa, J. Wang, H. Moore, R. Rouse, G. Umviligihozo, E. Karita, L. Mwambarangwe, S. L. Braunstein, J. van de Wijgert, R. Sahabo, J. E. Justman, W. El-Sadr and S. K. Sia, *Nat. Med.*, 2011, 17, 1015–1019.
- [169] P. Yager, T. Edwards, E. Fu, K. Helton, K. Nelson, M. R. Tam and B. H. Weigl, *Nature*, 2006, 442, 412–418.
- [170] R. W. Peeling, K. K. Holmes, D. Mabey and A. Ronald, *Sex. Transm. Infect.*, 2006, 82, V1–V6.
- [171] UNICEF/UNDP/World Bank/WHO Special Program for Research and Training in Tropical Diseases, www.who.int/std_diagnostics.
- [172] R. Feachem, G. Yamey and C. Schrade, *Br. Med. J.*, 2010, 340.
- [173] R. Laxminarayan, A. J. Mills, J. G. Breman, A. R. Measham, G. Alleyne, M. Claeson, P. Jha, P. Musgrove, J. Chow, S. Shahid-Salles and D. T. Jamison, *Lancet*, 2006, 367, 1193–1208.
- [174] World Health Report 2002-Reducing Risks, Promoting Healthy Life, WHO, 2002.
- [175] M. Urdea, L. A. Penny, S. S. Olmsted, M. Y. Giovanni, P. Kaspar, A. Shepherd, P. Wilson, C. A. Dahl, S. Buchsbaum, G. Moeller and D. C. Hay Burgess, *Nature*, 2006, 444 Suppl. 1, 73–79.
- [176] T. Peter, A. Badrichani, E. Wu, R. Freeman, B. Ncube, F. Ariki, J. Daily, Y. Shimada and M. Murtagh, *Cytometry B Clin Cytom*, 2008, 74 Suppl. 1, S123–130.
- [177] A. Storrow, F. Apple, A. Wu, R. Jesse, G. Francis and R. Christenson, in *The National Academy of Clinical Biochemistry Laboratory Medicine Practice Guidelines: Biomarkers of Acute Coronary Syndrome and Heart Failure* ed. R. Christenson, American Association for Clinical Chemistry, Washington, DC, 2007.

- [178] K. Petersen, *Sensors Magazine*, 2003.
- [179] M. J. Cima, *Annu. Rev. Chem. Biomol. Eng.*, 2011, 2, 355–378.
- [180] A. W. Martinez, S. T. Phillips and G. M. Whitesides, *Proc. Natl. Acad. Sci. U. S. A.*, 2008, 105, 19606–19611.
- [181] Oraquick Advance HIV-1/2 Test Kit Package Insert.
- [182] Sources and Prices of Selected Medicines and Diagnostics for People Living with HIV/AIDS, WHO, June 2003.
- [183] S. Raja, J. Ching, L. Q. Xi, S. J. Hughes, R. Chang, W. Wong, W. McMillan, W. E. Gooding, K. S. McCarty, M. Chestney, J. D. Luketich and T. E. Godfrey, *Clin. Chem.*, 2005, 51, 882–890.
- [184] B. H. Weigl, R. L. Bardell, C. F. Battrell, J. Hayenga, C. Lancaster and P. Graham, *Clinical Chemistry*, 2003, 49, A153–A153.
- [185] B. H. Weigl, R. Bardell, T. Schulte, F. Battrell and J. Hayenga, *Biomed. Microdevices*, 2001, 3, 267–274.
- [186] V. Srinivasan, V. K. Pamula and R. B. Fair, *Lab Chip*, 2004, 4, 310–315.
- [187] R. Sista, Z. S. Hua, P. Thwar, A. Sudarsan, V. Srinivasan, A. Eckhardt, M. Pollack and V. Pamula, *Lab Chip*, 2008, 8, 2091–2104.
- [188] P. Paik, V. K. Pamula and R. B. Fair, *Lab Chip*, 2003, 3, 253–259.
- [189] Z. S. Hua, J. L. Rouse, A. E. Eckhardt, V. Srinivasan, V. K. Pamula, W. A. Schell, J. L. Benton, T. G. Mitchell and M. G. Pollack, *Anal. Chem.*, 2010, 82, 2310–2316.
- [190] D. M. Bruls, T. H. Evers, J. A. H. Kahlman, P. J. W. van Lankvelt, M. Ovsyanko, E. G. M. Pelssers, J. J. H. B. Schleipen, F. K. de Theije, C. A. Verschuren, T. van der Wijk, J. B. A. van Zon, W. U. Dittmer, A. H. J. Immink, J. H. Nieuwenhuis and M. W. J. Prins, *Lab Chip*, 2009, 9, 3504–3510.
- [191] Philips: Magnotech, <http://www.business-ites.philips.com/magnotech/technology/index.page>, accessed November 25, 2011.
- [192] V. Jarrige, J. H. Nieuwenhuis, J. P. H. F. van Son, M. F. W. C. Martens and J. L. M. Vissers, *Langenbecks Arch. Surg.*, 2011, 396, 337–343.
- [193] W. U. Dittmer, T. H. Evers, W. M. Hardeman, W. Huijnen, R. Kamps, P. de Kievit, J. H. M. Neijzen, J. H. Nieuwenhuis, M. J. J. Sijbers, D. W. C. Dekkers, M. H. Hefti and M. F. W. C. Martens, *Clin. Chim. Acta*, 2010, 411, 868–873.

- [194] Philips and bioMerieux announce partnership to develop and market next-generation handheld diagnostics solutions for point-of-care, <http://www.business-sites.philips.com/sites/philipsbs/magnotech/press/20100107-partnership.page>, Accessed November 29, 2011.
- [195] C. D. Chin, T. Laksanasopin, Y. K. Cheung, D. Steinmiller, V. Linder, H. Parsa, J. Wang, H. Moore, R. Rouse, G. Umvilighozo, E. Karita, L. Mwambarangwe, S. L. Braunstein, J. van de Wiggert, R. Sahabo, J. E. Justman, W. El-Sadr and S. K. Sia, *Nat. Med.*, 2011, 17, 1015–1019.
- [196] V. Linder, S. K. Sia and G. M. Whitesides, *Anal. Chem.*, 2005, 77, 64–71.
- [197] BusinessWire, Claros Diagnostics Receives CE Mark Approval for Point-of-care PSA System, <http://www.businesswire.com/news/home/20100629005147/en/Claros-Diagnostics-Receives-CE-Mark-Approval-Point-of-care>, accessed November 29, 2011.
- [198] S. K. Sia, V. Linder, B. A. Parviz, A. Siegel and G. M. Whitesides, *Angew. Chem., Int. Ed.*, 2004, 43, 498–502.
- [199] S. K. Sia and L. J. Kricka, *Lab Chip*, 2008, 8, 1982–1983.
- [200] Whitepaper on Piccolo Xpress(TM) chemistry analyzer: Centrifugation and capillarity integrated into a multiple analyte whole blood analyzer.
- [201] A. Oppenheimer. Manufacturing Early and Often: Risk Reduction in an R&D “Transition” (oral presentation on Oct 31, 2011).
- [202] K. Petersen, *Sensors Magazine*, 2003.
- [203] URL: www.wikipedia.org
- [204] URL: www.computerhistory.org
- [205] URL: <http://wikipedia.org/wiki/P.A.semi>
- [206] URL: http://www.eetimes.com/document.asp?doc_id=1279975
- [207] URL: <http://www.altera.com/>
- [208] URL: <http://www.xilinx.com/products/technology/ultrascale-mpsoc/index.htm>
- [209] URL: <http://arstechnica.com/gadgets/2013/04/the-pc-inside-your-phone-a-guide-to-the-system-on-a-chip/>
- [210] URL: <http://system-on-a-chip.findthebest.com/>

- [211] A.Manz,N.Grabner and H.M.Widmer:Miniaturized total Chemical Analysis systems:A Novel Concept for Chemical Sensing,Sensors and Actuators,B 1 (1990)244-248
- [213] Prof. Chenzhong Li, "Introduction and Overview of Biosensors and electrochemistry"
- [214] URL: www.epocal.com
- [215] URL:www.abaxis.com
- [216] URL: www.daktaridx.com
- [217] URL: www.cepheid.com
- [218] URL: www.alere.com
- [219] URL: www.clarosdx.com
- [220] Herman Kopetz, "Real time Systems, Design Principles for Distributed Embedded Applications",2011
- [221] Rohit Rajsuman, "Sustem-on-a-Chip; Design and Test",2000
- [222] IBM Journal of Research an Development, 2010
- [223] Yinon Degani, Thomas Dixon Dudderar, King Lien Tai,"Multi-chip Ball Grid Array IC packages",2002
- [224] URL: www.pocketpccentral.net
- [225] V. Srinivasan, V.K. Damula, "Lab on a Chip", 2004
- [226] S. Haeberle, R. Zengerle "Lab on a Chip", 2007
- [227] URL: <http://www.st.com/web/en/press/t3415>
- [228] D.R. Thevenok, K. Toth, "Electrochemical Biosensors", 1999
- [229] URL: IUPAC.org
- [230] V. Betz, J. Rose, "FPGA", 1997
- [231] StephenBrown, ZvonkoVranesic, "Σχεδιασμός Ψηφιακών Συστημάτων με τη Γλώσσα VHDL", Μτφρ. Πεταλάς Ιωάννης, Εκδόσεις Τζιόλα, Θεσσαλονίκη
- [232] P. J. Ashenden, "TheDesigner'sguidetoVHDL", 2010
- [233] URL: <http://whatis.techtarget.com/definition/system-on-a-chip-SoC>
- [234] Τεύχος 2818 του περιοδικού New Scientist ,σελίδες 6-7.