



TECHNICAL UNIVERSITY OF CRETE

DIPLOMA THESIS

**Electrical characterization of Gallium
Nitride High Electron Mobility
Transistors (GaN HEMTs)**

Ηλεκτρικός χαρακτηρισμός τρανζίστορ
υψηλής κινητικότητας ηλεκτρονίων
Νιτριδίου του Γαλλίου (GaN HEMTs)

Author:
Leonidas KOUMPIAS

Committee:
Professor Matthias
BUCHER(Supervisor)
Professor Costas Balas
Dr. Nikolaos Fasarakis

*A thesis submitted in fulfillment of the requirements
for the degree of Electrical and Computer Engineer*

in the

Electronics Laboratory
School of Electrical and Computer Engineering

August 1, 2025

TECHNICAL UNIVERSITY OF CRETE

Abstract

School of Electrical and Computer Engineering

Electrical and Computer Engineer

Electrical characterization of Gallium Nitride High Electron Mobility Transistors (GaN HEMTs)

Ηλεκτρικός χαρακτηρισμός τρανζίστορ υψηλής κινητικότητας ηλεκτρονίων Νιτρίδιου του Γαλλίου (GaN HEMTs)

by Leonidas KOUMPIAS

With the growing demand for electronic applications requiring high power efficiency and operation under harsh conditions—such as elevated temperatures and high frequencies—the development of new transistor technologies has become essential. Gallium Nitride High Electron Mobility Transistors (GaN HEMTs) have emerged as highly promising candidates for power electronics, radio-frequency (RF), and wide-bandgap applications.

The objective of this thesis is the comprehensive electrical characterization of a GaN/AlGaN HEMT device fabricated on a silicon substrate. To understand the structure, operation, and performance of GaN HEMTs in comparison to other transistors, the study begins with a theoretical overview of fundamental FET structures, followed by an in-depth discussion of HEMTs. The physical and technological aspects of GaN HEMTs are analyzed, with particular emphasis on the material advantages of GaN, the AlGaN/GaN heterostructure, and the fabrication processes of the heterojunction. The performance of GaN HEMTs in RF power amplifiers (RF PAs) is also examined in comparison to other technologies, such as MOSFET, LDMOS, GaAs HEMT, SiGe HEMT, and InP HEMT.

For parameter extraction, the EPFL HEMT model is employed, applying its core equations to characterize the device. Parameters are derived using modern and reliable methods from both DC and CV measurements. Key extracted parameters include the slope factor (n), threshold voltage (V_T), normalized technology current (I_0 , I_{spec}), and electron mobility in the 2DEG (μ_{2DEG}).

Special attention is given to physical phenomena observed in the device, such as the kink effect, self-heating, and low-frequency noise (LF-noise), which influence device reliability and performance. To ensure accurate evaluation of the technology's uniformity and stability, statistical analysis of extracted parameters across the full wafer is performed.

The thesis concludes with key findings related to the thermal dependence of the parameters and outlines potential future work, focusing on the complete modeling of the device using the EPFL HEMT model for implementation in circuit design environments.

Περίληψη

Με την αυξανόμενη ζήτηση των ηλεκτρονικών εφαρμογών για υψηλή απόδοση ισχύος και λειτουργία σε απαιτητικές συνθήκες, όπως υψηλές θερμοκρασίες και συχνότητες, καθίσταται αναγκαία η ανάπτυξη νέων τρανζίστορ. Τα τρανζίστορ υψηλής κινητικότητας ηλεκτρονίων από νιτρίδιο του γαλλίου (GaN HEMT) έχουν αναδειχθεί ως εξαιρετικά υποψήφια για εφαρμογές ισχύος, ραδιοσυχνοτήτων (RF) και ευρείας ζώνης.

Σκοπός της παρούσας εργασίας είναι ο πλήρης ηλεκτρικός χαρακτηρισμός μιας διάταξης GaN/AlGaN HEMT με υπόστρωμα πυριτίου. Για την κατανόηση της δομής, της λειτουργίας και των επιδόσεων του GaN HEMT σε σύγκριση με άλλες διατάξεις, παρουσιάζεται αρχικά το θεωρητικό υπόβαθρο των βασικών δομών FET και στη συνέχεια των HEMT. Ακολουθεί ανάλυση της φυσικής και τεχνολογικής βάσης των GaN HEMTs, με έμφαση στα υλικά πλεονεκτήματα του GaN, τη δομή AlGaN/GaN και τις τεχνολογικές διεργασίες ετεροεπαφής. Εξετάζεται επίσης η απόδοση των GaN HEMTs σε ενισχυτές ισχύος RF (RF PAs), συγκριτικά με άλλες τεχνολογίες (MOSFET, LDMOS, GaAs HEMT, SiGe HEMT, InP HEMT κ.ά.).

Για την εξαγωγή παραμέτρων του τρανζίστορ, χρησιμοποιείται το μοντέλο EPFL HEMT, μέσω του οποίου εφαρμόζονται βασικές εξισώσεις. Οι παράμετροι υπολογίζονται μέσω σύγχρονων και αξιόπιστων μεθόδων από DC και CV μετρήσεις. Οι κυριότερες εξαγόμενες παράμετροι περιλαμβάνουν τον slope factor (n), την τάση κατωφλίου (V_T), το κανονικοποιημένο ρεύμα τεχνολογίας (I_0 , I_{spec}) και την κινητικότητα των ηλεκτρονίων στο 2DEG (μ_{2DEG}).

Ιδιαίτερη έμφαση δίνεται στην εμφάνιση φυσικών φαινομένων όπως το kink effect, το self-heating, και ο θόρυβος χαμηλής συχνότητας (LF-noise), που επηρεάζουν την αξιοπιστία και την απόδοση της διάταξης. Για την ακριβή αξιολόγηση της ομοιομορφίας και σταθερότητας της τεχνολογίας, πραγματοποιείται στατιστική ανάλυση των παραμέτρων σε επίπεδο wafer.

Η εργασία ολοκληρώνεται με τα συμπεράσματα που προκύπτουν από τη συμπεριφορά των παραμέτρων σε συνάρτηση με τη θερμοκρασία, καθώς και με προτάσεις για μελλοντική μελέτη, εστιάζοντας στην πλήρη μοντελοποίηση της διάταξης με το EPFL HEMT model για την αξιοποίηση της σε σχεδιαστικά προγράμματα.

Ευχαριστίες

Η παρούσα διπλωματική εργασία αποτέλεσε το πιο σημαντικό και ουσιαστικό κομμάτι της φοίτησής μου στη Σχολή Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών.

Αρχικά, θα ήθελα να ευχαριστήσω θερμά τον καθηγητή **Bucher Matthias** για τις πολύτιμες ευκαιρίες μάθησης που μου προσέφερε στο πεδίο της Ηλεκτρονικής, καθώς και για την επίβλεψη και καθοδήγηση της εργασίας μου.

Επίσης, ευχαριστώ τον καθηγητή **Κωνσταντίνο Μπάλα** και τον **Δρ. Νικόλαο Φασαράκη** για τη συμμετοχή τους στην τριμελή εξεταστική επιτροπή της εργασίας μου και για τα σχόλια και την υποστήριξή τους.

Ιδιαίτερες ευχαριστίες οφείλω στον υποψήφιο διδάκτορα **Λουκά Χέβα**, ο οποίος αφιέρωσε γενναιόδωρα τον πολύτιμο χρόνο του για να με βοηθήσει στις μετρήσεις και τα πειράματα στο εργαστήριο. Επίσης, ευχαριστώ την ερευνητική ομάδα **IESL-FORTH** για την παροχή της διάταξης HEMT που αποτέλεσε αντικείμενο μελέτης και χαρακτηρισμού της παρούσας εργασίας.

Τέλος, το μεγαλύτερο ευχαριστώ το οφείλω στην μητέρα μου Νικολέτα και στον πατέρα μου Εμμανουήλ για τη συνεχή οικονομική και ψυχολογική στήριξη που μου προσέφεραν καθ' όλη τη διάρκεια των σπουδών μου. Είμαι επίσης ευγνώμων για την ανεκτίμητη ψυχολογική υποστήριξη των αδερφών μου, Χριστίνας και Κάλλιας, της κοπέλας μου, καθώς και των φίλων μου, που ήταν δίπλα μου με κάθε τρόπο.

Περιεχόμενα

Abstract	iii
Περίληψη	v
Ευχαριστίες	vii
1 Εισαγωγή στα Field Effect Transistor (FET)	1
1.1 Junction Field Effect Transistor (JFET)	1
1.1.1 Δομή και λειτουργία των JFET	1
1.2 Metal-Schottky-Barrier Field Effect Transistor (MESFET)	6
1.2.1 Δομή και λειτουργία MESFET	6
1.3 Metal-Oxide-Semiconductor Field Effect Transistor (MOSFET)	8
1.3.1 Η δομή του MOSFET	8
1.3.2 Η λειτουργία του MOSFET	9
1.3.3 Φαινόμενα που εμφανίζονται στην λειτουργία του MOSFET	10
1.4 High-Electron-Mobility Transistor (HEMT)	11
1.4.1 Δομή και λειτουργία HEMT	13
1.4.2 Διαφορετικοί τύποι HEMT	14
2 Gallium Nitride High Electron Mobility Transistor (GaN HEMT)	17
2.1 Δομή και μέθοδοι κατασκευής GaN HEMT	17
2.1.1 Δομή GaN HEMT	17
2.1.2 Κατασκευή και επεξεργασία GaN HEMT (Fabrication and process)	20
2.2 Θεωρητικό υπόβαθρο και αξιοπιστία GaN HEMT	21
2.2.1 Αξιοπιστία των GaN HEMT	24
2.3 Σύγκριση διαφόρων τύπων HEMT	26
2.3.1 Απόδοση των Ενισχυτών Ισχύος (Power Amplifiers) χρησιμοποιώντας διαφορετικές διατάξεις	27
3 Μοντέλο τρανζίστορ EKV/EPFL	33
3.1 EKV2.6, sEKV και EPFL HEMT MODEL	33
3.1.1 EKV2.6	33
3.1.2 sEKV	34
3.2 EPFL HEMT Model	36
3.2.1 Μοντέλο χωρητικοτήτων HEMT	37
3.2.2 Μοντέλο φορτίου HEMT	38
4 Πειραματικές μετρήσεις CV και αποτελέσματα	41
4.1 Διάταξη προς χαρακτηρισμό και εξοπλισμός εργαστηρίου	41
4.2 CV πειραματικές μετρήσεις	44
4.2.1 Αποτελέσματα CV μετρήσεων	45
4.3 Εξαγωγή παραμέτρων και στατιστική ανάλυση	47
4.3.1 Μεθοδολογία εξαγωγής της τάσης κατωφλίου V_{TH}	47
4.3.2 Αποτελέσματα και στατιστική ανάλυση	49

5	Πειραματικές μετρήσεις DC και αποτελέσματα	53
5.1	Εξοπλισμός και πειραματική διαδικασία	53
5.1.1	Χαρακτηριστικές DC HEMT 250/3 μm	55
5.2	Εξαγωγή και στατιστική ανάλυση της παραμέτρου n	59
5.2.1	Μεθοδολογία εξαγωγής παραμέτρου n	60
5.2.2	Αποτελέσματα εξαγωγής παραμέτρου n και στατιστική ανάλυση	60
5.3	Εξαγωγή και στατιστική ανάλυση των παραμέτρων I_0 , I_{spec} και mobility (μ_{2DEG})	62
5.3.1	Μεθοδολογία εξαγωγής παραμέτρων I_0 , I_{spec} και mobility (μ_{2DEG})	64
5.3.2	Αποτελέσματα εξαγωγής παραμέτρων I_0 , I_{spec} και mobility (μ_{2DEG}) και στατιστική ανάλυση	65
5.4	Εξαγωγή και στατιστική ανάλυση της παραμέτρου V_{TO} ή V_T	66
5.4.1	Μεθοδολογία εξαγωγής παραμέτρου V_{TO} ή V_T	66
5.4.2	Αποτελέσματα εξαγωγής παραμέτρου V_{TO} ή V_T και στατιστική ανάλυση	71
6	Συμπεράσματα και μελλοντική εργασία	75
	Bibliography	77

Λίστα Εικόνων

1.1	Σχηματικό ενός n-channel JFET [1]	2
1.2	Χαρακτηριστική I_D - V_G ενός depletion mode nJFET [3]	3
1.3	Οι ζώνες απογύμνωσης για διαφορετικές τιμές τάσης V_{DS} : a) μικρή θετική τιμή V_{DS} , b) pinchoff ($V_{DS} = V_{DSAT}$), c) $V_{DS} V_{DSAT}$, d) Χαρακτηριστική $I_D - V_D$ [3]	3
1.4	Χαρακτηριστική $I_D - V_D$ ενός n-channel JFET (2N4222) για διαφορετικές τιμές τάσης gate-source [3]	4
1.5	Χαρακτηριστική $I_D - V_D$ στην οποία είναι εμφανές και το breakdown [3]	6
1.6	a) Σχηματικά η δομή ενός MESFET, b) Η ταχύτητα των ηλεκτρονίων ως συνάρτηση με την απόσταση y [1]	7
1.7	Σχηματικά η δομή ενός n-channel MOSFET [1]	9
1.8	Χαρακτηριστική $I_D - V_D$ για διαφορετικές τιμές της τάσης του gate [1]	10
1.9	Η δομή ενός HEMT που προκύπτει από την συγχώνευση ενός MOSFET και ενός MESFET [8]	12
1.10	Οι ενεργειακές καταστάσεις στα διάφορα στρώματα του HEMT για διαφορετικά πάχη του AlGaAs, που επεξηγεί την δημιουργία του 2-DEG [9]	13
1.11	Σχηματικά η δομή ενός HEMT (MODFET) [1]	14
2.1	Σχηματικά η δομή ενός GaN/AlGaN HEMT χρησιμοποιώντας MIS και passivation layer [14]	19
2.2	Σχηματικά η δομή ενός GIT E-MODE HEMT με χρήση p-GaN, καθώς και η χαρακτηριστική του $I_D - V_G$ [17]	20
2.3	Η διαδικασία κατασκευής του GaN HEMT μέχρι την εναπόθεση του μετάλλου του gate [17]	21
2.4	Η διαδικασία κατασκευής του GaN HEMT από την εναπόθεση του μετάλλου του gate μέχρι την τελική δομή με δύο στρώματα passivation και field-plates [17]	22
2.5	Σχηματικά ο δεσμός μεταξύ των ατόμων Ga και N [14]	23
2.6	Spontaneous και piezoelectric polarization σε ένα GaN/AlGaN HEMT [16]	23
2.7	Ενεργειακό διάγραμμα GaN/AlGaN HEMT και δημιουργία του 2DEG [16]	25
2.8	Ενεργειακό διάγραμμα GaN/AlGaN HEMT χρησιμοποιώντας SiN_x μονωτικό υλικό μεταξύ gate και AlGaN [14]	25
2.9	Δομή AlGaAs/InGaAs/GaAs ψευδομορφικού HEMT [16]	26
2.10	Δομή InAlAs/InGaAs HEMT [16]	27
2.11	Δομή AlN/GaN HEMT [16]	27
2.12	$P_{sat}(dBm)$ - $PAE(\%)$ κάτω από 2GHz για διάφορες τεχνολογίες [19]	28
2.13	$P_{sat}(dBm)$ - $PAE(\%)$ από 2-6GHz για διάφορες τεχνολογίες [19]	29
2.14	$P_{sat}(dBm)$ - $PAE(\%)$ από 6-20GHz για διάφορες τεχνολογίες [19]	29
2.15	$P_{sat}(dBm)$ - $PAE(\%)$ από 20-50GHz για διάφορες τεχνολογίες [19]	30
2.16	$P_{sat}(dBm)$ - $PAE(\%)$ πάνω από 50GHz για διάφορες τεχνολογίες [19]	30
2.17	$P_{sat}(dBm)$ - $Frequency(GHz)$ για διάφορες τεχνολογίες [19]	31

3.1	Χαρακτηριστική g_{ms}/I_D vs IC , σχεδιάζοντας τις ασύμπτωτες WI και SI σε long-channel devices χωρίς το φαινόμενο velocity saturation (VS) και short-channel με VS. [21]	36
4.1	Η διάταξη των περιόδων στο wafer.	42
4.2	Περίοδος του wafer αποτελούμενη από διάφορα GaN/AlGaN HEMT τρανζίστορ.	42
4.3	Τα διάφορα HEMT τρανζίστορ του wafer.	43
4.4	Το probe station του εργαστηρίου μικροηλεκτρονικής του Πολυτεχνείου Κρήτης.	43
4.5	Το Temptronic TPO3000A του εργαστηρίου μικροηλεκτρονικής του Πολυτεχνείου Κρήτης.	44
4.6	Το Agilent E4980A precision LCR meter του εργαστηρίου μικροηλεκτρονικής του Πολυτεχνείου Κρήτης.	44
4.7	Το setup της μέτρησης C_{GC} ως προς την τάση της πύλης V_G , όπως αυτό ορίστηκε στο IC-CAP.	45
4.8	$C_{GC} - V_G$ σε θερμοκρασία -30°C για όλα τα fatfet σε συχνότητες 10 και 100 kHz, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B)	45
4.9	$C_{GC} - V_G$ σε θερμοκρασία 30°C για όλα τα fatfet σε συχνότητες 10 και 100 kHz, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B)	46
4.10	$C_{GC} - V_G$ σε θερμοκρασία 130°C για όλα τα fatfet σε συχνότητες 10 και 100 kHz, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B)	46
4.11	$C_{GC} - V_G$ σε χαμηλή (A) και υψηλή (B) θερμοκρασία για όλα τα fatfet σε συχνότητες 10 και 100 kHz, με σημείωση του αποκλειόμενου τρανζίστορ (42)	47
4.12	Η χαρακτηριστική $C_{GC} - V_G$ του HEMT fatfet 31 σε λογαριθμική και γραμμική κλίμακα σε 3 κρίσιμες θερμοκρασίες	48
4.13	Ο γεωμετρικός μέσος όρος της $C_{GC} - V_G$ των 10 HEMT (fatfet), των διαφορετικών περιόδων του wafer, σε θερμοκρασίες από -30°C με 130°C .	48
4.14	Χαρακτηριστική $C_{GC} - V_G$ σε διαφορετικές θερμοκρασίες και εξαγωγή C_T και V_{TO} σε ένα GaN/AlGaN HEMT 500/300 μm , FatFET, κατασκευασμένο από IESL-FORTH.	49
4.15	Η χαρακτηριστική $C_{GC} - V_G$ σε μεγένθυση στο σημείο που γίνεται η εξαγωγή της C_T .	50
4.16	Η χαρακτηριστική C_T ως προς την θερμοκρασία και C'_b ως προς την θερμοκρασία, όλων των HEMT (fatfet) των διαφορετικών περιόδων του wafer και η ο υπολογισμός της μέσης τιμής τους.	50
4.17	Η χαρακτηριστική V_T ως προς την θερμοκρασία, όλων των HEMT (fatfet) των διαφορετικών περιόδων του wafer και ο υπολογισμός της μέσης τιμής τους.	51
4.18	Η χαρακτηριστική $V_T - T$. Με κόκκινο ο μέσος όρος των καμπυλών της V_T του κάθε τρανζίστορ, ενώ με μπλε η καμπύλη V_T που προέκυψε εφαρμόζοντας την μεθοδολογία εξαγωγής στον μέσο όρο των χωρητικοτήτων όλων των τρανζίστορ $C_{avgGC} - V_G$.	52
4.19	Η χαρακτηριστική V_T ως προς την θερμοκρασία, όλων των HEMT (fatfet) των διαφορετικών περιόδων του wafer και ο υπολογισμός της statistical variation σ .	52
5.1	Το μετρητικό DC HP4142 modular SMU του εργαστηρίου μικροηλεκτρονικής του Πολυτεχνείου Κρήτης.	54

5.2	Το setup των DC μετρήσεων των ρευμάτων I_D, I_G ως προς τάση V_G και V_D	55
5.3	$I_D - V_G$ σε θερμοκρασία $-30\text{ }^\circ\text{C}$ για όλα τα DC HEMT 250/3, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B).	55
5.4	$I_D - V_G$ σε θερμοκρασία $30\text{ }^\circ\text{C}$ για όλα τα DC HEMT 250/3, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B).	56
5.5	$I_D - V_G$ σε θερμοκρασία $130\text{ }^\circ\text{C}$ για όλα τα DC HEMT 250/3, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B).	56
5.6	Η χαρακτηριστική $I_D - V_G$ του HEMT DC 250/3 μm 31 σε λογαριθμική και γραμμική κλίμακα σε 3 κρίσιμες θερμοκρασίες.	57
5.7	Η χαρακτηριστική $G_m - V_G$ του HEMT DC 250/3 μm 31 σε λογαριθμική και γραμμική κλίμακα σε 3 κρίσιμες θερμοκρασίες.	58
5.8	Η χαρακτηριστική $G_m U_T / I_D - I_D$ του HEMT DC 250/3 μm 31 σε 3 κρίσιμες θερμοκρασίες	58
5.9	Η χαρακτηριστική $\left[\frac{\delta \sqrt{I_D}}{\delta V_G} \right]^2$ vs V_G του HEMT DC 250/3 μm 31 σε 3 κρίσιμες θερμοκρασίες.	58
5.10	Η χαρακτηριστική $I_D - V_D$ και $G_{DS} - V_D$ του HEMT DC 250/3 μm 31 σε 3 κρίσιμες θερμοκρασίες.	59
5.11	Η χαρακτηριστική $I_G - V_G$ και $I_G - V_D$ του HEMT DC 250/3 μm 31 σε 3 κρίσιμες θερμοκρασίες.	60
5.12	Εξαγωγή του slope factor n σε ένα MOSFET. [21]	61
5.13	Το πλατό του $G_m U_T n / I_D$ στην μονάδα σε GaN/AlGaIn HEMT. [24]	61
5.14	Η εξαγωγή του slope factor από την χαρακτηριστική $G_m U_T / I_D - I_D$ του DC HEMT 250/3, της περιόδου 31, στους $30\text{ }^\circ\text{C}$	62
5.15	Η χαρακτηριστική n ως προς την θερμοκρασία , όλων των HEMT DC 250/3 των διαφορετικών περιόδων του wafer και ο υπολογισμός της statistical variation σ	63
5.16	Εξαγωγή του μ_{2DEG} από την γραφική $\left[\frac{\delta \sqrt{I_D}}{\delta V_G} \right]^2$ vs V_G σε διαφορετικές θερμοκρασίες ενός NMOS. [29]	65
5.17	Η εξαγωγή του $(\frac{\delta \sqrt{I_D}}{\delta V_G})^2$ ή A^2 από την χαρακτηριστική $\left[\frac{\delta \sqrt{I_D}}{\delta V_G} \right]^2$ vs V_G του DC HEMT 250/3, της περιόδου 31, στους $30\text{ }^\circ\text{C}$	66
5.18	Η χαρακτηριστική I_0 ως προς την θερμοκρασία , όλων των HEMT DC 250/3 των διαφορετικών περιόδων του wafer και ο υπολογισμός της statistical variation σ	67
5.19	Η χαρακτηριστική I_{spec} ως προς την θερμοκρασία , όλων των HEMT DC 250/3 των διαφορετικών περιόδων του wafer και ο υπολογισμός της statistical variation σ	68
5.20	Η χαρακτηριστική μ_{2DEG} ως προς την θερμοκρασία , όλων των HEMT DC 250/3 των διαφορετικών περιόδων του wafer και ο υπολογισμός της statistical variation σ	69
5.21	Χαρακτηριστική $I_D - V_G$ (άξονας y σε λογαριθμική κλίμακα) ενός GaN/AlGaIn HEMT 250/3 μm , κατασκευασμένο απο IESL-FORTH, δείχνοντας και το ρεύμα $I_{TH} = 0.608 \cdot I_{spec}$	70
5.22	Χαρακτηριστική $\alpha_{th} - V_D$ σε διαφορετικές θερμοκρασίες. [31]	71
5.23	Η χαρακτηριστική $V_T - T$ του DC HEMT 250/3, της περιόδου 31.	72
5.24	Η χαρακτηριστική $V_{Taverage} - T$ και $V_{Taverage} - V_D$ του DC HEMT 250/3.	72
5.25	Η χαρακτηριστική $V_{Taverage} - T$ με statistical variation $\pm \sigma V_T$, σε 3 ενδεικτικές V_D	73

5.26 Η χαρακτηριστική $V_{Taverage} - T$ με statistical variation $\pm\sigma V_T$, του DC HEMT 250/3 μm και του CV HEMT fatfet.	73
--	----

Λίστα Πινάκων

2.1	Σύγκριση φυσικών ιδιοτήτων ημιαγωγών [17]	17
2.2	Ιδιότητες υλικών που χρησιμοποιούνται για υπόστρωμα στα GaN HEMT [17]	18
2.3	Σύγκριση ενός GaNPower GaN HEMT με cascode E-HEMT, super junction MOS και SiC MOSFET [17]	19
3.1	Πίνακας παραμέτρων EKV2.6 [20]	34
3.2	Βασικά σύμβολα και μονάδες στο EPFL HEMT MODEL [22]	37

List of Abbreviations

GaN	Gallium Nitride
AlGaN	Aluminium Gallium Nitride
HEMT	High Electron Mobility Transistor
FET	Field Effect Transistor
VLSI	Very Large Scale Integration
JFET	Junction Field Effect Transistor
SiC	Silicon Carbide
MESFET	Metal Semiconductor Field Effect Transistor
GaAs	Gallium Arsenide
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
MISFET	Metal Insulator Semiconductor Field Effect Transistor
CMOS	Complementary Metal Oxide Semiconductor
CLM	Channel Length Modulation
LDMOSFET	Laterally Diffused Metal Oxide Semiconductor Field Effect Transistor
MODFET	Modulation Doped Field Effect Transistor
TEGFET	Two-dimensional Electron Gas Field Effect Transistor
LNA	Low Noise Amplifier
SRAM	Static Random Access Memory
2DEG	Two Dimensional Electron Gas
SiGe	Silicon Germanium
InP	Indium Phosphide
PA	Power Amplifier
RF	Radio Frequency
LPMOCVD	Low Pressure Metal Organic Chemical Vapor Deposition
MIS	Metal Insulation Semiconductor
SiN	Silicon Nitride
TCAD	Technology Computer Aided Design
MBE	Molecular Beam Epitaxy
VPE	Vapor Phase Epitaxy
PPE	Piezoelectric Polarization Effect
PAE	Power Added Efficiency
MMIC	Monolithic Microwave Integrated Circuit
EKV	Enz Krummenacher Vittoz
RSCE	Reverse Short Channel Effect
CC	Constant Current
ACC	Adjusted Constant Current
GCC	Generalized Constant Current
CV	Capacitance Voltage
AC	Alternating Current
DC	Direct Current
FORTH	Foundation for Research and Technology Hellas
IESL	Institute of Electronic Structure and Laser

RSD	Relative Standard Deviation
DIBL	Drain Induced Barrier Lowering

Στον πατέρα μου...

Κεφάλαιο 1

Εισαγωγή στα Field Effect Transistor (FET)

Τα Field Effect Transistor (FET) ή τρανζίστορ επίδρασης πεδίου είναι μία ημιαγωγική διάταξη στην οποία η ρύθμιση του ρεύματος στην έξοδο εξαρτάται από την ένταση ενός ηλεκτρικού πεδίου που ασκείται στο device. Μία τάση εφαρμόζεται σε μία επαφή ελέγχου που ονομάζεται πύλη (gate) η οποία δημιουργεί ηλεκτρικό πεδίο και έτσι τα ηλεκτρόνια ρέουν από την πηγή (source) στον απαγωγό (drain). Τα FET είναι μονοπολικά τρανζίστορ, δηλαδή το ρεύμα δημιουργείται μόνο από φορείς πλειονότητας οι οποίοι μπορεί να είναι είτε ηλεκτρόνια είτε οπές. Χρησιμοποιούνται σε πληθώρα εφαρμογών λόγω της υψηλής αντίστασης εισόδου, την σταθερότητά τους στις εναλλαγές θερμοκρασίας και στην δυνατότητα να δημιουργηθεί ένα ολοκληρωμένο κύκλωμα από πολλές διατάξεις σε ένα ημιαγωγικό chip. Αυτός είναι και ο λόγος που έπαιξαν βασικό ρόλο στην σημαντική επέκταση του VLSI (Very Large Scale Integration). [1]

1.1 Junction Field Effect Transistor (JFET)

Μία βασική διάταξη τρανζίστορ τύπου FET είναι το Junction Field Effect Transistor ή απλά JFET, το οποίο είναι η πιο απλή δομή FET και μέσω αυτού μπορούμε να κατανοήσουμε πλήρως την βασική λειτουργία των FET. Η πρώτη πατέντα για τα JFET δημοσιεύθηκε το 1945 από τον Heinrich Welker. Στη συνέχεια, το 1953 ο George C. Dacey και ο Ian M. Ross κατάφεραν να κατασκευάσουν μία διάταξη JFET βασισμένη σε μία θεωρία του William Shockley. Τα JFET βρήκαν εφαρμογή σε πολλά αναλογικά ηλεκτρονικά κυκλώματα όπως ενισχυτές, ρυθμιστές τάσης και διακόπτες λόγω της μεγάλης αντίστασης εισόδου που παρέχουν και της ταχύτητάς τους. Μία σύγχρονη δομή JFET που χρησιμοποιείται κυρίως σε διακόπτες υψηλών ταχυτήτων είναι τα SiC JFET (Silicon Carbide JFET). Αυτό συμβαίνει διότι το SiC δημιουργεί μία διάταξη μεγαλύτερου ενεργειακού χάσματος (wide-bandgap), σε σχέση με το απλό πυρίτιο, με αποτέλεσμα να μπορούν να λειτουργήσουν σε υψηλές ταχύτητες και τάσεις. Η ανακάλυψη τους έγινε το 2008 αλλά στην αγορά εμφανίστηκαν το 2018 λόγω τεχνικών δυσκολιών στην κατασκευή του υποστρώματος καρβιδίου του πυριτίου και την πολύ αυξανόμενη τιμή του σε σχέση με το φθινό πυρίτιο. [2]

1.1.1 Δομή και λειτουργία των JFET

Τα JFET χωρίζονται σε n-channel και p-channel ανάλογα ποιοι φορείς δημιουργούν το ρεύμα στο κανάλι, τα n-channel είναι αυτά στα οποία οι φορείς πλειονότητας είναι τα ηλεκτρόνια και τα p-channel αυτά στα οποία οι φορείς πλειονότητας είναι οι οπές. Για την περιγραφή της δομής του τρανζίστορ θα επικεντρωθούμε στα n-channel

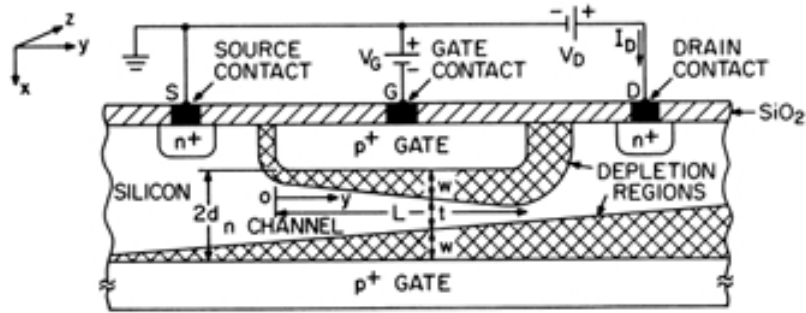


FIGURE 1.1: Σχηματικό ενός n-channel JFET [1]

αλλά τα ίδια ισχύουν και για τα p-channel αν υπάρξουν αντίθετες νοθεύσεις στους ημιαγωγούς.

Στο σχήμα 1.1 παρατηρούμε την δομή ενός n-channel JFET. Σε ένα υπόστρωμα πυριτίου τύπου n γίνεται νόθευση p+ και δημιουργούμε τα δύο στρώματα του gate. Τα source και drain σχηματίζουν ωμικές επαφές με το υπόστρωμα με νόθευση n+. Στην επαφή p+/n/p+ δημιουργούνται δύο ζώνες απογύμνωσης ανάμεσα στα p+ και n στρώματα και έτσι ανάμεσα σε αυτές τις ζώνες απογύμνωσης σχηματίζεται ένα κανάλι στο οποίο ρέουν τα ηλεκτρόνια από την πηγή στον απαγωγό.

Με μηδενική πόλωση στο gate ($V_{GS} = 0$), στο τρανζίστορ έχει δημιουργηθεί ένα κανάλι ανάμεσα στις δύο ζώνες απογύμνωσης και το τρανζίστορ άγει. Εφόσον το τρανζίστορ είναι ενεργό χωρίς την εφαρμογή κάποιας τάσης λέμε ότι η διάταξη του σχήματος 1.1 είναι depletion mode JFET, ενώ αν δεν υπάρχει αγωγή ρεύματος με μηδενική πόλωση και το τρανζίστορ «ανοίγει» με την εφαρμογή θετικής πόλωσης στην πύλη, ονομάζεται enhancement mode JFET. Σε ένα depletion mode device με την εφαρμογή αρνητικής τάσης στο gate ($V_{GS} < 0$) περισσότερα ηλεκτρόνια δεσμεύονται στην ζώνη απογύμνωσης και έτσι οι δύο ζώνες απογύμνωσης ξεκινούν να μεγαλώνουν κάνοντας στενότερο το κανάλι. Συνεπώς τα ηλεκτρόνια βρίσκουν μεγαλύτερη αντίσταση στην κίνηση τους από το source στο drain και παρατηρούμε μικρότερη τιμή ρεύματος στην έξοδο. Όταν η τάση στο gate αυξηθεί σε έναν βαθμό ώστε οι ζώνες απογύμνωσης να συναντηθούν κοντά στο drain τότε το τρανζίστορ «κλείνει» και σταματάει η αγωγή ρεύματος. Η παραπάνω λειτουργία γίνεται καλύτερα κατανοητή αν παρατηρήσουμε μια γραφική $I_D - V_G$ με σταθερή τάση V_{DS} όπως στο σχήμα 1.2.

Επιπλέον, έχοντας σταθερή πόλωση $V_{GS} = 0$, εφαρμόζοντας θετική τάση $V_{DS} > 0$ βλέπουμε στο σχήμα 1.3 (d) ότι το τρανζίστορ λειτουργεί γραμμικά, όπως μια αντίσταση, για μικρές τιμές του V_{DS} 1.3 (a).

Με περαιτέρω αύξηση του V_{DS} οι ζώνες απογύμνωσης μεγαλώνουν και κάνουν το κανάλι πιο στενό, κοντά στον απαγωγό, μέχρι όλοι οι ελεύθεροι φορείς να εισέλθουν στην ζώνη απογύμνωσης. Αυτό φαίνεται στο σχήμα 1.3 (b) και λέμε ότι το τρανζίστορ είναι στην κατάσταση pinchoff και η τάση V_{DS} κατά την οποία λαμβάνει χώρα το pinchoff ονομάζεται V_{DSAT} , καθώς είναι το κατώτατο επίπεδο τάσης που θέτει το τρανζίστορ σε κορεσμό (saturation). Στην περιοχή του saturation παρατηρούμε ότι περεταίρω αύξηση του V_{DS} δεν συνεχίζει να αυξάνει το ρεύμα στο απαγωγό, ενώ προκύπτει σταθερό I_{DS} . Όπως βλέπουμε στην χαρακτηριστική $I_D - V_D$ στο σχήμα 1.4, το τρανζίστορ χωρίζεται σε 2 περιοχές την γραμμική και το saturation με την καμπύλη του V_{DSAT} να χωρίζει τις δύο αυτές περιοχές. Όταν αυξήσουμε και την αρνητική πόλωση στο gate παρατηρούμε ότι το pinchoff συμβαίνει σε χαμηλότερες τιμές του ρεύματος απαγωγού. Εφαρμόζοντας τάσεις στο gate και στο drain (V_{GS} και V_{DS}) δημιουργείται ένα κάθετο πεδίο στη πύλη και ένα οριζόντιο πεδίο μεταξύ πηγής και

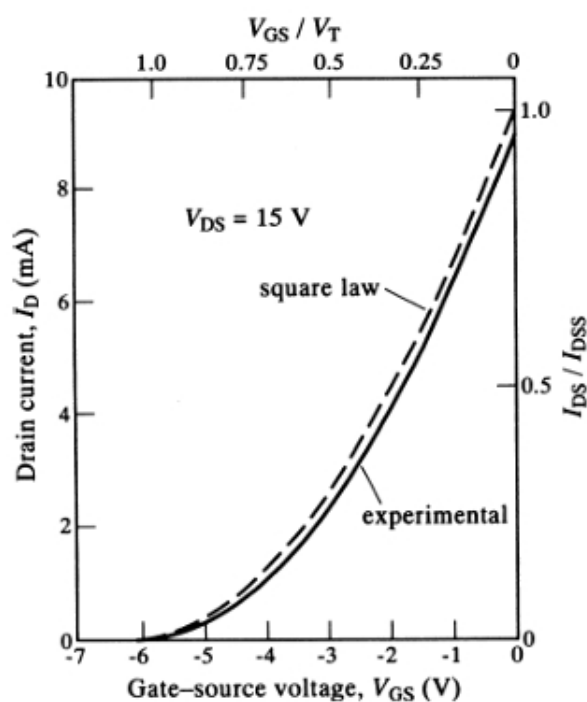


FIGURE 1.2: Χαρακτηριστική I_D - V_G ενός depletion mode nJFET [3]

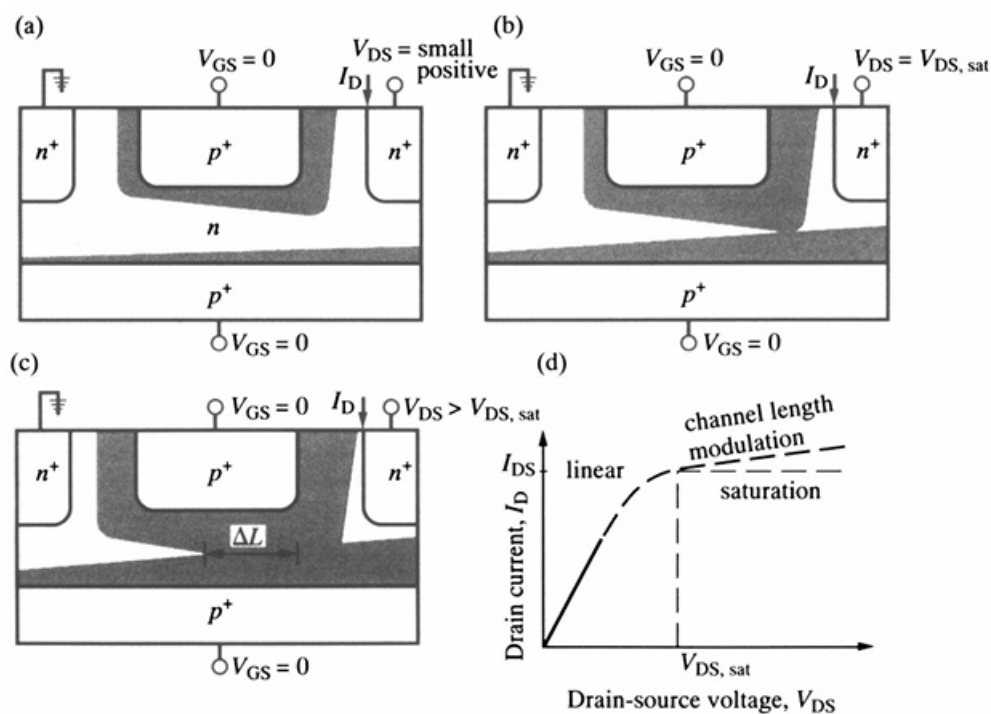


FIGURE 1.3: Οι ζώνες απογύμνωσης για διαφορετικές τιμές τάσης V_{DS} : a) μικρή θετική τιμή V_{DS} , b) pinchoff ($V_{DS} = V_{DSAT}$), c) $V_{DS} > V_{DSAT}$, d) Χαρακτηριστική $I_D - V_D$ [3]

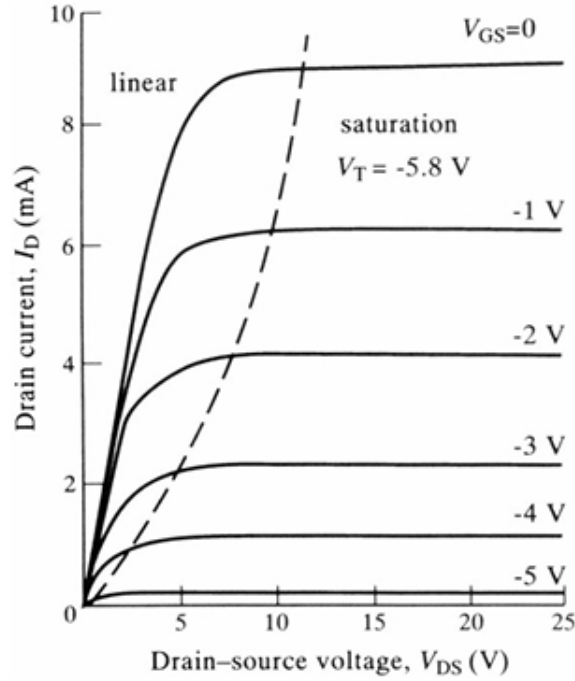


FIGURE 1.4: Χαρακτηριστική $I_D - V_D$ ενός n-channel JFET (2N4222) για διαφορετικές τιμές τάσης gate-source [3]

απαγωγού, έτσι το ηλεκτρικό πεδίο και η κατανομή των φορέων στην πραγματικότητα είναι δύο διαστάσεων (2-D nature). Αν όμως θεωρήσουμε ότι το device είναι πολύ μεγάλο σε σχέση με το ύψος του, το συνολικό ηλεκτρικό πεδίο στην ζώνη απογύμνωσης θα θεωρήσουμε ότι εξαρτάται μόνο από την κάθετη συνιστώσα και το ηλεκτρικό πεδίο στην ουδέτερη περιοχή (quasi-neutral region) από την οριζόντια. Το φαινόμενο αυτό είναι γνωστό ως gradual channel approximation (Shockley) [3].

Στη συνέχεια θα περιγράψουμε ένα απλό μαθηματικό μοντέλο περιγραφής του JFET θεωρώντας ότι η νόθευση είναι ομοιόμορφη και η κινητικότητα των ηλεκτρονίων στο κανάλι είναι σταθερή. Στην γραμμική περιοχή το ρεύμα στο drain είναι:

$$I_D = G_0 \left\{ V_{DS} - \frac{2}{3V_p^{1/2}} (V_{DS} + V_{bi} - V_{GS})^{3/2} - (V_{bi} - V_{GS})^{3/2} \right\} \quad (1.1)$$

Με G_0 , V_p and V_{bi} είναι η αγωγιμότητα καναλιού, pinch-off voltage, and the gate-channel built-in potential, αντίστοιχα, τα οποία καθορίζονται από τις σχέσεις :

$$G_0 = \frac{2qaW\mu_n N_D}{L} \quad (1.2)$$

$$V_p = \frac{qa^2 N_D}{2\epsilon_s} \quad (1.3)$$

$$V_{bi} = \frac{kT}{q} \ln \left(\frac{N_A N_D}{n_i^2} \right) \quad (1.4)$$

Με :

- q : φορτίο ηλεκτρονίου

- $2a$: ύψος καναλιού
- W : πλάτος καναλιού
- L : μήκος καναλιού
- μ_n : κινητικότητα ηλεκτρονίων (electron mobility)
- N_D : πυκνότητα νόθευσης δοτών στο κανάλι
- N_A : πυκνότητα νόθευσης αποδεκτών στις περιοχές των gate στρωμάτων
- k : σταθερά Boltzmann
- T : θερμοκρασία σε Kelvin
- n_i : εσωτερική συγκέντρωση φορέων
- ϵ_s : διηλεκτρική σταθερά

Η τάση pinchoff V_p είναι η gate-drain τάση που απαιτείται για να επιτευχθεί το pinchoff. Σχετίζεται με τις V_{DS} , V_{GS} ως:

$$V_{DS} - V_{GS} = V_p - V_{bi} = -V_T \quad (1.5)$$

Η τάση V_T είναι η threshold voltage ή τάση κατωφλίου και εκφράζει την τάση στο gate που απαιτείται για το pinchoff σε μηδενικό V_{DS} , δηλαδή την τάση που «ανοίγει» το τρανζίστορ. Μετά το pinchoff το device βρίσκεται σε κορεσμό και το ρεύμα στο απαγωγό γίνεται:

$$I_{DS} = \frac{G_0 V_p}{3} \left\{ -2 + 3 \left(\frac{V_{GS} - V_T}{V_p} \right) + 2 \left(1 - \frac{V_{GS} - V_T}{V_p} \right)^{3/2} \right\} \quad (1.6)$$

Αν θεωρήσουμε I_{DSS} ρεύμα κορεσμού σε $V_{GS} = 0$ τότε

$$I_{DS} = I_{DSS} \left(1 + \frac{V_{GS}}{V_T} \right)^2 \quad (1.7)$$

Η εξίσωση 1.7 λέγεται transfer characteristic. Τέλος η διαγωγιμότητα εκφράζεται ως

$$g_{ms} = \frac{\delta I_{DSS}}{\delta V_{GSS}} = G_0 \left\{ 1 - \left(\frac{V_{bi} - V_{GS}}{V_p} \right)^{1/2} \right\} \quad (1.8)$$

Ένα σημαντικό φαινόμενο που αξίζει να σημειωθεί εμφανίζεται όταν αυξάνουμε πολύ την τάση στο drain και προκύπτει η κατάρρευση του τρανζίστορ (breakdown), έτσι το ρεύμα περνάει στην έξοδο του τρανζίστορ χωρίς καμία αντίσταση. Όπως βλέπουμε στο σχήμα 1.5 όσο πολώνουμε αρνητικά το gate, η κατάρρευση συμβαίνει σε μικρότερες τάσεις στο drain.

Τέλος, είναι σημαντικό να αναφερθεί το enhancement mode JFET (E-JFET), το οποίο είναι κλειστό για μηδενική πόλωση στο gate και «ανοίγει» με την εφαρμογή κάποιας θετικής τάσης μεγαλύτερης της τάσης κατωφλίου, σε σχέση με το D-JFET που έχει αρνητική τάση κατωφλίου. Αυτό γίνεται εφικτό χρησιμοποιώντας μία ελαφριά νόθευση στο κανάλι, ώστε οι ζώνες απογύμνωσης να «κλείνουν» το κανάλι χωρίς την εφαρμογή πόλωσης, δηλαδή στην ηρεμία του τρανζίστορ. Με την εφαρμογή κάποιας θετικής τάσης στο gate μεγαλύτερης του V_T , οι ζώνες απογύμνωσης θα μικραίνουν και θα απομακρύνονται, με αποτέλεσμα να δημιουργείται ανοιχτό κανάλι και το τρανζίστορ να άγει. Τα E-JFET είναι χρήσιμα κυρίως για εφαρμογές χαμηλής ισχύος. [3], [1]

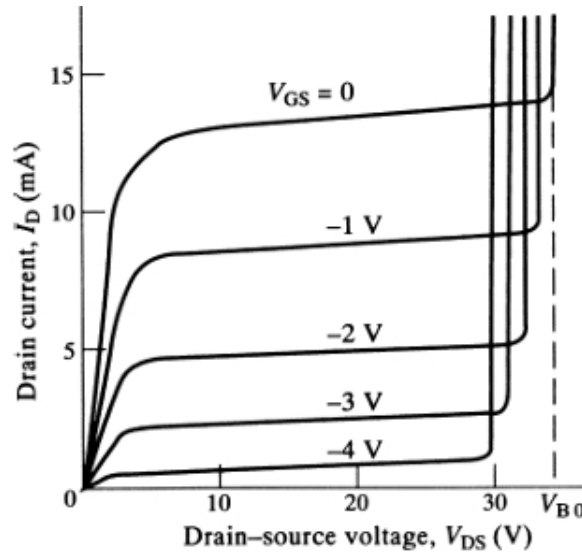


FIGURE 1.5: Χαρακτηριστική $I_D - V_D$ στην οποία είναι εμφανές και το breakdown [3]

1.2 Metal-Schottky-Barrier Field Effect Transistor (MESFET)

Μία κατηγορία FET παρόμοια με τα JFET είναι τα Metal-Schottky-Barrier Field Effect Transistor (MESFET). Τα MESFET όπως υποδηλώνει και το όνομά τους αντί για p+/n επαφή μεταξύ του gate και του ημιαγωγού τύπου n χρησιμοποιούν ένα Schottky Barrier ή αλλιώς μία δίοδο Schottky. Τα device αυτά κατασκευάζονται συνήθως με σύνθετο ημιαγωγό αρσενιδίου του Γαλλίου (GaAs) κάνοντας τη διάταξη πολύ χρήσιμη σε υπολογιστές πολύ μεγάλων ταχυτήτων και σε συχνότητες microwave πάνω από 4GHz. Η χρησιμότητά τους στην microwave περιοχή προκύπτει λόγω της μεγάλης κινητικότητας των ηλεκτρονίων του GaAs που φτάνει έως και πέντε φορές μεγαλύτερη από αυτή των ηλεκτρονίων του πυριτίου, καθώς και η μέγιστη ταχύτητα των ηλεκτρονίων είναι διπλάσια απ'αυτή του πυριτίου.[1]

1.2.1 Δομή και λειτουργία MESFET

Στην εικόνα 1.6(a) παρατηρούμε τη δομή ενός MESFET. Πιο συγκεκριμένα, ένα n-type GaAs στρώμα τοποθετείται επιταξιακά σε ένα ημιμονωτικό στρώμα GaAs. Το ημιμονωτικό υλικό χρησιμοποιείται για να μονωθεί το device ηλεκτρικά αλλά όχι θερμικά. Στη συνέχεια, για το gate τοποθετείται μέταλλο συνήθως ένα μείγμα από τιτάνιο, βολφράμιο, χρυσός ή αλουμίνιο, ενώ για τα source και drain ένα μείγμα από χρυσό και γερμάνιο. Στις περιοχές της πηγής και του απαγωγού μπορεί να συμβεί και περαιτέρω νόθευση n+. [3]

Επιπλέον, το μείγμα μετάλλων του gate όταν έρχεται σε επαφή με το νοθευμένο n- GaAs στρώμα δημιουργεί μία «δίοδο» Schottky. Η δίοδος Schottky σε σχέση με μία επαφή p-n παρουσιάζει πολύ μικρότερο χρόνο διακοπτικής αποκατάστασης, μικρότερη τάση αγωγής και μικρότερη πτώση τάση ορθής πόλωσης καταναλώνοντας έτσι χαμηλότερη ισχύ. Η ταχεία αποκατάσταση μιας διόδου Schottky από την αγωγή στην μη-αγωγή κατάσταση, οφείλεται στο γεγονός ότι η ανορθωτική δράση της εξαρτάται μόνο από φορείς πλειονότητας και ως συνέπεια δεν υπάρχουν επιπλέον φορείς μειονότητας για να επανασυνδεθούν. Έτσι το φαινόμενο της αποκατάστασης οφείλεται αποκλειστικά στην χωρητικότητα της επαφής του ημιαγωγού. Ακόμη, δίοδοι

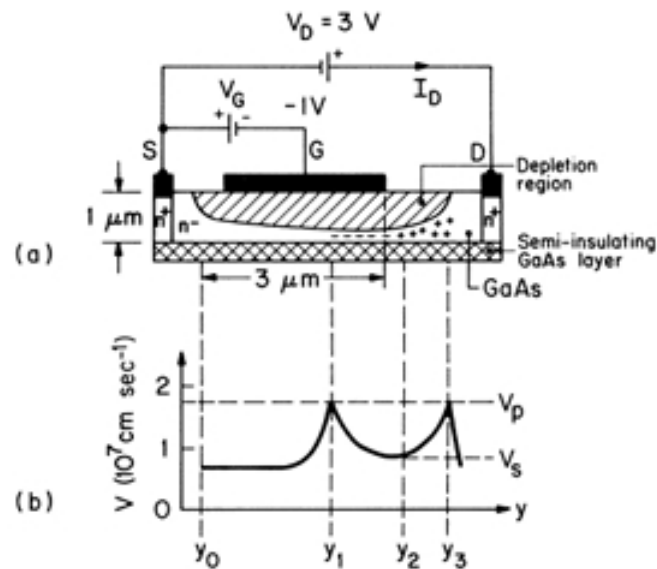


FIGURE 1.6: a) Σχηματικά η δομή ενός MESFET, b) Η ταχύτητα των ηλεκτρονίων ως συνάρτηση με την απόσταση y [1]

Schottky κατασκευάζονται σήμερα από καρβίδιου του πυριτίου (SiC). Μία σύγχρονη τεχνολογία που βρίσκει θέση σε πολλές εφαρμογές αφού παρουσιάζει εξαιρετικά χαμηλές απώλειες, καθόλου ανάστροφο χρόνο αποκατάστασης, πολύ γρήγορη διακοπτική συμπεριφορά και καμία επίδραση της εναλλαγής της θερμοκρασίας του περιβάλλοντος στην διακοπτική τους συμπεριφορά. Η δίοδος Schottky SiC λύνει το πρόβλημα του υψηλού ανάστροφου ρεύματος διαρροής που εμφανίζεται σε Schottky δίοδο πυριτίου ή GaAs. [4]

Τέλος, τα MESFET παρουσιάζουν ίδια λειτουργία με τα JFET. Όπως και τα JFET, είναι depletion mode devices, δηλαδή η αγωγή και ο έλεγχος του ρεύματος στο drain γίνεται μέσω της ζώνης απογύμνωσης που σχηματίζει κανάλι μεταξύ αυτής και του ημιμονωτικού GaAs. Έτσι χωρίς την εφαρμογή πόλωσης στο gate το τρανζίστορ είναι «ανοιχτό» και με την εφαρμογή πόλωσης στο drain ρέουν τα ηλεκτρόνια από το source στο drain. Εφαρμόζοντας αρνητική τάση στο gate βλέπουμε την ζώνη απογύμνωσης να μεγαλώνει και με μεγάλη πόλωση να συναντάει το ημιμονωτικό GaAs κοντά στο drain εμφανίζοντας pinchoff και οδηγεί το device να τεθεί σε κατάσταση μη αγωγής ρεύματος. Στην εικόνα 1.6(b) βλέπουμε πως με μικρή αρνητική πόλωση στο drain, η ταχύτητα των ηλεκτρονίων φτάνει στο μέγιστο στο κέντρο του καναλιού (y₁). Στη συνέχεια πέφτει κοντά στην άκρη του drain λόγω υψηλού ηλεκτρικού πεδίου. Καταλήγει να ξαναυξάνεται διότι το κανάλι μεγαλώνει (y₃) μέχρι που επιστρέφει στο drain στην σταθερή ταχύτητα κορεσμού. Επιπρόσθετα, είναι σημαντικό να ανφερθεί πως όπως και στα JFET, με κατάλληλη κατασκευή και νόθευση του ημιαγωγού στο Schottky barrier, μπορεί να δημιουργηθεί και enhancement mode MESFET. Το οποίο θα παρουσιάζει αρχικά μεγάλη ζώνη απογύμνωσης η οποία θα μικραίνει εφαρμόζοντας θετική πόλωση, φαρδαίνοντας έτσι το κανάλι.[1]

1.3 Metal-Oxide-Semiconductor Field Effect Transistor (MOSFET)

Το πιο διαδεδομένο και βασικό device στη μικροηλεκτρονική είναι το Metal-Oxide-Semiconductor FET (MOSFET). Θεωρείται ένα τρανζίστορ επίδρασης πεδίου, το οποίο χρησιμοποιείται σε πάρα πολλές εφαρμογές της ηλεκτρονικής, και ιδιαίτερα σε ολοκληρωμένα κυκλώματα, λόγω της απόδοσής του και της ευχέρειας στη γεωμετρία του. Η σύγχρονη τεχνολογία προσπαθεί να μικρύνει όσο πιο πολύ γίνεται τις διαστάσεις του MOSFET σε μήκη καναλιού μικρότερα των $L_{eff} < 10nm$ και $t_{ox} \approx 15\text{\AA}$ για το 2017 .[5]

Ο Moore είχε κάνει τη παρατήρηση ότι ο αριθμός των τρανζίστορ σε ένα chip θα διπλασιάζεται κάθε δύο χρόνια. Πράγματι αυτό συνέβη με τα MOSFETs σχεδόν για μισό αιώνα, και σήμερα υπάρχουν δισεκατομμύρια σε ένα chip. Από το 2020 και μετά έχει αμφισβητηθεί αυτή η έντονη ρύθμιση των διαστάσεων των MOSFET λόγω δυσκολιών στη κατασκευή και στη ψύξη του τρανζίστορ και έτσι η επιστημονική κοινότητα ψάχνει διαφορετικούς τρόπους για να βελτιώσει την απόδοση των devices.

Η έννοια του MOSFET προτάθηκε από τον Julius Edgar Lilienfeld το 1925. Η κατασκευή όμως και η παραγωγή της συγκεκριμένης διάταξης πραγματοποιήθηκε τη δεκαετία του 1960. Αυτό συνέβη λόγω τεχνικών δυσκολιών στην δομή του που θα δούμε παρακάτω. Πιο συγκεκριμένα, η διεπιφάνεια οξειδίου-πυριτίου οδήγούσε στη δημιουργία πολλών επιφανιακών καταστάσεων (surface states) παγιδεύοντας φορείς φορτίων με αποτέλεσμα κακή αγωγιμότητα. Με την εξέλιξη της τεχνολογίας και την επινόηση των καθαρών θαλάμων (clean rooms), το οξείδιο μπορούσε πλέον να αναπτυχθεί επάνω στο πυρίτιο χωρίς καθόλου σχεδόν επιφανιακές καταστάσεις.[6]

1.3.1 Η δομή του MOSFET

Το MOSFET ανήκει στην κατηγορία των metal-insulator-semiconductor Field Effect Transistor (MISFET). Όπως αναδεικνύει και το όνομά τους αποτελούν τρανζίστορ επίδρασης πεδίου στα οποία το ηλεκτρόδιο ελέγχου (μέταλλο) διαχωρίζεται με έναν μονωτή από την περιοχή του καναλιού. Πιο συγκεκριμένα, όπως είδαμε και στα προηγούμενα τρανζίστορ επίδρασης πεδίου, τα MOSFET μπορεί να άγουν είτε λόγω των ηλεκτρονίων, είτε λόγω των οπών και ονομάζονται n-type MOSFET ή NMOS και p-type MOSFET ή PMOS αντίστοιχα. Η τεχνολογία CMOS που αναφέρεται σε πολλές εφαρμογές περιγράφει διατάξεις που περιέχουν NMOS και PMOS.

Στη συνέχεια θα αναλύσουμε την δομή ενός NMOS για ευκολία αλλά και τα PMOS παρουσιάζουν αντίστοιχη δομή με αντίθετες νοθεύσεις ημιαγωγών. Η δομή ενός NMOS φαίνεται στο σχήμα 1.7. Πιο αναλυτικά, η πύλη κατασκευάστηκε αρχικά από μέταλλο (αλουμίνιο), όμως στην πορεία διαπιστώθηκε ότι το μη-κρυσταλλικό πυρίτιο ή πολυπυρίτιο (poly) με υψηλό βαθμό νόθευσης έχει καλύτερες κατασκευαστικές ιδιότητες. Επιπλέον, ανάμεσα στην πύλη και το υπόστρωμα υπάρχει το οξείδιο που περιγράφεται και στο όνομα του MOSFET, το οξείδιο αυτό στην πραγματικότητα είναι διοξείδιο του πυριτίου το οποίο τοποθετείται στην επιφάνεια του πυριτίου. Οι περιοχές n+ της πηγής και του απαγωγού ονομάζονται «διάχυση» πηγής/απαγωγού ή diffusion και σχηματίζουν στην ουσία διόδους με το υπόστρωμα πυριτίου τύπου p.[6]

Ακόμη, πολύ σημαντική επίδραση στην λειτουργία του τρανζίστορ έχουν το πάχος του οξειδίου (t_{ox}) και το μήκος του καναλιού (L), ενώ με W συμβολίζουμε το πάχος του καναλιού. Λόγω της «πλευρικής διάχυσης» (side diffusion) των source και drain κατά την παραγωγή, το κανάλι είναι λίγο μικρότερο συνήθως από το L . Εμπειρικά μπορούμε να θεωρήσουμε ότι το πραγματικό μήκος είναι $L_{eff} = L_{drawn} - 2L_D$, με L_{drawn} το μήκος της πλάκας του gate και L_D την ποσότητα της πλευρικής διάχυσης. Ένας πολύ πιο απλουστευμένος και καθαρά εμπειρικός τρόπος είναι να θεωρήσουμε ότι

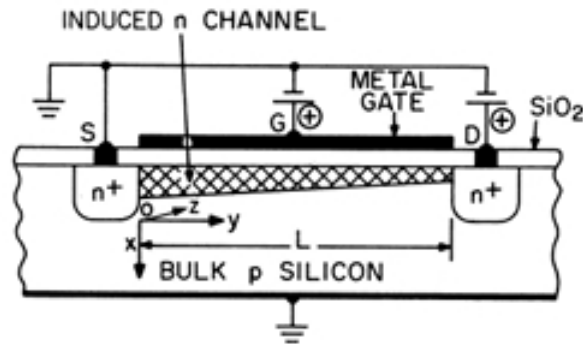


FIGURE 1.7: Σχηματικά η δομή ενός n-channel MOSFET [1]

$L_{eff} \approx \frac{80}{100}L$. Τέλος, εφαρμόζοντας μία υψηλή πόλωση στο gate, μια ζώνη αναστροφής ή κανάλι δημιουργείται με αποτέλεσμα το τρανζίστορ να άγει ρεύμα στο drain, άρα το ρεύμα στο drain ελέγχεται με την εφαρμογή θετικής τάσης στην πύλη. Αυτό το device ονομάζεται enhancement mode MOSFET και είναι η βασική δομή των MOSFET σε σύγκριση με τα προηγούμενα FET που κατασκευάζονται κυρίως ως depletion mode. Με την εφαρμογή τεχνικών στην κατασκευή όπως ion implantation ή diffusion process, μπορεί να κατασκευαστεί MOSFET που θα άγει ρεύμα στην μηδενική πόλωση και θα «κλείνει» με την εφαρμογή αναστροφής πόλωσης στο ηλεκτρόδιο της πύλης. Δηλαδή depletion mode MOSFET.[5]

1.3.2 Η λειτουργία του MOSFET

Η λειτουργία των MOSFET είναι παρόμοια με την λειτουργία των προηγούμενων τρανζίστορ αφού βασίζεται και αυτή στην επίδραση του ηλεκτρικού πεδίου για το έλεγχο του ρεύματος στον απαγωγό. Αρχικά, εφαρμόζοντας μια σταθερή μικρή τάση στο drain, γείωση στο source και το υπόστρωμα και μία μικρή θετική πόλωση στο gate, παρατηρούμε ότι το θετικό φορτίο της πύλης απωθεί τις σπές που βρίσκονται στο υπόστρωμα κοντά στο οξειδίο και αφήνουν πίσω τους αρνητικά ιόντα δημιουργώντας μια ζώνη απογύμνωσης. Το θετικό φορτίο στην πύλη όμως αντισταθμίζεται από το αρνητικό στο υπόστρωμα, έτσι δεν δημιουργείται κανάλι και το τρανζίστορ δεν άγει. Αν η V_G γίνει αρκετά θετική, μεγαλύτερη από την τάση κατωφλίου (V_{TH}), τα ελεύθερα ηλεκτρόνια έλκονται στην διεπιφάνεια του οξειδίου-πυριτίου σχηματίζοντας το κανάλι, με αποτέλεσμα το τρανζίστορ να άγει ρεύμα έλκοντας τα ηλεκτρόνια στο drain από το source.

Στη συνέχεια, παρατηρούμε το MOSFET όταν εφαρμόζεται σε αυτό πόλωση στην πύλη μεγαλύτερη της τάσης κατωφλίου και αυξάνουμε την τάση στον απαγωγό. Αρχικά, όπως και στα υπόλοιπα FET παρατηρούμε ότι το τρανζίστορ λειτουργεί γραμμικά σαν αντίσταση. Δηλαδή, για $V_G > V_{TH}$ όσο αυξάνουμε την τάση στο drain αυξάνεται και το ρεύμα στο drain, μέχρι να συμβεί το φαινόμενο του στραγγαλισμού του καναλιού (pinch-off). Η περιοχή πριν το pinch-off ονομάζεται γραμμική περιοχή. Το φαινόμενο του στραγγαλισμού εμφανίζεται όταν η τάση στο drain γίνεται αρκετά μεγαλύτερη από την τάση στο gate. Επίσης, το κανάλι κοντά στον απαγωγό στενεύει με αποτέλεσμα να μην καλύπτει όλη την περιοχή από την πηγή στον απαγωγό. Τα ηλεκτρόνια όμως όταν φθάνουν στο τέλος του καναλιού έλκονται από το πολύ υψηλό ηλεκτρικό πεδίο που έχει δημιουργηθεί στην περιοχή του drain και έτσι ένα σταθερό ρεύμα συνεχίζει να υφίσταται. Τότε το MOSFET λειτουργεί ως πηγή ρεύματος και λέμε ότι βρίσκεται σε κορεσμό. Η τάση V_p κατά την οποία συμβαίνει το pinch-off

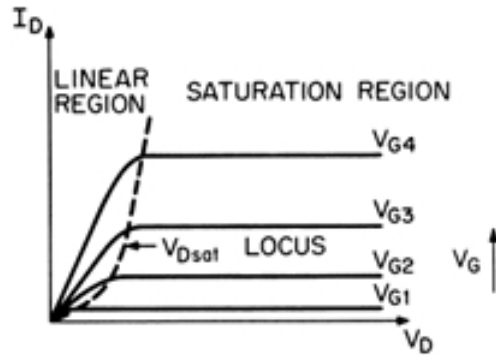


FIGURE 1.8: Χαρακτηριστική $I_D - V_D$ για διαφορετικές τιμές της τάσης του gate [1]

ονομάζεται τάση κορεσμού και συμβολίζεται με V_{DSSAT} . Συνοψίζοντας, κοιτάζοντας μία χαρακτηριστική $I_D - V_D$ στο σχήμα 1.8 παρατηρούμε δύο περιοχές, την γραμμική και τον κορεσμό ή linear και saturation αντίστοιχα. Ενώ η καμπύλη που χωρίζει τις δύο περιοχές προκύπτει από την τιμή του V_{DSSAT} στις διαφορετικές τάσεις V_G . Επιπρόσθετα, παρατηρούμε πως με την αύξηση της τάσης στην πύλη, αυξάνεται και το συνολικό ρεύμα στις δύο περιοχές αφού περισσότερα ηλεκτρόνια συσσωρεύονται στην διεπιφάνεια οξειδίου-πυριτίου δημιουργώντας ένα πιο «παχύ» κανάλι.

Μια απλή μαθηματική προσσέγγιση του ρεύματος του απαγωγού είναι :

$$I_D = \mu_n C_{ox} \frac{W}{L} \left[2(V_{GS} - V_{TH})V_{DS} - V_{DS}^2 \right] \quad (1.9)$$

με I_{DMAX} σε saturation :

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 \quad (1.10)$$

- I_D : Ρεύμα απαγωγού (A)
- μ_n : Κινητικότητα ηλεκτρονίων ($\text{cm}^2/\text{V}\cdot\text{s}$)
- C_{ox} : Χωρητικότητα οξειδίου (F/cm^2)
- W : Πλάτος καναλιού (m)
- L : Μήκος καναλιού (m)
- V_{GS} : Gate-to-source τάση (V)
- V_{DS} : Drain-to-source τάση (V)
- V_{TH} : Τάση κατωφλίου (V)

1.3.3 Φαινόμενα που εμφανίζονται στην λειτουργία του MOSFET

Σε αυτό το υποκεφάλαιο θα αναλύσουμε τα πιο γνωστά φαινόμενα που αξίζει να αναφερθούν σχετικά με την λειτουργία των MOSFET. Τα περισσότερα από αυτά τα φαινόμενα εμφανίζονται σε έντονο βαθμό σε τρανζίστορ μικρού μήκους καναλιού και επηρεάζουν σημαντικά την αναμενόμενη λειτουργία του MOSFET και συνεπώς την αξιοπιστία του.

Διαμόρφωση μήκους καναλιού (channel-length modulation) ονομάζεται η αλλαγή του πραγματικού μήκους του καναλιού που προκύπτει με την αύξηση της τάσης στο drain. Με λ συμβολίζουμε τον συντελεστή διαμόρφωσης και το ρεύμα του απαγωγού θεωρούμε ότι είναι :

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS}) \quad (1.11)$$

Φαινόμενο σώματος παρατηρούμε στα MOSFET όταν εφαρμόσουμε στο device τάση στο υπόστρωμα ή αλλιώς στην επαφή bulk. Με την εφαρμογή μίας ανάστροφης τάσης μεταξύ του bulk και του source δημιουργείται μία ζώνη απογύμνωσης μεγαλύτερου πάχους, με αποτέλεσμα την αύξηση της τάσης κατωφλίου V_{TH} . [5]

Στη συνέχεια, εκτός από το φαινόμενο σώματος, λαμβάνει χώρα στο υπόστρωμα και το **φαινόμενο θερμών φορέων (Hot-carrier effect)**. Οι θερμοί φορείς επηρεάζουν σε μεγάλο βαθμό την λειτουργία κυρίως των short channel device, καθώς ασκείται σε αυτά πολύ υψηλό οριζόντιο ηλεκτρικό πεδίο. Αποτελεί ένα από τα σημαντικότερα προβλήματα αξιοπιστίας ενός MOSFET και των power transistor LDMOSFET (Laterally-diffused MOSFET) και για αυτόν τον λόγο έχουν γίνει πολλές διαφορετικές προσεγγίσεις για την μοντελοποίηση του. Πιο αναλυτικά, το φαινόμενο αυτό εμφανίζεται όταν θερμοί φορείς παγιδεύονται στο οξειδίο ή/και συγκρούονται στην διεπαφή οξειδίου-πυριτίου. Το γεγονός αυτό οδηγεί στην μείωση της εύκολης ροής του ρεύματος στο κανάλι και κάνει το τρανζίστορ μη-αξιόπιστο λόγω του πολύ υψηλού πεδίου που αναπτύσσεται στο drain. Οι θερμοί φορείς δημιουργούν ένα ρεύμα στο gate και ένα ρεύμα στο υπόστρωμα, τα οποία μειώνουν τον χρόνο ζωής του τρανζίστορ λόγω της αυξημένης καταπόνησης του device. Έχει αποδειχθεί ότι, στα NMOS έχουμε μεγαλύτερο ρεύμα στο υπόστρωμα που δημιουργεί πρόβλημα στο συνολικό αναμενόμενο ρεύμα του drain, ενώ το πολύ μικρό gate current δεν επηρεάζει σημαντικά την αξιοπιστία του NMOS. Αντιθέτως, στα PMOS παρατηρούμε αυξημένο gate current που δημιουργεί πρόβλημα στην αξιοπιστία τους. [7]

Περισσότερα σχετικά με τα φαινόμενα που αναπτύσσονται όσο μικραίνουμε περισσότερο τις διαστάσεις των FET θα δούμε σε επόμενα κεφάλαια. Πολλά από αυτά τα φαινόμενα τα συναντάμε και στα HEMT, τα οποία είναι και το βασικό αντικείμενο αυτής της εργασίας.

1.4 High-Electron-Mobility Transistor (HEMT)

Μία από τις σημαντικότερες τεχνολογίες τρανζίστορ για την σύγχρονη εποχή είναι τα modulation doped FET (MODFET) ή selectively doped heterojunction FET (SDHT) ή two-dimensional electron gas FET (TEGFET) ή όπως συνιθίζεται να λέγονται σήμερα High-Electron-Mobility Transistor (HEMT). Τα συγκεκριμένα device είναι και το βασικό αντικείμενο αυτής της εργασίας, συνεπώς θα αναλυθούν διεξοδικά στην συνέχεια. [3]

Η ιδέα του HEMT προήλθε από τον φυσικό Takashi Mimura την άνοιξη του 1979 όσο αυτός δούλευε στην Ιαπωνική εταιρία Fujitsu. Όπως αναφέρει στις δημοσιεύσεις του, ο Mimura αρχικά προσπαθούσε να δημιουργήσει ένα πολύ γρήγορο και αποδοτικό GaAs MOSFET. Παρά τις πολλές προσπάθειές του, τις χρονολογίες 1977-1979, δεν είχε καταφέρει να δημιουργήσει κάτι αξιοσημείωτο. Πιο συγκεκριμένα, μία ιδέα που προτάθηκε από τον Ray Dingle στα Bell Labs σχετικά με το modulation-doped heterojunction superlattice έκανε τον Mimura να φανταστεί ένα device το οποίο θα χρησιμοποιεί heterostructure μεταξύ μη νοθευμένου GaAs και AlGaAs χρησιμοποιώντας επίσης την επίδραση πεδίου. Έτσι σκέφτηκε ένα device το οποίο μοιάζει

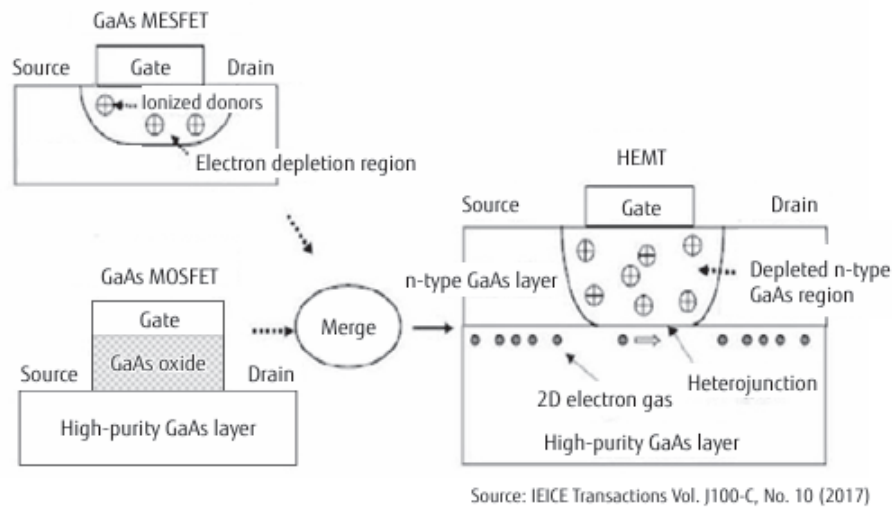


FIGURE 1.9: Η δομή ενός HEMT που προκύπτει από την συγχώνευση ενός MOSFET και ενός MESFET [8]

δομικά με το MOSFET και το MESFET λόγω των layers και το Schottky barrier στο gate αντίστοιχα, όπως βλέπουμε στο σχήμα 1.9.

Στη συνέχεια, στο σχήμα 1.10 βλέπουμε πως διαφοροποιείται το ενεργειακό διάγραμμα ζώνης ανάλογα με το πάχος του n-AlGaAs. Πιο αναλυτικά, στο αριστερό σκίτσο το n-AlGaAs είναι πολύ παχύ, έτσι δημιουργείται μία ουδέτερη περιοχή η οποία κόβει το ηλεκτρικό πεδίο από το gate και έτσι δεν μπορούμε να ελέγξουμε την συγκέντρωση των ηλεκτρονίων, με αποτέλεσμα να μην επιτυγχάνεται η λειτουργία του τρανζίστορ. Στο μεσαίο σκίτσο, παρατηρούμε ότι δημιουργείται μία ζώνη απογύμνωσης μέχρι την διεπαφή του AlGaAs με το GaAs και έτσι μπορούμε να ελέγξουμε πλήρως την συγκέντρωση των ηλεκτρονίων ανάλογα με την τάση στο gate. Αυτό οδήγησε στην δημιουργία του depletion mode HEMT ή D-HEMT, των οποίων η πρώτη παρουσίαση έγινε τον Μάιο του 1980. Τέλος, στο δεξιό σκίτσο το στρώμα AlGaAs είναι πολύ λεπτό, με αποτέλεσμα να εξαφανίζεται η συσσώρευση των ηλεκτρονίων στο heterojunction. Αν εφαρμοστεί θετική πόλωση στο gate όμως θα δημιουργηθεί συσσώρευση ηλεκτρονίων στην διεπαφή, έτσι εξηγείται και η βασική λειτουργία των enhancement mode HEMT ή E-HEMT τα οποία παρουσιάστηκαν πρώτα τον Αύγουστο του 1980 και βρήκαν αμέσως θέση σε πολλές εφαρμογές, λόγω της ευκολίας τους να χρησιμοποιηθούν σε απλά κυκλώματα, σε ψηφιακά κυκλώματα και σε ενισχυτές κινητών τηλεφώνων. Ακόμη, ο Mimura αναφέρει ότι λόγω της μεγάλης ακρίβειας που απαιτείται στο πάχος των στρωμάτων ενός HEMT ήταν πολύ δύσκολη στα αρχικά στάδια η κατασκευή του device λόγω της δυσκολίας στο etching. [9]

Επιπρόσθετα, τα HEMT βρήκαν πολλές εφαρμογές, αρχικά στις υψηλές συχνότητες αφού ήρθαν να αντικαταστήσουν κυρίως τα GaAs MESFET που μέχρι τότε μονοπωλούσαν την αγορά σε κυκλώματα υψηλών συχνοτήτων. Οι εφαρμογές που χρησιμοποιήθηκαν ήταν κυρίως χαμηλού θορύβου ενισχυτές (LNAs) σε μετατροπείς για εκπομπή σε δορυφορικούς δέκτες. Πριν από αυτό είχαν χρησιμοποιηθεί πειραματικά για την κατασκευή LNAs σε ραδιοτηλεσκόπια. Επιπλέον, η καλή λειτουργία των HEMT σε χαμηλές θερμοκρασίες οδήγησε στην εγκατάσταση των device σε πολλά ραδιοτηλεσκόπια για πολλά παρατηρητήρια ανά τον κόσμο.[8].

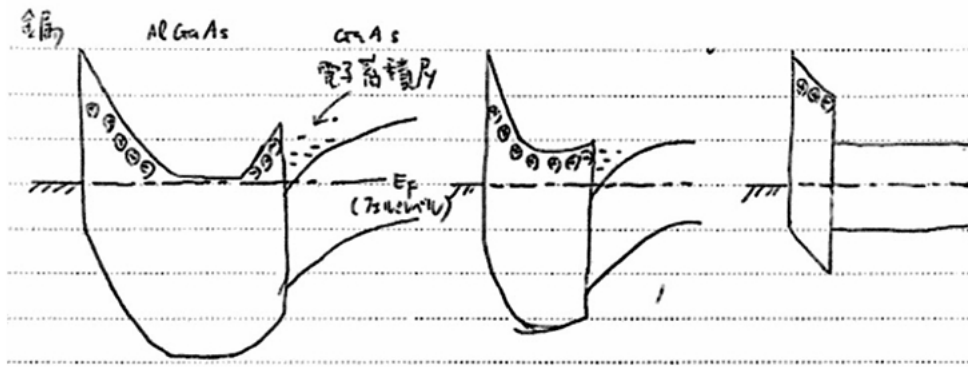


FIGURE 1.10: Οι ενεργειακές καταστάσεις στα διάφορα στρώματα του HEMT για διαφορετικά πάχη του AlGaAs, που επεξηγεί την δημιουργία του 2-DEG [9]

Τέλος, τα HEMT βρήκαν πολλές εφαρμογές και σε ψηφιακά ολοκληρωμένα κυκλώματα που απαιτούσαν υψηλές ταχύτητες, όπως ring oscillator, static random-access memory chips (SRAM) και multibit data registers. Έτσι τα HEMT αντικατέστησαν και σε αυτό το πεδίο τα GaAs MESFET αφού επιτυγχάνανε υψηλή απόδοση, γρήγορες ταχύτητες και μπορούσαν να μικρύνουν σε μέγεθος χωρίς σημαντικά short-channel φαινόμενα και φαινόμενα θερμοκρασίας. Αυτό συνέβει διότι το 2-DEG στο κανάλι του HEMT διαχωρίζεται από τους δότες στο AlGaAs στρώμα, έτσι η νόθευση μπορεί να αυξηθεί για να γλιτώσουμε short-channel effects χωρίς να έχουμε σημαντική μείωση της κινητικότητας των ηλεκτρονίων. [9]

1.4.1 Δομή και λειτουργία HEMT

Η δομή ενός HEMT βασίζεται στη δημιουργία ενός heterostructure μεταξύ δύο διαφορετικών υλικών σύνθετων ημιαγωγών. Πιο συγκεκριμένα, όταν ένα ημιαγωγικό υλικό υψηλής νόθευσης και μεγαλύτερου εύρους χάσματος, όπως το AlGaAs, έρχεται σε επαφή με έναν ημιαγωγό μικρότερου εύρους χάσματος (bandgap), όπως το GaAs, δημιουργείται ένα heterostructure. Οι φορείς κινούνται από το στρώμα υψηλής νόθευσης στο μη-νοθευμένο στρώμα για να ισοσταθμίσουν τα επίπεδα Fermi (όπως είδαμε στο σχήμα 1.10). Έτσι ελεύθεροι φορείς εισέρχονται στο μη-νοθευμένο GaAs στρώμα και δημιουργούν ένα κανάλι στην διεπαφή AlGaAs/GaAs. Ακόμη, τα ηλεκτρόνια που εισέρχονται στο GaAs στρώμα δεν μπορούν να επιστρέψουν από το φράγμα που δημιουργείται στην διεπαφή των δύο υλικών. Έτσι, τα ηλεκτρόνια σχηματίζουν ένα νέφος ηλεκτρονίων δύο διαστάσεων ή αλλιώς 2-DEG (Two-dimensional electron gas). Συνεπώς μεγάλη πυκνότητα ηλεκτρονίων ($\approx 10^{12} \text{cm}^{-2}$) συγκεντρώνεται σε ένα πολύ λεπτό στρώμα ($< 10 \text{nm}$) και η κινητικότητα των φορέων μπορεί να είναι μεγαλύτερη από $250000 \text{cm}^2 \text{V}^{-1} \text{S}^{-1}$ στους 77K. [3], [1]

Η δομή ενός GaAs/AlGaAs HEMT φαίνεται στο σχήμα 1.11. Πιο συγκεκριμένα, ένα μη-νοθευμένο GaAs στρώμα ($< 1 \mu\text{m}$) είναι τοποθετημένο πάνω σε ένα ημιμονωτικό υπόστρωμα GaAs. Ένα πολύ λεπτό (nm) μη-νοθευμένο AlGaAs στρώμα «φυτεύεται» επιταξιακά στο μη-νοθευμένο GaAs και απο πάνω του τοποθετείται ένα νοθευμένο n-AlGaAs στρώμα. Τέλος, ένα μέταλλο τοποθετείται πάνω στο n-AlGaAs για να δημιουργήσει Schottky barrier μεταξύ της πύλης και του n-AlGaAs, ενώ η πηγή και ο απαγωγός σχηματίζουν ωμικές επαφές με το n-AlGaAs στρώμα και την περιοχή όπου δημιουργείται το 2-DEG. Συνεπώς, η συγκέντρωση των ηλεκτρονίων

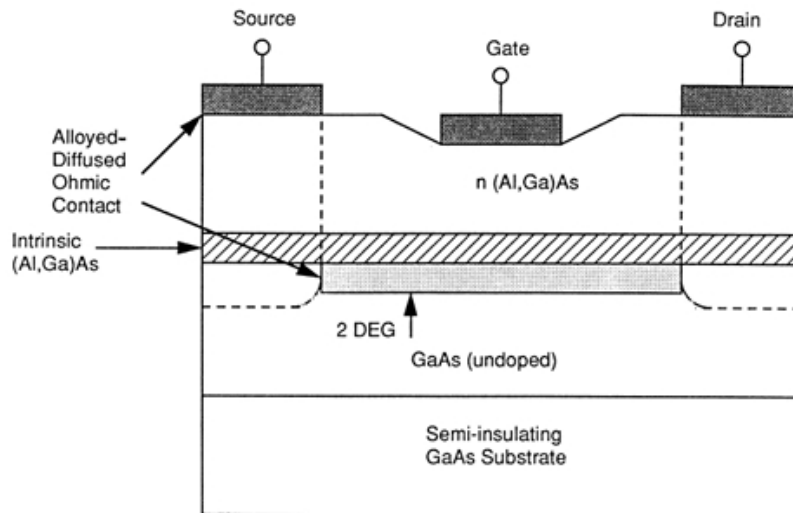


FIGURE 1.11: Σχηματικά η δομή ενός HEMT (MODFET) [1]

που κινούνται από το source στο drain ελέγχεται από την τάση στο gate. Οι λόγοι που χρησιμοποιείται το καθαρό AlGaAs (Intrinsic AlGaAs) λεπτό στρώμα είναι για να αποφευχθεί διασκόρπιση των ηλεκτρονίων από δυνάμεις Coulomb στην διεπαφή των n-AlGaAs/GaAs και έτσι ενισχύεται η κινητικότητα των ηλεκτρονίων. Όπως αναφέραμε και πριν, ανάλογα με το πάχος του AlGaAs δημιουργούμε depletion ή enhancement mode HEMT. [3], [1]

1.4.2 Διαφορετικοί τύποι HEMT

Στο προηγούμενο υποκεφάλαιο αναλύσαμε την αρχική δομή ενός HEMT τύπου GaAs/AlGaAs. Εκτός όμως από αυτήν την δομή HEMT στην πορεία δημιουργήθηκαν και άλλες δομές με διαφορετικούς σύνθετους ημιαγωγούς. Βασική προϋπόθεση για την λειτουργία του HEMT και την δημιουργία του 2-DEG είναι η ύπαρξη επαφής δύο διαφορετικού ενεργειακού χάσματος υλικών (υλικό μεγάλου ενεργειακού χάσματος σε επαφή με ένα στενότερο). Μία από αυτές τις δομές HEMT είναι το **Si/SiGe HEMT**. Αυτό είναι τρανζίστορ με εξαιρετικά υψηλό mobility που χρησιμοποιείται σε ultra-high-speed τηλεπικοινωνίες σε millimeter wave και σε φωτονικά συστήματα, έχοντας την δυνατότητα να μικρύνουν αρκετά τις διαστάσεις τους και να προσαρμοστούν σε ήδη υπάρχουσες δομές πυριτίου, χρησιμοποιώντας πολυ φθινό υλικό, το πυρίτιο. [10]

Επιπλέον, μια άλλη κατηγορία HEMT είναι τα **ψευδομορφικά HEMT (p-HEMT) ή InP HEMT** όταν χρησιμοποιείται και Ίνδιο. Πιο συγκεκριμένα, στα GaAs/AlGaAs HEMT παρουσιάζεται η ευκολία ότι ο κρύσταλλος των δύο υλικών ταιριάζει, με αποτέλεσμα να μπορούν οι δύο κρύσταλλοι να έρθουν σε επαφή χωρίς να δημιουργούνται κενά στην επαφή τους. Αυτό όμως δεν συμβαίνει σε τρανζίστορ όπως το InGaAs/GaAs HEMT, έτσι το λεπτό υπόστρωμα InGaAs γίνεται sandwich μεταξύ δύο στρωμάτων GaAs και ο κρύσταλλος τεντώνεται ώστε να ταιριάζει στο άλλο υλικό. Στα ψευδομορφικά InP HEMT με InGaAs παρατηρείται ταχύτητα ηλεκτρονίων περίπου 20% μεγαλύτερη από τα GaAs HEMT [1]. Συνεπώς, αναφέρεται πως τα pseudo-morphic p-HEMT και InP-HEMT είναι το μέλλον στις υψηλές συχνότητες σε LNAs και high-power microwave PAs. Επίσης, λόγω της υψηλής συχνότητας λειτουργίας και τα χαμηλά επίπεδα θορύβου, είναι βασικά device για monolithic millimeter wave integrated circuits, cryogenic LNAs σε mm-wave και microwave. [11], [12], [13]

Τέλος, περισσότερα για τις διαφορετικές δομές HEMT που χρησιμοποιούνται στην αγορά, καθώς και μία από τις σημαντικότερες δομές HEMT, το **GaN/AlGaN HEMT** που είναι και το βασικό θέμα αυτής της εργασίας, θα συζητηθούν σε επόμενο κεφάλαιο.

Κεφάλαιο 2

Gallium Nitride High Electron Mobility Transistor (GaN HEMT)

Σε αυτό το κεφάλαιο θα αναλύσουμε την διάταξη που είναι το βασικό αντικείμενο αυτής της εργασίας, τα Gallium Nitride High Electron Mobility Transistor (GaN HEMT). Στο προηγούμενο κεφάλαιο παρουσιάστηκε η βασική δομή και η λειτουργία των HEMT. Ωστόσο, μεγάλο ενδιαφέρον παρουσιάζει ειδικά η δομή των HEMT με βασικό στοιχείο τον σύνθετο τρια-πέντε (III-V) ημιαγωγό GaN. Το GaN αποτελεί ελκυστικό στοιχείο στις σύγχρονες τεχνολογίες, λόγω του μεγάλου ενεργειακού του χάσματος, του μεγάλου πεδίου κατάρρευσης, των υψηλών θερμοκρασιών ανοχής και την πολύ υψηλή κινητικότητα των ηλεκτρονίων, σε σχέση με τις δομές που χρησιμοποιούν ως βασικό τους ημιαγωγό το πυρίτιο αλλά και τις δομές HEMT όπως το GaAs και InP HEMT. Στον πίνακα 2.1 βλέπουμε κάποια στοιχεία σχετικά με τις ιδιότητες διαφόρων υλικών που αποτελούν σύνθετους ημιαγωγούς (SiC, GaN) και του πυριτίου (Si). Παρατηρούμε βασικές ιδιότητες του κρυστάλλου GaN, όπως το μεγάλο band-gap, η μεγάλη κινητικότητα ηλεκτρονίων, η μεγάλη μέγιστη ταχύτητα ηλεκτρονίων και το υψηλό critical field. Συνεπώς τα GaN HEMTs έχουν βρεί πεδίο εφαρμογής στα ηλεκτρονικά ισχύος και σε κυκλώματα υψηλών συχνοτήτων, κυρίως RF. [14], [15], [16]

TABLE 2.1: Σύγκριση φυσικών ιδιοτήτων ημιαγωγών [17]

Material Property	Silicon	SiC-4H	GaN
Band-gap (eV)	1.1	3.2	3.4
Critical Field (10^6 V/cm)	0.3	3	3.5
Electron Mobility ($\text{cm}^2/\text{V}\cdot\text{s}$)	1450	900	2000
Electron Saturation Velocity (10^6 cm/s)	10	22	25
Thermal Conductivity ($\text{W}/\text{cm}^2\cdot\text{K}$)	1.5	3.8	1.3
Baliga Figure of Merit (FOM) = $\epsilon_s \mu E_c^3$	1	675	3000

2.1 Δομή και μέθοδοι κατασκευής GaN HEMT

2.1.1 Δομή GaN HEMT

Αρχικά, ένα σημαντικό κομμάτι για τα GaN HEMT αποτελεί το υλικό που θα χρησιμοποιηθεί ως υπόστρωμα του device. Το 1993 ο Khan et al. παρουσίασε το πρώτο HEMT βασισμένο στην διεπαφή GaN/AlGaIn, πάνω σε υπόστρωμα από ζαφείρι (sapphire) το οποίο χρησιμοποιήθηκε ευρέως στις αρχικές διατάξεις GaN HEMT. Η διαδικασία της εμφύτευσης του GaN πάνω στο υπόστρωμα στο πρώτο device έγινε με

TABLE 2.2: Ιδιότητες υλικών που χρησιμοποιούνται για υπόστρωμα στα GaN HEMT [17]

Attributes	Si sub.	SiC sub.	Sapphire	GaN sub.
Defect density (cm^{-2})	1×10^9	5×10^8	3×10^8	1×10^3 to 1×10^5
Lattice mismatch (%)	17	3.5	-16	0
Thermal conductivity ($\text{W/cm}\cdot\text{K}$ at 25°C)	1.5	4.9	0.25	1.3
Coefficients of thermal expansions (%)	54	25	34	0
Off-state leakage	high	high	low	low
Reliability and yield	low	low	low	high
Lateral or Vertical device	lateral	lateral	lateral	lateral or vertical
Integration possibility	Very high	Moderate	Moderate	–
Substrate size (mm)	300	150	100	50
Substrate cost (relative)	Low	high	Low	Very high

την διαδικασία του LPMOCVD (Low-Pressure Metalorganic Chemical Vapor Deposition) και μετρήθηκε κινητικότητα ηλεκτρονίων στην διεπαφή του GaN/AlGaIn 1517 cm^2/Vs στους 77K.[14]. Στη συνέχεια εκτός από το ζαφείρι χρησιμοποιήθηκαν κι άλλα υποστρώματα όπως το SiC, το Si ή και το ίδιο το GaN, ανάλογα με την εφαρμογή που θα χρησιμοποιηθεί το τρανζίστορ. Στον πίνακα 2.2 βλέπουμε μερικά στοιχεία για τα υλικά που χρησιμοποιούνται συνήθως ως υποστρώματα στα GaN HEMT. Πιο συγκεκριμένα, το ζαφείρι χρησιμοποιήθηκε αρχικά για την ευκολία της επιταξιακής ανάπτυξης των υπολοίπων στρωμάτων σε αυτό και του χαμηλού του κόστους, ωστόσο υστερεί σε άλλα χαρακτηριστικά με βασικό του ελάττωμα την πολύ χαμηλή του θερμική αγωγιμότητα. Στη συνέχεια, το καρβίδιο του πυριτίου (SiC) προσφέρει την μεγαλύτερη απόδοση ισχύος και είναι ιδανικό σε RF εφαρμογές, ωστόσο είναι ένα πολύ ακριβό υλικό και δύσκολο στην κατασκευή του. Τέλος, το υπόστρωμα πυριτίου είναι ίσως το πιο συχνό υλικό στην εποχή μας αφού μπορεί να προσαρμοστεί σε ολοκληρωμένα κυκλώματα και διατάξεις πυριτίου, είναι φθινό και άφθονο και εύκολο στην κατασκευή και προσαρμογή του στο device.

Επιπλέον, για την ομαλή εναπόθεση των κρυστάλλων στο υπόστρωμα, ανάμεσα στο υπόστρωμα και στον GaN/AlGaIn heterostructure χρησιμοποιείται ένα πολύ λεπτό στρώμα (buffer layer). Ακόμη, για την αποφυγή ρευμάτων διαρροής στο gate, αντί για το συνηθισμένο metal-AlGaIn Schottky barrier μπορεί να χρησιμοποιηθεί ένας μονωτής και να υπάρξει μία επαφή MIS (Metal-Insulator-Semiconductor). Επίσης, είναι συνηθισμένο στα device GaN HEMT να χρησιμοποιείται και ένα passivation layer αποτελούμενο από SiNx , ενώ field-plates εναποτίθενται στο gate για την καλύτερη κατανομή του ηλεκτρικού πεδίου ανάμεσα στις επαφές source, gate, drain. Μία τυπική δομή GaN/AlGaIn HEMT βλέπουμε στο σχήμα 2.1.

Όπως και με τα HEMT που αναλύσαμε στο προηγούμενο κεφάλαιο, έτσι και τα GaN HEMT στην απλή δομή τους είναι depletion mode HEMT ή D-HEMT. Οι πηγές αναφέρουν ότι υπάρχουν δύο τρόποι δημιουργίας ενός enhancement-mode HEMT ή E-HEMT, το οποίο είναι πολύ χρήσιμο device σε πραγματικές εφαρμογές κυρίως ολοκληρωμένων κυκλωμάτων. Η μία μέθοδος κατασκευής του είναι το cascode GaN HEMT, δηλαδή η σύνδεση του source του HEMT με το drain ενός enhancement mode MOSFET για τη δημιουργία μιας συνολικής θετικής τάσης κατωφλίου. Ωστόσο, το cascode GaN HEMT δεν προτιμάται για την κατασκευή του E-HEMT γιατί παρουσιάζει μεγαλύτερη αντίσταση ανάμεσα στην πηγή και τον απαγωγό $R_{DS\text{ON}}$, όπως βλέπουμε και στον πίνακα 2.3. Παρατηρούμε ότι η τάση λειτουργίας του cascode HEMT είναι μικρότερη, ενώ η αντίσταση $R_{DS\text{ON}}$ μεγαλύτερη. [14], [17], [18]

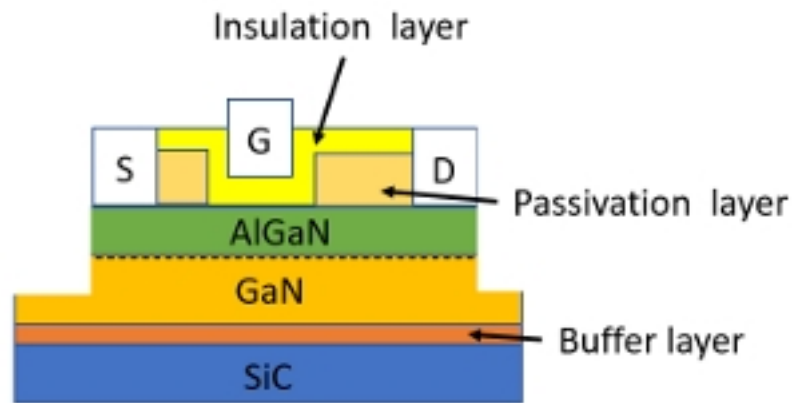


FIGURE 2.1: Σχηματικά η δομή ενός GaN/AlGaN HEMT χρησιμοποιώντας MIS και passivation layer [14]

TABLE 2.3: Σύγκριση ενός GaNPower GaN HEMT με cascode E-HEMT, super junction MOS και SiC MOSFET [17]

	GaNPower GaN HEMT	Super Junction MOS	SiC	Cascode GaN
Part ID	GPI65015TO	xxxxxxx	xxxxxxx	xxxxxxx
Rated Voltage	650V	700V	650V	600V
R_{on}	92mΩ	125mΩ	100mΩ	150mΩ
Q_g	3.3nC	35nC	51nC	6nC
$R_{on} \times Q_g$	304	4375	5100	900

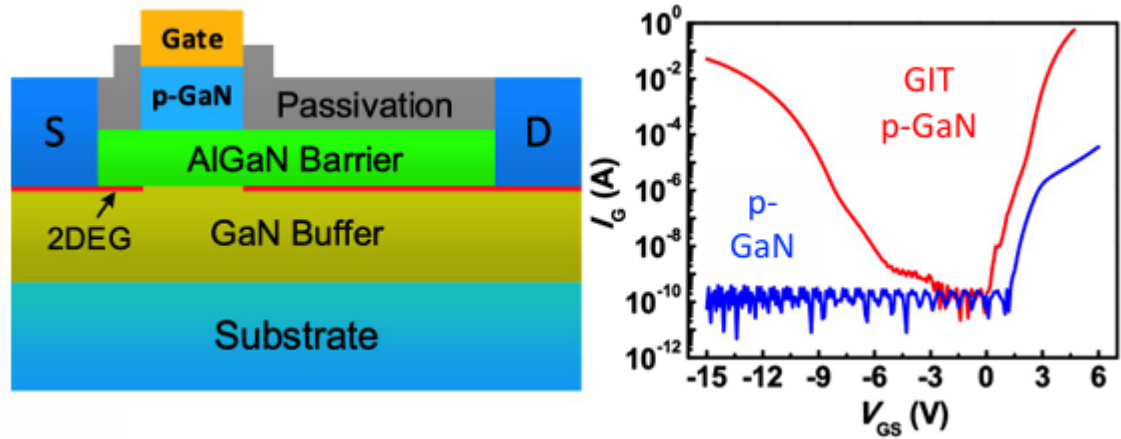


FIGURE 2.2: Σχηματικά η δομή ενός GIT E-MODE HEMT με χρήση p-GaN, καθώς και η χαρακτηριστική του $I_D - V_G$ [17]

Η δεύτερη και πιο δημοφιλής μέθοδος κατασκευής E-HEMT είναι η παρέμβαση στην δομή του gate, χρησιμοποιώντας ένα νοθευμένο p-type λεπτό στρώμα GaN (p-GaN) ανάμεσα στο gate και το AlGaIn για να μεταβάλει την τιμή της τάσης κατωφλίου σε θετικές τιμές. Η δομή αυτή ονομάζεται και GIT (Gate Injection Transistor) και φαίνεται στο σχήμα 2.2

2.1.2 Κατασκευή και επεξεργασία GaN HEMT (Fabrication and process)

Σε αυτό το υποκεφάλαιο θα περιγράψουμε την διαδικασία και τις τεχνικές κατασκευής ενός τυπικού GaN HEMT όπως αυτό που φαίνεται στο σχήμα 2.1. Σε όλους τους κλάδους της μηχανικής πριν από οποιαδήποτε κατασκευή προηγείται η διαδικασία της σχεδίασης σε κάποιο σχεδιαστικό πρόγραμμα. Για τα τρανζίστορ χρησιμοποιούμε σχεδιαστικά προγράμματα τύπου TCAD, τα οποία μπορούν να προσφέρουν μία καλή προσομοίωση της λειτουργίας του device σύμφωνα με τις φυσικές ιδιότητες των υλικών. Έτσι προσφέρουν αποτελέσματα όσο πιο κοντά γίνεται στην πραγματικότητα. Στη συνέχεια, αφού ολοκληρωθεί αποτελεσματικά το στάδιο της σχεδίασης, ξεκινάει η διαδικασία της κατασκευής. Αρχικά, γίνεται η τοποθέτηση των διαφορετικών στρωμάτων, διαφορετικών κρυστάλλων για την δημιουργία του GaN/AlGaIn heterostructure. Οι μέθοδοι που χρησιμοποιούνται συνήθως για την τοποθέτηση του ενός κρυστάλλου πάνω στον άλλον είναι: MBE (Molecular Beam Epitaxy), VPE (Vapor Phase Epitaxy) και MOCVD (Metal Organic Chemical Vapor Deposition). Η τελευταία αποτελεί και την πιο συχνή μέθοδο αφού συνδιάζει χαμηλό κόστος και υψηλή απόδοση. Συνεπώς, όπως είδαμε και στην δομή του GaN HEMT, σε ένα υπόστρωμα Si, SiC ή ζαφείρι τοποθετείται ένα λεπτό στρώμα (buffer layer) συνήθως AlN και σε αυτό τοποθετείται πάνω η heterostructure δομή GaN/AlGaIn. Αφού ολοκληρωθούν τα παραπάνω γίνεται η διαδικασία του mesa etching, μετά τον καθαρισμό του wafer, και ακολουθεί η εναπόθεση των επαφών source και drain επάνω στο στρώμα AlGaIn. Οι επαφές αυτές κατασκευάζονται από Ti/Al/Ni/Au. Επίσης γίνεται η διαδικασία του lift-off και annealing για τον σχηματισμό των ωμικών επαφών της πηγής και του απαγωγού. Επόμενο βήμα είναι η κατασκευή της επαφής της πύλης για τον σχηματισμό ενός Schottky barrier εφαρμόζοντας τις ίδιες διαδικασίες με τις επαφές source και drain (metal deposition, lift-off). Επιπλέον, σε πολλά device χρησιμοποιείται ένα passivation layer για την μείωση των παγίδων (traps) στην επιφάνεια του AlGaIn. Για

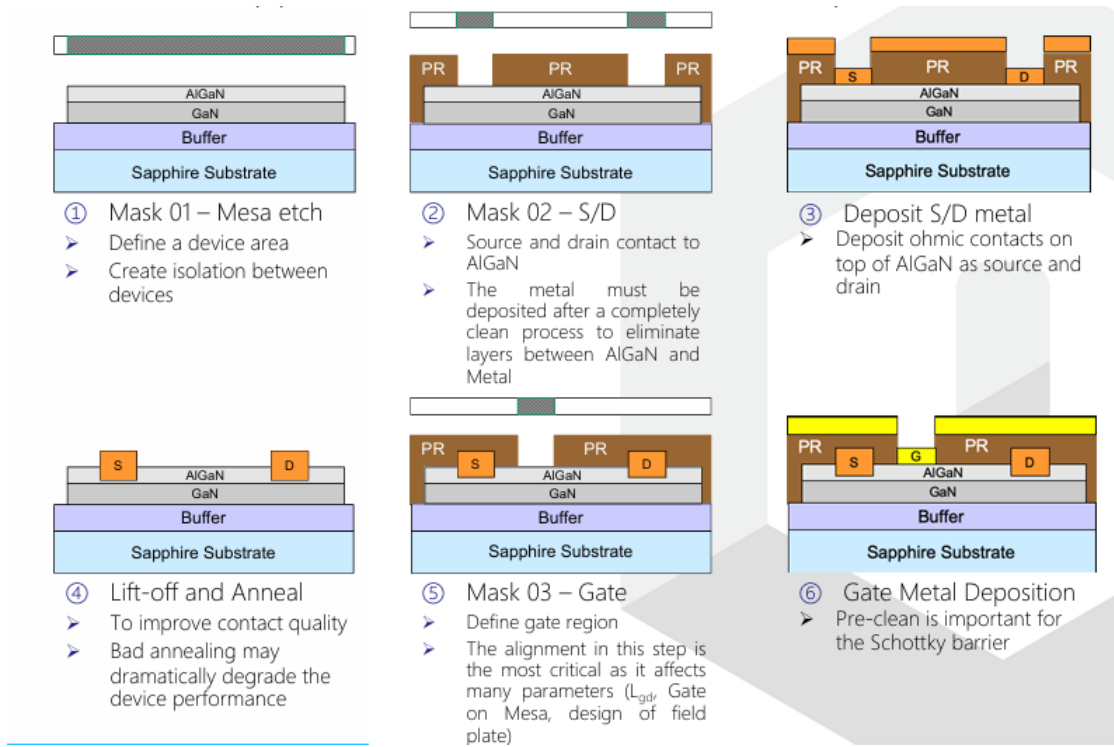


FIGURE 2.3: Η διαδικασία κατασκευής του GaN HEMT μέχρι την εναπόθεση του μετάλλου του gate [17]

το στρώμα αυτό χρησιμοποιείται SiNx. Όλες οι επιφάνειες καλύπτονται από το SiN layer εκτός από τις τρεις επαφές του τρανζίστορ. Τέλος, μπορεί να εναποτεθούν field-plates ή και ένα δεύτερο στρώμα SiN που καλύπτει όλο το εύρος του device για καλύτερη απομόνωση του device από εξωτερικούς παράγοντες. Ολόκληρη η διαδικασία της κατασκευής φαίνεται στα σχήματα 2.3 και 2.4. [17], [18]

2.2 Θεωρητικό υπόβαθρο και αξιοπιστία GaN HEMT

Σε αυτό το κεφάλαιο θα αναλύσουμε το θεωρητικό υπόβαθρο ενός GaN HEMT που συντελεί στην λειτουργία του τρανζίστορ. Αρχικά, τα βασικά στρώματα για ένα device GaN HEMT είναι τα GaN/AlGaN. Τα δύο αυτά υλικά έχουν την ιδιότητα να δημιουργούν ένα δυσδιάστατο νέφος ηλεκτρονίων, γνωστό ως 2-DEG, όταν έρθουν σε επαφή χωρίς την ανάγκη νόθευσής τους. Αυτό συμβαίνει εξαιτίας της αυθόρμητης πόλωσης (spontaneous polarization), που δημιουργείται κατά την επαφή, και των πιεζοηλεκτρικών ιδιοτήτων που βρίσκουμε στα III-nitrides, λόγω της δομής των κρυστάλλων τους. Ο κρύσταλλος του GaN σχηματίζει μία εξαγωνική δομή Wurtzite type, ενώ τα άτομα Ga και N σχηματίζουν έναν τετραεδρικό δεσμό, δηλαδή κάθε άτομο είναι συνδεδεμένο με τέσσερα διαφορετικά άτομα, όπως φαίνεται στο σχήμα 2.5. Λόγω της ασυμμετρίας των ατόμων στην διεπαφή των δύο κρυστάλλων, δημιουργείται το φαινόμενο spontaneous polarization και εξαρτάται από τις δομικές παραμέτρους του κρυστάλλου (c, a). [14]

Επιπλέον, εμφανίζεται το φαινόμενο piezoelectric polarization (PPE) που οφείλεται στην μηχανική παραμόρφωση και στην ασυμμετρία των δύο κρυστάλλων όταν έρχονται σε επαφή. Πιο συγκεκριμένα, το AlGaIn στρώμα είναι πολύ λεπτό σε σχέση

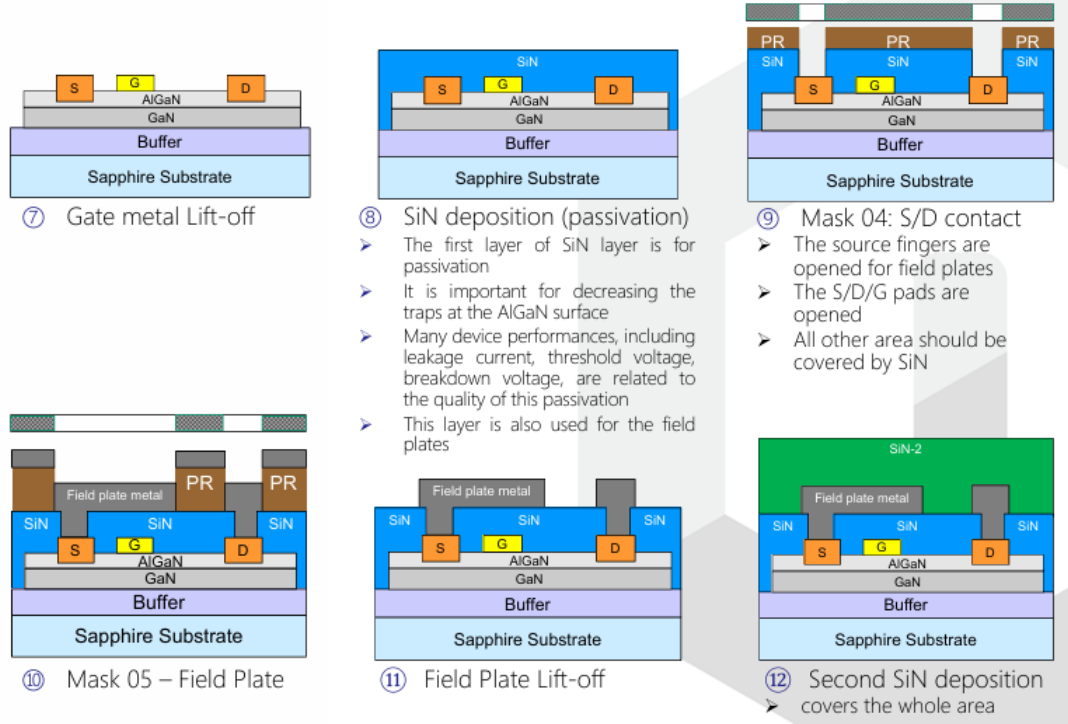


FIGURE 2.4: Η διαδικασία κατασκευής του GaN HEMT από την εναπόθεση του μετάλλου του gate μέχρι την τελική δομή με δύο στρώματα passivation και field-plates [17]

με το GaN. Όταν το AlGaIn στρώμα αναπτυχθεί στην επιφάνεια του GaN, η κρυσταλλική σταθερά των δύο στρωμάτων πρέπει να γίνει ίση, έτσι το AlGaIn πιέζεται και δημιουργείται το φαινόμενο piezoelectric polarization, ένα πεδίο polarization όπως φαίνεται στο σχήμα 2.6.

Το πεδίο του piezoelectric polarization εκτιμάται:

$$P_{PE} = 2\epsilon_a \left(e_{31} - \frac{e_{33}c_{13}}{c_{33}} \right) \quad (2.1)$$

Η ένταση του πεδίου πιεζοηλεκτρικής πόλωσης P_{PE} εξαρτάται άμεσα από:

- ϵ_a : σταθερά κρυστάλλου,
- e_{31} , e_{33} : πιεζοηλεκτρικοί συντελεστές του υλικού,
- c_{13} , c_{33} : ελαστικές σταθερές (elastic constants).

Η εξίσωση αυτή εκφράζει την παραμόρφωση του πλέγματος λόγω μηχανικής τάσης και τη δημιουργία πόλωσης κατά τον κρυσταλλικό άξονα. Η συνολική ένταση του φαινομένου του polarization εκφράζεται ως:

$$\sigma = (P_{SP,AlGaIn} + P_{PE,AlGaIn}) - P_{SP,GaN} \quad (2.2)$$

Η σ είναι το συνολικό (καθαρό) επιφανειακό φορτίο στη διεπιφάνεια AlGaIn/GaN, που προκύπτει από:

- $P_{SP,AlGaIn}$: η αυθόρμητη πόλωση στο AlGaIn,
- $P_{PE,AlGaIn}$: η πιεζοηλεκτρική πόλωση στο AlGaIn,

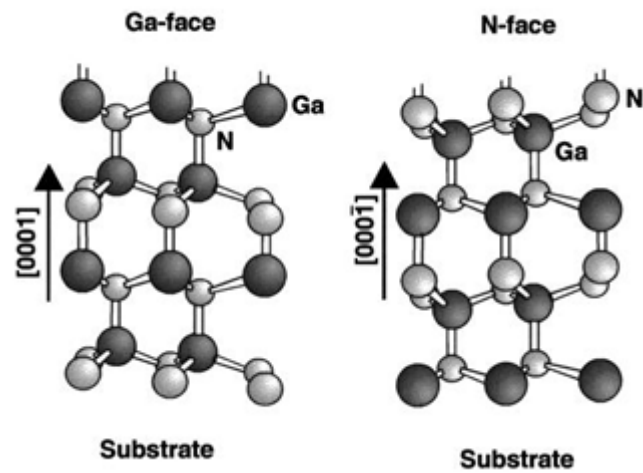


FIGURE 2.5: Σχηματικά ο δεσμός μεταξύ των ατόμων Ga και N [14]

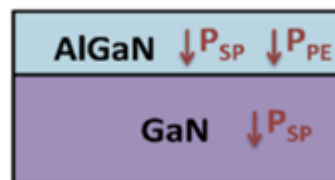


FIGURE 2.6: Spontaneous και piezoelectric polarization σε ένα GaN/AlGaN HEMT [16]

- $P_{SP,GaN}$: η αυθόρμητη πόλωση στο GaN.

Το θετικό αποτέλεσμα δείχνει ότι δημιουργείται σταθερό θετικό φορτίο, το οποίο έλκει ηλεκτρόνια και δημιουργεί ένα **διδιάστατο ηλεκτρονιακό νέφος (2DEG)** στην περιοχή διεπιφάνειας.

Επίσης, η δημιουργία του 2DEG οφείλεται στα φαινόμενα polarization που αναλύσαμε παραπάνω. Αναλυτικότερα, όπως βλέπουμε στο σχήμα 2.7, η ζώνη αγωγιμότητας του AlGaIn έλκεται προς τα κάτω λόγω του θετικού φορτίου που αναπτύσσεται στην διεπαφή AlGaIn/GaN, ενώ τα ηλεκτρόνια που κινούνται προς το GaN ελγωβίζονται στο τρίγωνο που δημιουργείται στην διεπαφή. Στη συνέχεια, λόγω του polarization στο GaN, η ζώνη αγωγιμότητας ανυψώνεται. Έτσι τα ηλεκτρόνια που συσσωρεύονται στη διεπαφή των δύο υλικών δημιουργούν ένα δυσδιάστατο νέφος ηλεκτρονίων, ενώ η συγκεντρωση των φορέων (n_s) εκφράζεται ως:

$$n_s = \left(\frac{\sigma_{int}}{q} \right) - \left(\frac{\epsilon_0 \epsilon_r}{q^2 t_{AlGaIn}} \right) (q\phi_b + E_F - \Delta E_C) \quad (2.3)$$

- n_s : πυκνότητα ηλεκτρονίων στο διδιάστατο ηλεκτρονιακό νέφος (2DEG)
- σ_{int} : επιφανειακό φορτίο στη διεπιφάνεια AlGaIn/GaN
- q : φορτίο του ηλεκτρονίου
- ϵ_0 : διηλεκτρική σταθερά του κενού
- ϵ_r : σχετική διηλεκτρική σταθερά του AlGaIn
- t_{AlGaIn} : πάχος του στρώματος AlGaIn
- ϕ_b : ύψος φράγματος Schottky (επηρεάζει το κατώφλι)
- E_F : επίπεδο Fermi σε σχέση με τη ζώνη αγωγιμότητας του GaN
- ΔE_C : ενεργειακή διαφορά μεταξύ των ζωνών αγωγιμότητας του AlGaIn και GaN

Η εξίσωση αυτή υπολογίζει την πυκνότητα φορτίου του 2DEG (n_s), που σχηματίζεται στη διεπιφάνεια AlGaIn/GaN λόγω της διαφοράς πόλωσης (συμπεριλαμβανομένων αυθόρμητης και πιεζοηλεκτρικής πόλωσης). Το δεύτερο μέλος της εξίσωσης εκφράζει την επίδραση της κατανομής δυναμικού στο υλικό AlGaIn. Η διαφορά πόλωσης μεταξύ των δύο υλικών δημιουργεί ένα πηγάδι δυναμικού, στο οποίο παγιδεύονται ηλεκτρόνια, σχηματίζοντας ένα διδιάστατο ηλεκτρονιακό νέφος (2DEG). Το 2DEG είναι κρίσιμο για την υψηλή ταχύτητα και πυκνότητα ρεύματος σε HEMT διατάξεις. [16]

2.2.1 Αξιοπιστία των GaN HEMT

Υπάρχουν διάφοροι παράγοντες οι οποίοι επηρεάζουν την απόδοση των GaN HEMT και επομένως την αξιοπιστία τους. Διάφορες μέθοδοι έχουν αναπτυχθεί, οι οποίες προσπαθούν να βελτιώσουν την αξιοπιστία των GaN HEMT.

Τα πιο βασικά προβλήματα που εμφανίζει ένα GaN HEMT είναι τα ρεύματα διαρροής είτε στο gate, είτε στο drain-source. Πιο συγκεκριμένα, το ρεύμα διαρροής στο gate πρέπει να είναι όσο μικρότερο γίνεται για την ομαλή λειτουργία του τρανζίστορ αλλιώς μπορεί να εμφανίσει μη-αξιόπιστα αποτελέσματα και δυσκολία στην αναμενόμενη διακοπτική ικανότητα του device. Για τον περιορισμό του ρεύματος αυτού εφαρμόζεται η τεχνική MIS (Metal-Insulator Semiconductor) κατά την οποία ένα μονωτικό

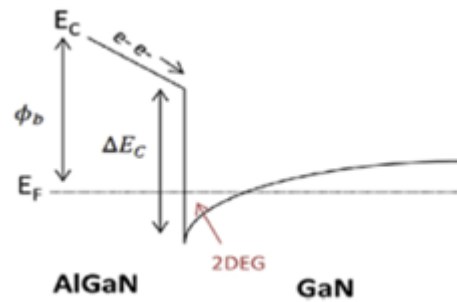


FIGURE 2.7: Ενεργειακό διάγραμμα GaN/AlGaN HEMT και δημιουργία του 2DEG [16]

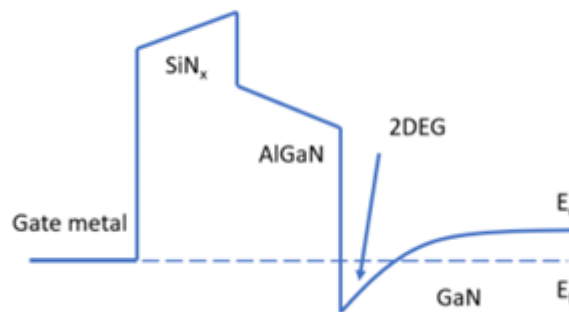


FIGURE 2.8: Ενεργειακό διάγραμμα GaN/AlGaN HEMT χρησιμοποιώντας SiN_x μονωτικό υλικό μεταξύ gate και AlGaN [14]

υλικό χρησιμοποιείται κάτω από το gate και αποτρέπει το ρεύμα διαρροής προς αυτό. Συνήθως ως μονωτικό στρώμα χρησιμοποιείται SiN_x υλικό το οποίο σπρώχνει τη ζώνη αγωγιμότητας του AlGaN προς τα πάνω, όπως φαίνεται στο σχήμα 2.8, αποτρέποντας έτσι το ρεύμα διαρροής του gate.

Το drain-source ρεύμα διαρροής είναι αυτό το ρεύμα που προκύπτει όταν το device είναι «κλειστό», το οποίο σε ιδανικές συνθήκες θα θέλαμε να είναι μηδενικό. Αυτό προκαλεί πολλά προβλήματα στο device, όπως μεγαλύτερη κατανάλωση ενέργειας και μείωση χρόνου ζωής, αλλά και στο κύκλωμα στο οποίο είναι συνδεδεμένο. [14], [16]

Μία τεχνική που χρησιμοποιείται ευρέως στα GaN HEMT για την βελτίωση της αξιοπιστίας τους είναι η surface passivation. Πιο αναλυτικά, ένα στρώμα οξειδίου, συνήθως SiN_x και σε πιο ειδικές περιπτώσεις SiO_2 ή Al_2O_3 , καλύπτει όλη την επιφάνεια του device εκτός από της επαφές πηγής, πύλης και απαγωγού. Αυτό το στρώμα διαχωρίζει την επιφάνεια του τρανζίστορ από την ατμόσφαιρα προστατεύοντάς το από εξωτερικούς παράγοντες, με αποτέλεσμα μικρότερα ρεύματα διαρροής, μεγαλύτερη breakdown voltage και αποδοτικότερη κατανάλωση ενέργειας. [16], [18]

Τέλος, η εφαρμογή field plates στο device προσδίδει εξαιρετικά μεγαλύτερη απόδοση στο τρανζίστορ. Πιο συγκεκριμένα, τα field plates είναι στην ουσία μεταλλικές επεκτάσεις (πλάκες) που συνδέονται συνήθως στα ηλεκτρόδια του source και του gate και τοποθετούνται πάνω από το passivation στρώμα. Αυτές οι πλάκες βοηθούν στην καλύτερη κατανομή του ηλεκτρικού πεδίου, ομοιόμορφα μεταξύ πύλης-απαγωγού,

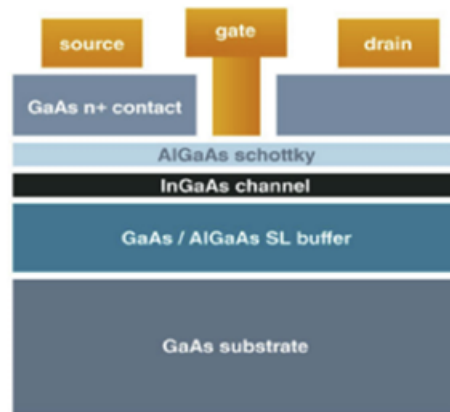


FIGURE 2.9: Δομή AlGaAs/InGaAs/GaAs ψευδομορφικού HEMT [16]

με αποτέλεσμα μεγαλύτερη τάση κατάρρευσης και μείωση του φαινομένου current collapse. Άρα μεγαλύτερη αξιοπιστία στο τρανζίστορ. Το φαινόμενο του current collapse προκύπτει από πολλούς παράγοντες, κυρίως σε υψηλές τάσεις παρατηρείται προσωρινή μείωση του ρεύματος I_D σε σχέση με την αναμενόμενη τιμή του. Επιπλέον, πηγές αναφέρουν ότι η εφαρμογή field plates έχει δείξει καλή συμπεριφορά στο φαινόμενο του self-heating καθώς μειώνουν την θερμική αντίσταση του device, με αποτέλεσμα καλύτερη απόδοση ισχύος. [14], [16]

2.3 Σύγκριση διαφόρων τύπων HEMT

Όπως είδαμε και στο προηγούμενο κεφάλαιο, από την ανακάλυψη της πρώτης βασικής δομής AlGaAs/GaAs HEMT, διάφοροι τύποι HEMT με διαφορετικά υλικά σύνθετων ημιαγωγών έχουν δημιουργηθεί. Οι πιο δημοφιλείς δομές είναι τα GaAs-based HEMT (π.χ. AlGaAs/GaAs), τα ψευδομορφικά GaAs-based pHEMT (π.χ. AlGaAs/InGaAs/GaAs) και τα InP HEMT (π.χ. AlInAs/GaInAs/InP). Στην συνέχεια κατασκευάστηκαν οι δομές SiGe HEMT και τα GaN-based HEMT που μελετάμε σε αυτή την εργασία.

Το πρώτο AlGaAs/GaAs HEMT ήταν μία δομή HEMT πολύ χρήσιμη για εκείνη την εποχή καθώς μπορούσε να προσφέρει υψηλές αποδόσεις σε διάφορες θερμοκρασίες και σε υψηλές συχνότητες λειτουργίας σε σύγκριση με τις τεχνολογίες Si-MOSFET και GaAs-MESFET. Στη συνέχεια, τα ψευδομορφικά GaAs-based HEMT, όπως αυτό που βλέπουμε στην εικόνα 2.9, μπορούσαν να αποδώσουν πολύ μεγαλύτερη ισχύ σε σχέση με τα συμβατικά GaAs HEMT. Τα GaAs-based pHEMT είχαν την δυνατότητα υψηλής απόδοσης ισχύος με ποσοστό PAE 68%, αλλά εμφανίζουν σοβαρά προβλήματα λόγω του έντονου self-heating.

Επιπρόσθετα, τα InP HEMT συνήθως κατασκευάζονται από InAlAs/InGaAs πάνω σε InP υπόστρωμα, όπως φαίνεται στο σχήμα 2.10. Πετυχαίνουν πολύ μεγάλη συχνότητα αποκοπής με πολύ χαμηλό θόρυβο, παρουσιάζουν 50% μεγαλύτερο gain και 33% μικρότερη κατανάλωση ενέργειας, σε σχέση με τα GaAs HEMT. Ωστόσο παρουσιάζουν χαμηλή απόδοση λειτουργίας με χαμηλή breakdown voltage και πυκνότητα ρεύματος.

Σχετικά με τα SiGe HEMT αναφέρεται πως παρουσιάζουν καλή απόδοση σε υψηλές συχνότητες (mm-wave), καθώς προσφέρουν καλύτερη θερμική αγωγιμότητα από τα GaAs HEMT, έτσι μαζί με τα GaAs HEMT βρίσκουν ευρύ φάσμα εφαρμογής σε RF LNAs και power amplifier εφαρμογές.

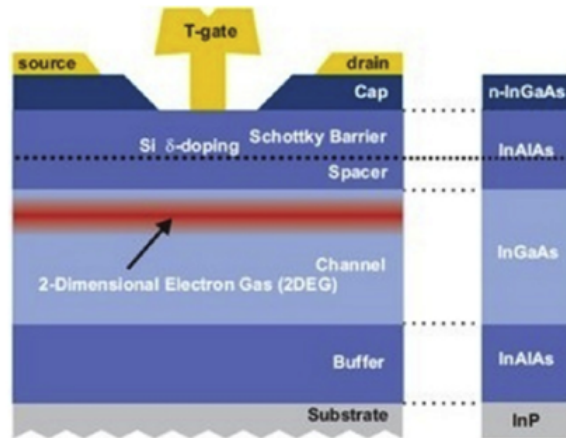


FIGURE 2.10: Δομή InAlAs/InGaAs HEMT [16]

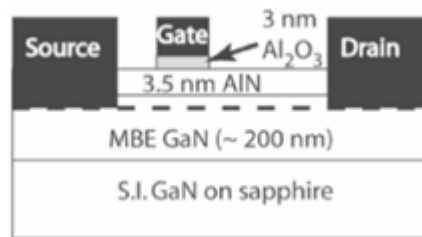


FIGURE 2.11: Δομή AlN/GaN HEMT [16]

Ωστόσο, τα AlGaIn/GaN HEMT προσφέρουν μεγαλύτερη απόδοση σχεδόν σε όλες τις εφαρμογές σε σχέση με τα υπόλοιπα HEMT λόγω της μεγάλης κινητικότητας των ηλεκτρονίων τους. Η πυκνότητα των φορτίων στο 2DEG είναι πολύ υψηλή ($\approx 2,7 \cdot 10^{13} \text{cm}^{-2}$), σχεδόν 12 φορές μεγαλύτερη από τα υπόλοιπα HEMT. Επίσης παρουσιάζουν ανόχη σε πολύ υψηλές τάσεις και έχουν την δυνατότητα να λειτουργούν σε υψηλές συχνότητες και θερμοκρασίες. Ακόμη, σε υψηλές ταχύτητες εφαρμογές αντιδρούν πολύ γρήγορα με χαμηλή αντίσταση R_{on} , γεγονός που τα κάνει ιδανικά για MMIC PAs, 5G και mm-wave εφαρμογές. Συνεπώς, είναι προφανές ότι τα GaN/AlGaIn HEMT υπερτερούν σε εφαρμογές υψηλής ισχύος, συχνότητας και απόδοσης, ενώ τα GaAs και InP HEMT περιορίζονται σε χαμηλής ισχύος εφαρμογές. Τέλος, έρευνες γίνονται για μία εξελιγμένη διάταξη GaN-based HEMT, η οποία αντί για AlGaIn/GaN χρησιμοποιεί AlN/GaN, όπως φαίνεται στο σχήμα 2.11. Πιο συγκεκριμένα, η διάταξη αυτή παρουσιάζει μεγαλύτερη πυκνότητα φορτίου στο 2DEG ($\approx 6 \cdot 10^{13} \text{cm}^{-2}$) και bandgap 6,2 eV, ενώ το GaN/AlGaIn 3,42 eV. Έτσι μπορεί να παρέχει ακόμα μεγαλύτερη απόδοση και ισχύς ιδανικά για υψηλής συχνότητας εφαρμογές. Ωστόσο, εμφανίζονται πολλά παρασιτικά φαινόμενα στο device, γεγονός που κάνει την διάταξη μέχρι στιγμής μη-αξιόπιστη. [16]

2.3.1 Απόδοση των Ενισχυτών Ισχύος (Power Amplifiers) χρησιμοποιώντας διαφορετικές διατάξεις

Σε αυτό το υποκεφάλαιο θα δούμε δεδομένα που παρουσιάζονται σε δημοσιεύσεις από το 2000 μέχρι και το 2024 σχετικά με την απόδοση των Power Amplifiers σε

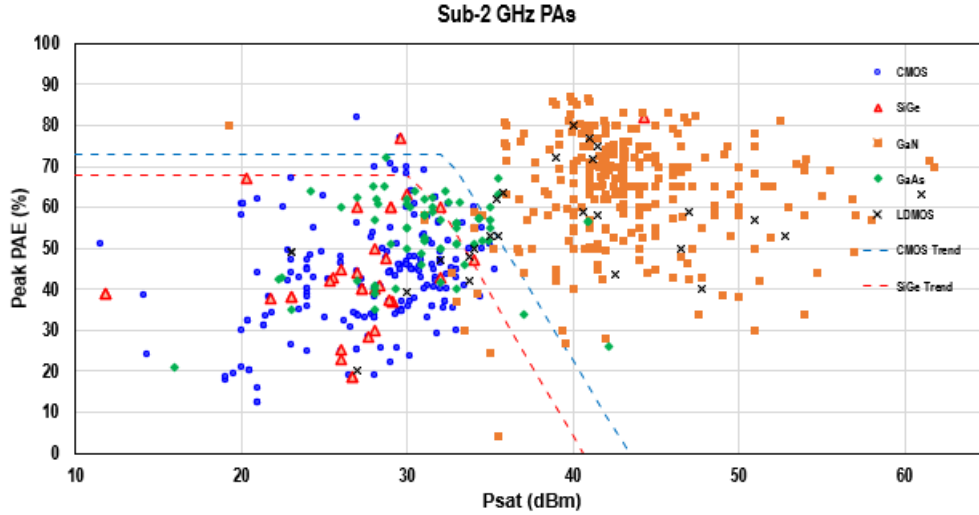


FIGURE 2.12: $P_{sat}(dBm)$ - $PAE(\%)$ κάτω από 2GHz για διάφορες τεχνολογίες [19]

συχνότητες από 500MHz μέχρι 1.5THz και δεδομένα από PAs που έχουν υλοποιηθεί με εμπορικά διαθέσιμες τεχνολογίες, όπως bulk CMOS, CMOS SOI, SiGe, LDMOS, GaN, InP και GaAs. Τα δεδομένα που θα παρουσιαστούν παρακάτω έχουν συγκεντρωθεί στο [19].

Στα σχήματα 2.12, 2.13, 2.14, 2.15, 2.16 περιγράφονται οι αποδόσεις διαφόρων τεχνολογιών σε διάφορες συχνότητες. Στον άξονα x έχουμε το $P_{sat}dBm$ (saturated output power), το οποίο περιγράφει πόση ισχύ προσφέρει ο ενισχυτής στην έξοδο όταν λειτουργεί στο μέγιστο, όσο μεγαλύτερο το P_{sat} τόσο πιο δυνατός ενισχυτής. Στον άξονα y έχουμε το $PAE\%$ (Power Added Efficiency), το οποίο είναι δείκτης απόδοσης για ενισχυτές, μεγαλύτερο PAE σημαίνει πιο αποδοτική μετατροπή της DC ισχύς σε έξοδο. Παρατηρούμε ότι, στις χαμηλές συχνότητες (RF) τα CMOS παρουσιάζουν χαμηλό P_{sat} και μέτρια απόδοση, οπότε είναι ιδανικά για εφαρμογές χαμηλού κόστους και ισχύος. Τα SiGe HEMT συμπεριφέρονται καλύτερα από τα CMOS αλλά εξακολουθούν να παρουσιάζουν χαμηλό P_{sat} . Οι διατάξεις GaN και LDMOS φαίνεται να κυριαρχούν σε αυτές τις συχνότητες με υψηλό P_{sat} και ποσοστό απόδοσης, οπότε είναι ιδανικές τεχνολογίες για power-hungry RF εφαρμογές όπως base station και radar. Τέλος τα GaAs HEMT δείχνουν καλή απόδοση αλλά χαμηλότερο P_{sat} από τα GaN HEMT. Συνεπώς σε χαμηλές συχνότητες (RF) η καλύτερες επιλογές για υψηλή απόδοση και ισχύς είναι τα GaN HEMT και τα LDMOS ενώ τα CMOS και SiGe χρησιμοποιούνται για χαμηλού κόστους και ισχύος εφαρμογές. Σε μεσαίες συχνότητες, παρατηρούμε την ίδια συμπεριφορά από CMOS και SiGe, ωστόσο δεν εμφανίζονται δεδομένα για LDMOS εφαρμογές. Φαίνεται ότι το GaN και το GaAs HEMT κυριαρχούν σε P_{sat} και απόδοση, με το GaN να παρουσιάζει τις μεγαλύτερες αποδόσεις και την υψηλότερη ισχύ. Τέλος, σε πολύ μεγάλες συχνότητες βλέπουμε πάλι παρόμοια αποτελέσματα με τις μεσαίες συχνότητες, με όλες τις τεχνολογίες να έχουν γενικά χαμηλότερη απόδοση. Ωστόσο, παρατηρούμε ότι σε μεγάλες συχνότητες υπάρχουν μερικά δεδομένα για InP HEMT τα οποία δείχνουν δυνατότητες εφαρμογής σε εξαιρετικά υψηλές συχνότητες με υψηλή απόδοση, όπως radar και δορυφόρους.

Στο σχήμα 2.17, παρουσιάζεται η μεταβολή της ισχύος $P_{sat}dBm$ σε διαφορετικές συχνότητες. Επιβεβαιώνονται αυτά που αναφέρθηκαν και παραπάνω, τα CMOS είναι ιδανικά για εφαρμογές χαμηλού κόστους και ισχύς, όμως περιορίζονται σε μεγάλες

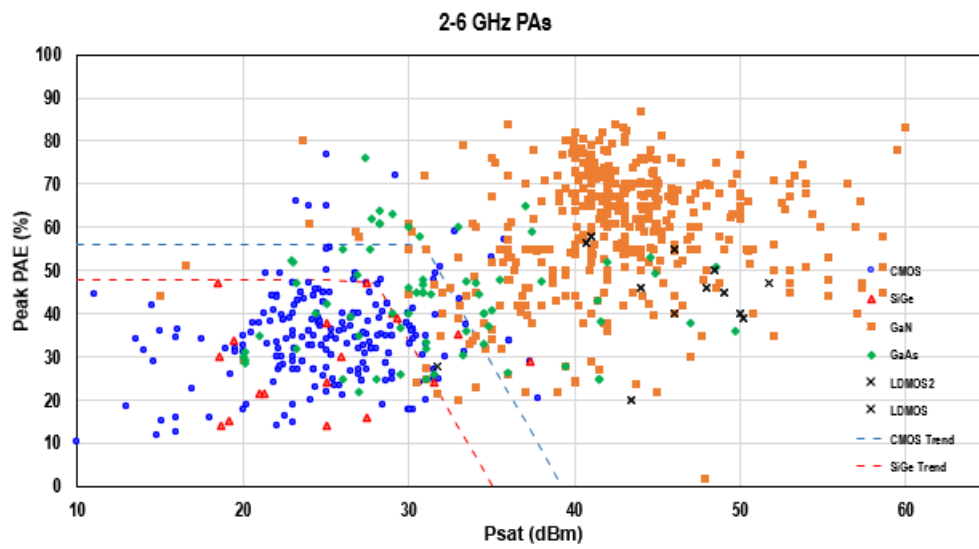


FIGURE 2.13: $P_{sat}(dBm)$ - $PAE(\%)$ από 2-6GHz για διάφορες τεχνολογίες [19]

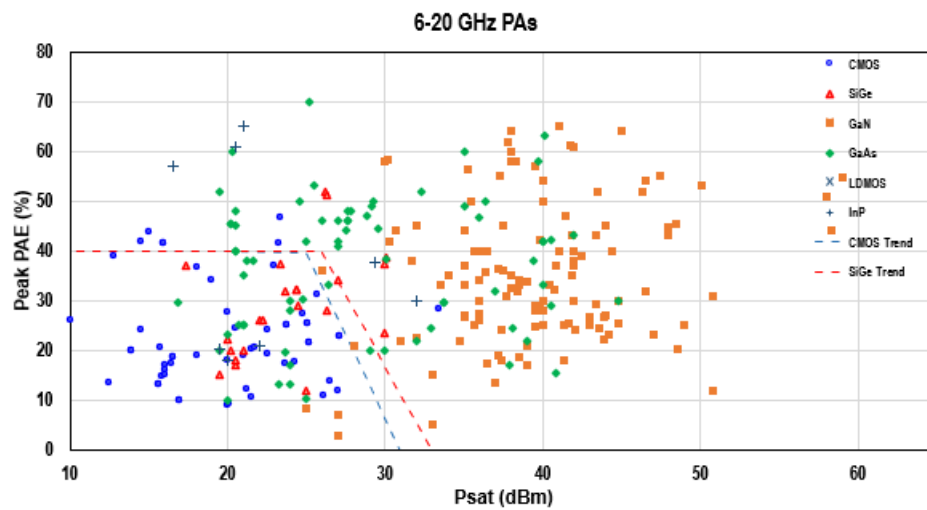


FIGURE 2.14: $P_{sat}(dBm)$ - $PAE(\%)$ από 6-20GHz για διάφορες τεχνολογίες [19]

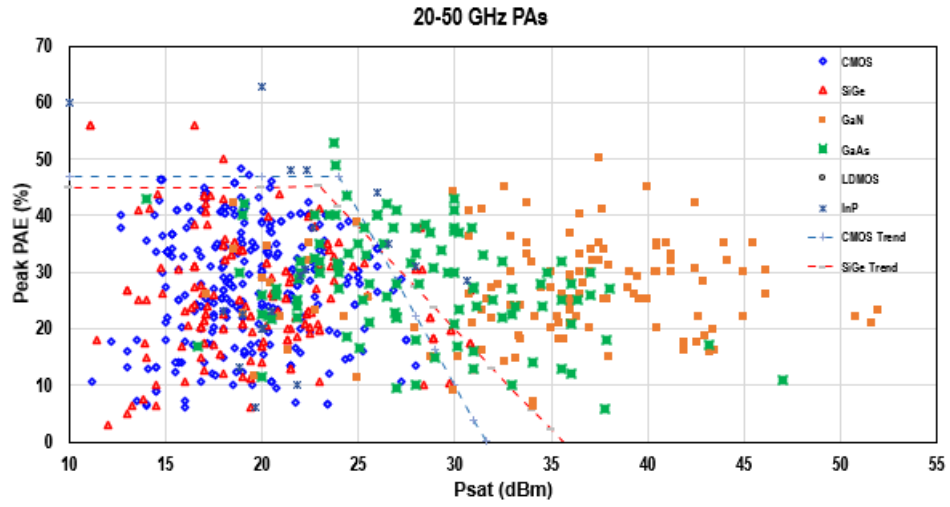


FIGURE 2.15: $P_{sat}(dBm)$ - $PAE(\%)$ από 20-50GHz για διάφορες τεχνολογίες [19]

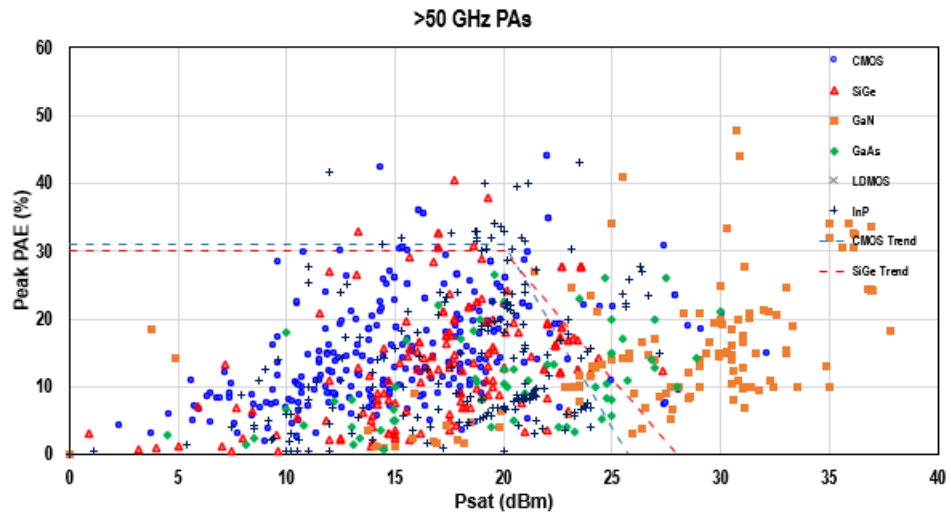


FIGURE 2.16: $P_{sat}(dBm)$ - $PAE(\%)$ πάνω από 50GHz για διάφορες τεχνολογίες [19]

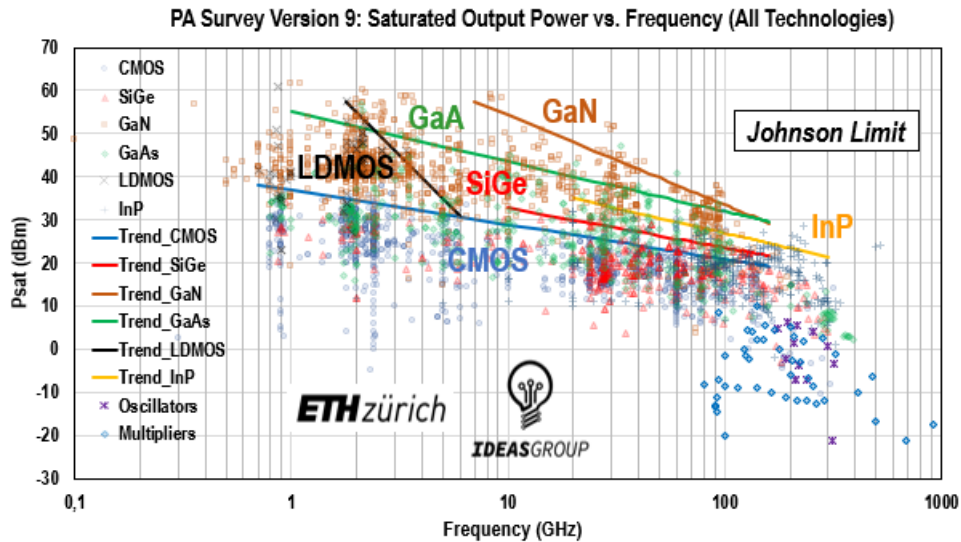


FIGURE 2.17: $P_{sat}(dBm)$ - $Frequency(GHz)$ για διάφορες τεχνολογίες [19]

συχρότητες. Τα SiGe HEMT είναι επίσης ιδανικά για ενισχυτές χαμηλής ισχύος αλλά είναι καλή επιλογή για ενδιάμεσες συχνότητες (10-100GHz). Τα LDMOS παρουσιάζουν εξαιρετικά υψηλή ισχύς αλλά περιορίζονται σε εφαρμογές κάτω από 3GHz, είναι ιδανικά για RF εφαρμογές όπως σε ραδιοπομπούς και κινητά δίκτυα. Τα GaAs HEMT δείχνουν μία σταθερή απόδοση σε RF και mm-wave εφαρμογές με αρκετά υψηλή ισχύς. Τέλος τα GaN HEMT δείχνουν να κυριαρχούν παρουσιάζοντας την υψηλότερη ισχύ εξόδου (μεγαλύτερη από 50dBm), σε συχνότητες μέχρι και λίγο πάνω από 100GHz. Τέλος, τα InP HEMT είναι η μόνη τεχνολογία που παρουσιάζει δεδομένα σε μεγάλες συχνότητες πάνω από 100GHz, προσφέροντας σχετικά υψηλή ισχύς. Τα InP HEMT χρησιμοποιούνται κυρίως σε δορυφορικές εφαρμογές.

Κεφάλαιο 3

Μοντέλο τρανζίστορ EKV/EPFL

Το μοντέλο EKV (Enz–Krummenacher–Vittoz) αποτελεί ένα από τα πιο αξιόπιστα και φυσικά τεκμηριωμένα συμπαγή μοντέλα για την περιγραφή της λειτουργίας των τρανζίστορ MOSFET. Αναπτύχθηκε με στόχο να παρέχει μια συνεχή, αναλυτική περιγραφή του ρεύματος καναλιού, από την υποκατώφλια περιοχή (subthreshold) έως και την ισχυρή αναστροφή, χωρίς τη χρήση τεχνητών διαχωριστικών μεταξύ των περιοχών λειτουργίας, όπως συμβαίνει σε άλλα μοντέλα.

Το EKV μοντέλο βασίζεται σε φυσικές παραμέτρους, όπως η πυκνότητα φορτίου καναλιού και η θερμική τάση, και επιτρέπει την ακριβή προσομοίωση κυκλωμάτων χαμηλής κατανάλωσης, ιδιαίτερα όταν τα τρανζίστορ λειτουργούν σε περιοχές που η εξοικονόμηση ισχύος και η σταθερότητα είναι κρίσιμες.

Η αυξημένη ανάγκη για σχεδίαση αναλογικών και μεικτών κυκλωμάτων (αναλογικών-ψηφιακών) CMOS, σε περιβάλλοντα χαμηλής τάσης και περιορισμένων ενεργειακών απαιτήσεων, καθιστά το EKV μοντέλο εξαιρετικά σημαντικό εργαλείο για τον μηχανικό σχεδίασης. Επιπλέον, αποτελεί ιδανική επιλογή για εκπαιδευτικούς και ερευνητικούς σκοπούς, καθώς συνδυάζει φυσική ακρίβεια με υπολογιστική απλότητα.

Στο παρόν κεφάλαιο παρουσιάζονται ειδικές εξελιγμένες εκδοχές του μοντέλου EKV που μπορούν να χρησιμοποιηθούν για τον χαρακτηρισμό ενός MOSFET και ενός GaN HEMT.

3.1 EKV2.6, sEKV και EPFL HEMT MODEL

3.1.1 EKV2.6

Το μοντέλο EPFL-EKV 2.6 είναι ένα συμπαγές μοντέλο το οποίο μπορεί να περιγράψει πλήρως την λειτουργία ενός MOSFET σύγχρονης CMOS τεχνολογίας. Βασίζεται σε φυσικές ιδιότητες των MOS και χρησιμοποιείται ευρέως σε σχεδιαστικά προγράμματα (π.χ. Spectre) για την σχεδίαση και την προσομοίωση low-voltage, αναλογικά και μεικτά κυκλώματα ακόμα και σε πολύ μικρές γεωμετρίες.

Το μοντέλο αυτό μπορεί να περιγράψει αξιόπιστα τα εξής φυσικά φαινόμενα:

- βασικά γεωμετρικά και διαδικαστικά χαρακτηριστικά όπως το πάχος του οξειδίου, το βάθος επαφής, και το αποτελεσματικό μήκος και πλάτος του καναλιού
- επιδράσεις του προφίλ προσμίξεων και του υποστρώματος
- μοντελοποίηση συμπεριφοράς ασθενής, μέτριας και ισχυρής αναστροφής
- επιδράσεις κινητικότητας λόγω κάθετων και πλευρικών ηλεκτρικών πεδίων και κορεσμού ταχύτητας
- φαινόμενα μικρού μήκους καναλιού όπως: μεταβολή μήκους καναλιού (CLM), επιμερισμός φορτίου πηγής/απαγωγού (ακόμα και για στενά κανάλια), και αντίστροφο φαινόμενο μικρού μήκους καναλιού (RSCE)

- μοντελοποίηση ρεύματος υποστρώματος λόγω impact ionization
- quasistatic μοντέλο βασισμένο σε φορτίο
- μοντελοποίηση θερμικού και flicker θορύβου
- προσεγγιστικό non-quasistatic μοντέλο πρώτης τάξης για τις μεταγωγικές αγωγιμότητες (transadmittances)
- επίδραση της μικρής γεωμετρίας και device matching

Το μοντέλο μπορεί να περιγράψει πλήρως την λειτουργία ενός MOSFET λαμβάνοντας ως είσοδο μόνο τις γεωμετρικές παραμέτρους του τρανζίστορ, δηλαδή το μήκος L και το πλάτος W του καναλιού, και τις τάσεις V_G, V_S, V_D χρησιμοποιώντας τις παρακάτω παραμέτρους. [20]

TABLE 3.1: Πίνακας παραμέτρων EKV2.6 [20]

NAME	UNITS	DEFAULT	EXAMPLE	LOWER	UPPER	ESTIMATION
COX	F/m ²	0.7E-3	3.45E-3	-	-	$\varepsilon_{ox}/\text{TOX}$
XJ	m	0.1E-6	0.15E-6	0.01E-6	1E-6	XJ
VTO	V	0.5	0.7	0	2	VTO
GAMMA	\sqrt{V}	1.0	0.7	0	2	$\sqrt{2q\varepsilon_{si} \cdot \text{NSUB}/\text{COX}}$
PHI	V	0.7	0.5	0.3	2	$2V_t \cdot \ln(\text{NSUB}/n_i)$
KP	A/V ²	50E-6	150E-6	10E-6	-	UO · COX
EO	V/m	1.0E12	200E6	0.1/(0.4·TOX)	-	0.2/(THETA·TOX)
UCRIT	V/m	2.0E6	2.3E6	1.0E6	25E6	VMAX/UO
DL	m	0	-0.15· L_{min}	-0.5· L_{min}	0.5· L_{min}	XL - 2·LD
DW	m	0	-0.1· W_{min}	-0.5· W_{min}	0.5· W_{min}	XW - 2·WD
LAMBDA	-	0.5	0.8	0	3	-
LETA	-	0.1	0.3	0	2	-
WETA	-	0.25	0.2	0	2	-
Q0	As/m ²	0.0	230E-6	0	-	-
LK	m	0.29E-6	0.4E-6	0.05E-6	2E-6	-
IBA	1/m	0.0	2.0E8	0	5.0E8	ALPHA·VCR/ L_C
IBB	V/m	3.0E8	2.0E8	1.8E8	4.0E8	VCR/ L_C
IBN	-	1.0	0.6	1.0	1.0	-

3.1.2 sEKV

Το sEKV (simplified charge-based EKV MOSFET model) είναι μια απλοποιημένη εκδοχή του αναλυτικού μοντέλου EKV. Πιο συγκεκριμένα είναι ένα μοντέλο το οποίο μπορεί να περιγράψει τη λειτουργία ενός MOSFET σε κορεσμό χρησιμοποιώντας μερικές απλές εξισώσεις και 4 παραμέτρους. Προσφέρει συνεχή, αναλυτική περιγραφή του ρεύματος καναλιού ενός MOSFET σε όλες τις περιοχές λειτουργίας (weak, moderate και strong inversion). Συνεπώς, αποτελεί ένα πολύ ελκυστικό μοντέλο για τον χαρακτηρισμό ενός τρανζίστορ, καθώς μας επιτρέπει να εξάγουμε σημαντικές παραμέτρους της τεχνολογίας μας (π.χ. τάση κατωφλίου V_{TO}), μπορεί να χρησιμοποιηθεί με μικρό αριθμό σημείων μέτρησης και περιγράφει με συνέπεια την moderate inversion. Οι δυνατότητες αυτές μας βοηθάνε να καταλάβουμε την συμπεριφορά ενός τρανζίστορ σε όλες τις περιοχές και να εξάγουμε τα βασικά του δεδομένα, γεγονός που

απαιτείται αμέσως μετά την κατασκευή μιας τεχνολογίας τρανζίστορ, ώστε να μπορέσει εύκολα στη συνέχεια να εφαρμοστεί μοντέλο πάνω σε αυτή ή να εμπορευματοποιηθεί το device.

Παρακάτω θα δούμε τις βασικές εξισώσεις του μοντέλου δεδομένου ότι οι τέσσερις παράμετροι n , V_{T0} , λ_c και I_0 εξάγονται από τις πειραματικές μετρήσεις του device όπως θα δούμε στη συνέχεια. Η περιοχή λειτουργίας του τρανζίστορ καθορίζεται από τον συντελεστή αναστροφής IC (Inversion coefficient) και έχουμε ότι:

$$IC = \frac{I_D}{I_{spec}} \text{ σε saturation} \quad (3.1)$$

Ενώ I_{spec} ορίζεται ως:

$$I_{spec} = I_0 \cdot \frac{W}{L} \text{ με } I_{spec} = 2n\mu_0 C_{ox} U_T^2 \frac{W}{L} \quad (3.2)$$

Έτσι καθορίζονται οι τρεις περιοχές λειτουργίας:

$$IC \leq 0.1 \rightarrow \text{Weak inversion (WI)} \quad (3.3)$$

$$0.1 < IC \leq 10 \rightarrow \text{Moderate inversion (MI)}$$

$$IC > 10 \rightarrow \text{Strong inversion (SI)}$$

Το I_{spec} ονομάζεται specific current και είναι παράμετρος κανονικοποίησης, το I_0 είναι μία από τις παραμέτρους του μοντέλου μας και πολύ βασική για την τεχνολογία μας, n καλείται το slope factor και είναι επίσης μια σημαντική παράμετρος, ενώ μ_0 είναι η κινητικότητα των φορέων στο κανάλι και από όσο βλέπουμε προκύπτει από τις υπόλοιπες παραμέτρους, C_{ox} καλείται η χωρητικότητα του οξειδίου (υπολογίζεται από το πάχος του οξειδίου t_{ox} μέσω της σχέσης $C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$ [20]) και τέλος U_T είναι η θερμοκή τάση και υπολογίζεται από τη σχέση $U_T = \frac{kT}{q}$ (k : σταθερά Boltzmann, T : θερμοκρασία, q : φορτίο ηλεκτρονίων).

Στη συνέχεια, μετά τον υπολογισμό του IC μπορεί να υπολογιστεί το κανονικοποιημένο φορτίο στη πηγή q_s μέσω της σχέσης:

$$q_s = \frac{1}{2} \left(\sqrt{4IC + (1 + \lambda_c IC)^2} - 1 \right) \quad (3.4)$$

Επίσης το φορτίο σχετίζεται με τις τάσεις εισόδου ως:

$$\frac{V_P - V_S}{U_T} = 2q_s + \ln(q_s) \quad (3.5)$$

Γνωρίζουμε ότι η pinch-off τάση εκφράζεται ως:

$$V_P \approx \frac{V_G - V_{T0}}{n} \quad (3.6)$$

Συνεπώς συνδιάζοντας τις σχέσεις 3.4, 3.5, 3.6 προκύπτει ότι η τάση V_G είναι:

$$V_G = V_{T0} + n \cdot V_P = V_{T0} + n \cdot (V_{dsat} + V_S) \quad (3.7)$$

Με V_{dsat} saturation voltage ($V_{dsat} \approx V_P - V_S$)

Επιπρόσθετα, σημαντικό ρόλο για την εξαγωγή παραμέτρων και στην μέτρηση της αποδοτικότητας του τρανζίστορ (FoM) παίζει η **διαγωγιμότητα** της πύλης $G_m = \frac{\partial I_D}{\partial V_G}$. Επειδή στο EKV όλες οι τάσεις αναφέρονται ως προς το υπόστρωμα (bulk), ορίζονται άλλες δύο διαγωγιμότητες. Η $G_{ms} = -\frac{\partial I_D}{\partial V_S}$ και η $G_{md} = -\frac{\partial I_D}{\partial V_D}$. Ο όρος $\frac{G_m}{I_D}$ καλείται

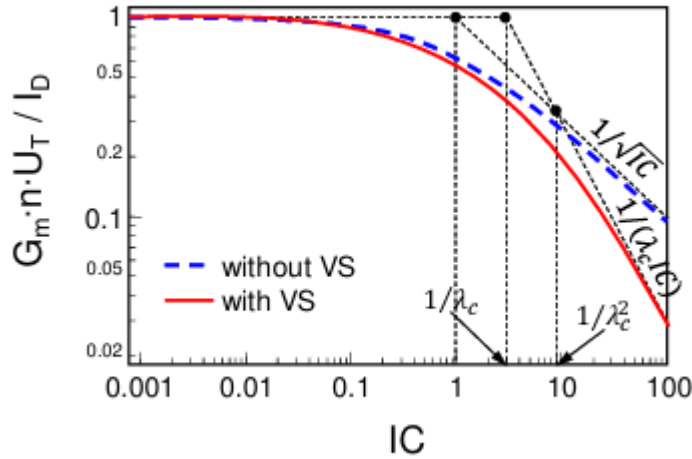


FIGURE 3.1: Χαρακτηριστική g_{ms}/I_D vs IC , σχεδιάζοντας τις ασύμπτωτες WI και SI σε long-channel devices χωρίς το φαινόμενο velocity saturation (VS) και short-channel με VS. [21]

αποδοτικότητα διαγωγιμότητας (transconductance efficiency) ή αποδοτικότητα ρεύματος (current efficiency) και είναι ένα από τα σημαντικότερα FoM για σχεδίαση αναλογικών κυκλωμάτων χαμηλής ισχύος. Στην ουσία ο όρος μετράει πόση διαγωγιμότητα παράγεται σε ένα δεδομένο ρεύμα και είναι συνάρτηση του όρου αναστροφής IC . Θα δούμε ότι είναι ο βασικός όρος που χρησιμοποιείται στο μοντέλο sEKV για την εξαγωγή των παραμέτρων του μοντέλου και ορίζεται ως:

$$\frac{g_{ms}}{IC} = \frac{G_m \cdot nU_T}{I_D} = \frac{\sqrt{(\lambda_c IC + 1)^2 + 4IC} - 1}{IC \cdot [\lambda_c(\lambda_c IC + 1) + 2]} \quad (3.8)$$

Δεδομένου ότι

$$g_{ms} = \frac{G_{ms}}{G_{spec}} = \frac{n \cdot G_m}{G_{spec}} = \frac{\sqrt{(\lambda_c IC + 1)^2 + 4IC} - 1}{\lambda_c(\lambda_c IC + 1) + 2} \quad (3.9)$$

Η σχέση 3.8 είναι συνεχής από WI σε SI και φαίνεται στο σχήμα 3.1. Βλέπουμε ότι ο όρος $\frac{G_m \cdot nU_T}{I_D}$ είναι μέγιστος σε WI και φθίνει σε SI. Είναι σημαντικό να αναφερθεί πως από την συγκεκριμένη χαρακτηριστική εξάγονται οι τρεις παράμετροι, όπως θα δούμε στη συνέχεια, I_{spec} (συνεπώς και I_0), n , λ_c . Παρατηρούμε ότι οι ασύμπτωτες της WI και SI σε long-channel devices συναντιούνται στο σημείο $IC = 1$ το οποίο είναι και το σημείο που εξάγουμε το specific current από την $\frac{G_m \cdot nU_T}{I_D}$ προς I_D χαρακτηριστική. [21]

3.2 EPFL HEMT Model

Για την πλήρης μοντελοποίηση των AlGaAs/GaAs και AlGaN/GaN HEMT αναπτύχθηκε το μοντέλο EPFL HEMT MODEL, όπως περιγράφεται στα [22] και [23]. Πιο συγκεκριμένα, το μοντέλο αποτελεί ένα συμπαγές μοντέλο το οποίο περιγράφει την λειτουργία των HEMT βασισμένο στις φυσικές ιδιότητες της διάταξης, χωρίς να εμπεριέχει εμπειρικές παραμέτρους. Το μοντέλο περιγράφει πλήρως τις εσωτερικές χωρητικότητες και την συνολική χωρητικότητα της πύλης σχετιζόμενες με το φορτίο αναστροφής. Επίσης ακολουθεί μία γραμμική προσέγγιση της πυκνότητας του φορτίου

στο κανάλι και προσφέρει συνεχείς εκφράσεις για τα φορτία και το ρεύμα σε όλες τις περιοχές λειτουργίας του τρανζίστορ, περιλαμβάνοντας και την περιοχή υποκατωφλίου. Ουσιαστικά, το EPFL HEMT MODEL είναι μία επέκταση του EKV MOSFET MODEL με μικρές διαφοροποιήσεις λόγω της δομής των HEMT. Αυτό σημαίνει ότι όλες οι τεχνικές και κάποιες παράμετροι που είδαμε στα παραπάνω υποκεφάλαια για τα MOSFET μπορούν να χρησιμοποιηθούν και στα HEMT.

Στον πίνακα 3.2 βλέπουμε τις βασικές παραμέτρους και τα σύμβολα που χρησιμοποιούνται στο μοντέλο.

TABLE 3.2: Βασικά σύμβολα και μονάδες στο EPFL HEMT MODEL [22]

Description	Symbol	Unit
Channel and Gate Charge Densities	n_{ch}, n_G	m^{-2}
Electron Charge	q	C
Thermal Voltage	U_T	V
Potential Profile and Surface Potential	ψ, ψ_s	V
Shift in the Quasi Fermi Level	V_{ch}	V
Bottom of the Conduction Band	E_C	eV
Top of the Valence Band	E_V	eV
Fermi Level	E_F	eV
First and Second Lowest Eigenstates	E_0, E_1	eV
Input and Output Transconductances	g_m, g_{ds}	S
Drain to Source Current	I_{DS}	A
Electric Field	\mathcal{E}	V/m
Experimentally Determined Parameter	u_1	$Vm^{4/3}$
Electric Displacement Field	D	C/m^2
Equivalent Barrier Capacitance	C_b	F/m^2
Body Factor	γ	\sqrt{V}
The n Factor	n_q	-
Offset Voltage and Pinch-off Voltage	V_A, ψ_P	V
Specific Charge	Q_{SP}	C
Specific Current	I_{SP}	A

Ενώ παρακάτω συνοψίζουμε κάποιες από τις βασικές εξισώσεις του μοντέλου που θα χρησιμοποιηθούν για τον χαρακτηρισμό του device [24], [22].

3.2.1 Μοντέλο χωρητικότητας HEMT

Το μοντέλο χωρητικότητας του HEMT μπορεί να περιγράψει με καλή ακρίβεια τις εσωτερικές χωρητικότητες του device μέσω των φορτίων q_s, q_d .

Σύμφωνα με το EPFL HEMT μοντέλο που περιγράφεται στα [22] και [23] προκύπτει ότι η κανονικοποιημένη χωρητικότητα στο gate (gate specific capacitance) είναι:

$$C_T = C'_b \cdot W \cdot L \quad (3.10)$$

Με $C'_b = \frac{\epsilon_1}{T_b}$.

Η χωρητικότητα της πύλης ως προς την πηγή C_{gs} και η χωρητικότητα της πύλης ως προς τον απαγωγό C_{gd} δίνονται από τις σχέσεις :

$$C_{gs} = \frac{2}{3} \frac{q_s^2 + 3q_s + 2}{(q_s + q_d + 1)^2} \quad (3.11)$$

$$C_{gd} = \frac{2 q_d^2 + 3q_d + 2}{3 (q_s + q_d + 1)^2} \quad (3.12)$$

Ενώ η συνολική χωρητικότητα μεταξύ της πύλης και του καναλιού C_{gc} δίνεται από τη σχέση:

$$C_{gc} = C_{gd} + C_{gs} = \frac{\partial q}{\partial V_d} + \frac{\partial q}{\partial V_s} = C_T \cdot \frac{2(q_s^2 + q_d^2) + 8q_s q_d + 3(q_s + q_d)}{3 \cdot (q_s + q_d + 1)^2} \quad (3.13)$$

Στο [25] περιγράφεται πως η 3.13 στην γραμμική περιοχή ($q_s = q_d$) γίνεται:

$$C_{gc}|_{q_d=q_s} = C_T \cdot \frac{2q_s}{2q_s + 1} \quad (3.14)$$

Ενώ σε saturation, θεωρούμε αμελητέο το φορτίο q_d και η σχέση 3.13 γίνεται :

$$C_{gc} = C_T \cdot \frac{q_s}{3} \frac{2q_s + 3}{(q_s + 1)^2} \quad (3.15)$$

3.2.2 Μοντέλο φορτίου HEMT

Αρχικά, το μοντέλο χρησιμοποιεί γραμμική προσέγγιση του φορτίου στο κανάλι σε συνάρτηση με το δυναμικό της επιφάνειας (mobile charge Q_{ch} vs surface potential ψ_s), ως

$$Q_{ch} = C'_b \cdot n \cdot (\psi_s - \psi_p) \quad (3.16)$$

με n να υποδηλώνει το slope factor όπως και στα MOSFET και εκφράζεται ως:

$$n = 1 + \gamma / (2 \sqrt{\psi_p}) \quad (3.17)$$

Θεωρούμε $C'_b = \frac{\epsilon_i}{T_b}$ χωρητικότητα φράγματος σε συνάρτηση με την διαπερατότητα ϵ_i και το πάχος T_b του AlGaIn στρώματος, ενώ με $\gamma = \sqrt{2q\epsilon_2 N_A}$ συμβολίζουμε τον συντελεστή σώματος (N_A : νόθευση GaN, ϵ_2 : διαπερατότητα GaN).

Το δυναμικό στην επιφάνεια κατά το pinch-off ψ_p σε συνάρτηση με την τάση στην πύλη είναι:

$$\psi_p = V_G - V_A - \gamma^2 \left(\sqrt{\frac{V_G - V_A}{\gamma^2}} + \frac{1}{4} - \frac{1}{2} \right) \quad (3.18)$$

Με

$$V_A = V_{TO} + \phi_{THR} + \gamma \sqrt{\phi_{THR}} \quad (3.19)$$

όπου V_{TO} η τάση κατωφλίου και ϕ_{THR} ειδική παράμετρος του μοντέλου που ορίζεται ως:

$$\phi_{THR} = \phi_0 - \phi_T, \quad \phi_0 = U_T \cdot \ln(N_A/N_V) + \frac{E_{g,AlGaIn}}{q}, \quad \phi_T = U_T \cdot \ln(N_A/N_{i,GaN})$$

Επίσης, το ρεύμα στο drain εκφράζεται ως:

$$I_D = I_{spec} \cdot (i_f - i_r) = I_{spec} \cdot (q_s^2 + q_s - q_d^2 - q_d) \quad (3.20)$$

με i_f, i_r forward ή reverse ρεύματα, ενώ το I_{spec} ορίζεται όπως στα MOSFET:

$$I_{spec} = I_0 \cdot \frac{W}{L} = 2nU_T^2 \cdot \mu_{2DEG} C'_b \cdot \frac{W}{L} \quad (3.21)$$

με μ_{2DEG} να θεωρούμε την κινητικότητα των ηλεκτρονίων στο δυσδιάστατο «κανάλι».

Τέλος, η χαρακτηριστική έκφραση $\frac{G_m n U_T}{I_D}$, η οποία αποτελεί κλειδί για το figure of merit των MOSFET, μπορεί να χρησιμοποιηθεί και στα HEMT ως:

$$\frac{G_m n U_T}{I_D} = \frac{1}{1 + q_s + q_d} \approx \frac{1}{\frac{1}{2} + \sqrt{\frac{1}{4} + IC}} \quad (3.22)$$

Με $IC = \frac{I_D}{I_{spec}}$, όπως ακριβώς και στα MOSFET.

Μέσω των παραπάνω εξισώσεων παρατηρούμε ότι μπορούμε να χρησιμοποιήσουμε τις βασικές παραμέτρους που είδαμε και στο sEKV για να χαρακτηρίσουμε πλήρως ένα HEMT, δεδομένου ότι το μοντέλο μας ταυτίζεται με το EKV άρα μπορούν να εφαρμοστούν και οι ίδιες μέθοδοι εξαγωγής παραμέτρων.

Κεφάλαιο 4

Πειραματικές μετρήσεις CV και αποτελέσματα

Σε αυτό το κεφάλαιο θα αναλυθεί πλήρως η πειραματική διαδικασία που πραγματοποιήθηκε στο εργαστήριο μικροηλεκτρονικής της σχολής Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών του Πολυτεχνείου Κρήτης (Χανιά Κρήτης). Πιο συγκεκριμένα, θα αναφερθούμε στην διαδικασία χαρακτηρισμού μιας GaN/AlGaN HEMT διάταξης σε wafer, η οποία κατασκευάστηκε στο ITE του Ηρακλείου από την ομάδα IESL-FORTH. Επίσης, θα περιγραφεί ο εξοπλισμός του εργαστηρίου μικροηλεκτρονικής που χρησιμοποιήθηκε για την διεξαγωγή των CV μετρήσεων. Τέλος, θα παρουσιαστούν τα αποτελέσματα των CV μετρήσεων των διατάξεων και η μεθοδολογία και τα αποτελέσματα της εξαγωγής παραμέτρων με στατιστική ανάλυση.

4.1 Διάταξη προς χαρακτηρισμό και εξοπλισμός εργαστηρίου

Η διάταξη HEMT που θα χαρακτηρίσουμε κατασκευάστηκε εξ ολοκλήρου από IESL-FORTH χρησιμοποιώντας την μέθοδο της οπτικής λιθογραφίας (optical lithography), με AlGaN/GaN στρώματα επιταξιακά τοποθετημένα σε υπόστρωμα πυριτίου (Si). Η πηγή και ο απαγωγός σχηματίζουν ωμικές επαφές (Ti/Al/Ni/Au), ενώ η πύλη (gate) σχηματίζει Schottky barrier, χρησιμοποιώντας Ni/Au μέταλλο. Για passivation layer έχει χρησιμοποιηθεί SiN, ενώ δεν έχουν τοποθετηθεί field plates. Τα HEMT κατασκευάστηκαν σε wafer, το οποίο αποτελείται από 12 περιόδους, οι οποίες εμπεριέχουν τα «ίδια» κατασκευαστικά τρανζίστορ. Οι δώδεκα περίοδοι βρίσκονται στο wafer όπως βλέπουμε στην εικόνα 4.1, ενώ η αρίθμηση που βλέπουμε περιγράφει σε ποια περίοδο βρίσκόμαστε, ώστε να κατανοούμε σε ποιο τρανζίστορ αναφερόμαστε. Συνεπώς, όταν αναφερόμαστε σε ένα τρανζίστορ με δείκτη "11" καταλαβαίνουμε ότι το τρανζίστορ βρίσκεται στην πάνω αριστερά περίοδο του wafer κ.ο.κ..

Η κάθε περίοδος του wafer αποτελείται από διάφορα τρανζίστορ ίδιας κατασκευής αλλά διαφορετικής γεωμετρίας. Σε αυτή την εργασία χρησιμοποιήθηκαν τα πιο βασικά από αυτά. Για τις DC μετρήσεις που θα αναλύσουμε στο επόμενο κεφάλαιο μετρήσαμε ένα HEMT με πλάτος και μήκος καναλιού 250/3 μm . Για τις CV μετρήσεις που θα δούμε στη συνέχεια του κεφαλαίου μετρήσαμε ένα HEMT τρανζίστορ που ονομάστηκε fatfet λόγω της μεγάλης έκτασης του, 500/300 μm . Στην εικόνα 4.2 βλέπουμε από τι αποτελείται κάθε περίοδος του wafer.

Μεγεθυνόντας την εικόνα, όπως βλέπουμε στην 4.3, παρατηρούμε πάνω αριστερά το τρανζίστορ που χρησιμοποιήθηκε στις DC μετρήσεις και ακριβώς δίπλα του βρίσκεται το fatfet που χρησιμοποιήθηκε στις CV μετρήσεις. Ευδιάκριτες είναι οι τρείς επαφές source, gate, drain (S, G, D). Δεξιά από το fatfet βλέπουμε HEMT τρανζίστορ που μοιάζουν με κεφαλαίο "M", τα οποία μπορούν να χρησιμοποιηθούν σε RF

11	12	13
21	22	23
31	32	33
41	42	43

FIGURE 4.1: Η διάταξη των περιόδων στο wafer.

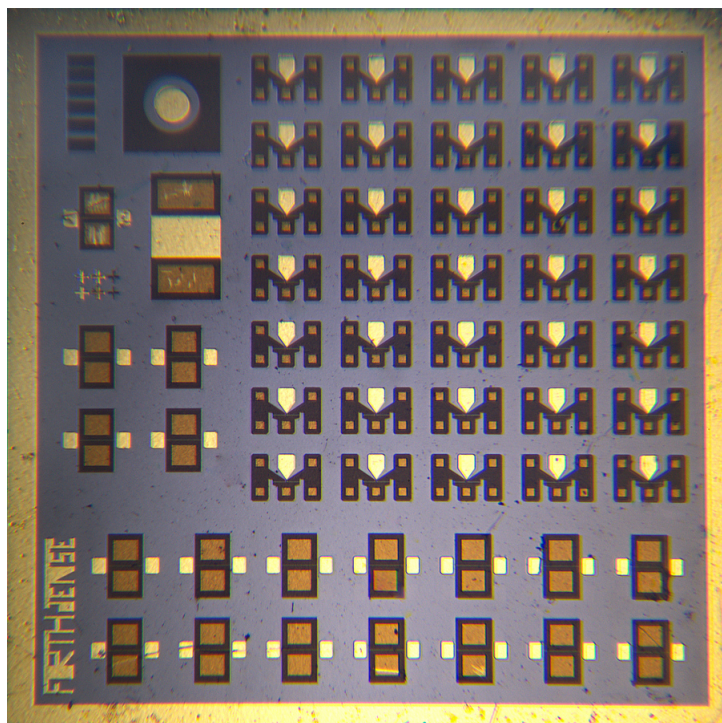


FIGURE 4.2: Περίοδος του wafer αποτελούμενη από διάφορα GaN/AlGaIn HEMT τρανζίστορ.

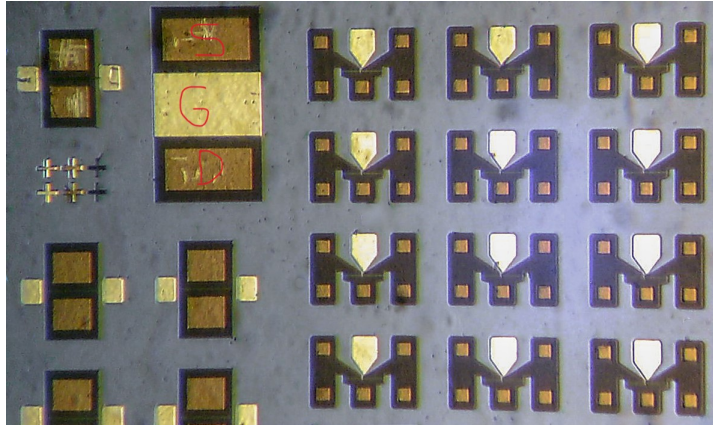


FIGURE 4.3: Τα διάφορα HEMT τρανζίστορ του wafer.

συχνότητες. Δεν ασχοληθήκαμε με αυτά στο πλαίσιο αυτής της εργασίας. Τέλος τα υπόλοιπα HEMT είναι τρανζίστορ διαφορετικών διαστάσεων.

Οι μετρήσεις του wafer πραγματοποιήθηκαν σε probe station υπό ακίδες, το οποίο φαίνεται στην εικόνα 4.4. Το probe-station είναι εξοπλισμένο με thermo-chuck μέσα στο microchamber, το οποίο χρησιμοποιείται για να διατηρεί σταθερή θερμοκρασία στον θάλαμο που βρίσκεται το wafer σε ένα απομονωμένο περιβάλλον. Για την εναλλαγή της θερμοκρασίας ($-30\text{ }^{\circ}\text{C}$ με $130\text{ }^{\circ}\text{C}$ με βήμα $20\text{ }^{\circ}\text{C}$) χρησιμοποιήθηκε το Temptronic TPO3000A που φαίνεται στην εικόνα 4.5, και αφυγραντήρας για την απορρόφηση της υγρασίας που εμφανίζεται στο wafer στις χαμηλές θερμοκρασίες. Τέλος, οι CV μετρήσεις πραγματοποιήθηκαν με το Agilent E4980A precision LCR meter, το οποίο φαίνεται στην εικόνα 4.6.

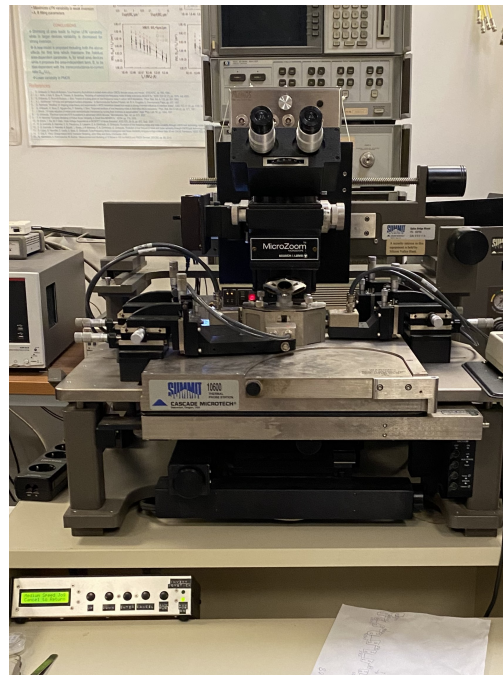


FIGURE 4.4: Το probe station του εργαστηρίου μικροηλεκτρονικής του Πολυτεχνείου Κρήτης.

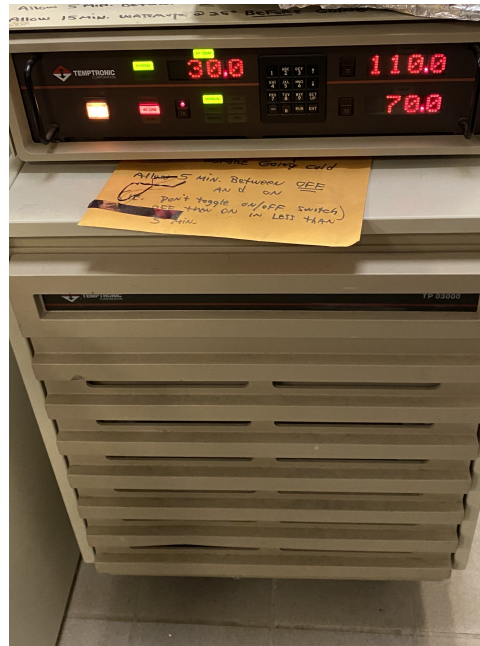


FIGURE 4.5: Το Temptronic TPO3000A του εργαστηρίου μικροηλεκτρονικής του Πολυτεχνείου Κρήτης.



FIGURE 4.6: Το Agilent E4980A precision LCR meter του εργαστηρίου μικροηλεκτρονικής του Πολυτεχνείου Κρήτης.

Οι μετρήσεις πραγματοποιήθηκαν μέσω του λογισμικού IC-CAP της Keysight, ενώ η επεξεργασία των μετρήσεων και η εξαγωγή των διαγραμμάτων υλοποιήθηκε στο λογισμικό Origin2018 της OriginLab.

4.2 CV πειραματικές μετρήσεις

Οι CV μετρήσεις της διάταξής μας επικεντρώθηκαν στην μέτρηση της χωρητικότητας C_{GC} ως προς την τάση της πύλης V_G . Η μέτρηση της χωρητικότητας που αναπτύσσεται ανάμεσα στην πύλη και το κανάλι είναι η πιο σημαντική CV μέτρηση για το χαρακτηρισμό της διάταξης, καθώς βλέπουμε πως λειτουργεί η χωρητικότητα του τρανζίστορ στις περιοχές αναστροφής και μπορούμε να εξάγουμε την τάση κατωφλίου V_{TH} μέσω αυτής, με την μέθοδο που παρουσιάστηκε στο προηγούμενο κεφάλαιο.

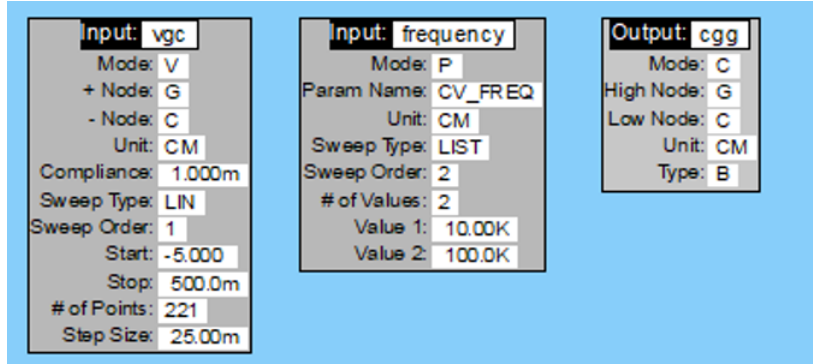


FIGURE 4.7: Το setup της μέτρησης C_{GC} ως προς την τάση της πύλης V_G , όπως αυτό ορίστηκε στο IC-CAP.

Η διαδικασία της μέτρησης ξεκινάει από το setup που βλέπουμε στην εικόνα 4.7. Πιο συγκεκριμένα, μετράμε την χωρητικότητα C_{GC} ως προς την τάση της πύλης V_G , εφαρμόζοντας στην τάση V_G τιμές από -5V μέχρι 0.5V με βήμα 0.025V. Η μέτρησή μας δηλαδή αποτελείται από 221 διαφορετικές μετρήσεις, οι οποίες πραγματοποιήθηκαν σε δύο διαφορετικές συχνότητες 10KHz και 100KHz.

Αρχικά πραγματοποιήσαμε την μέτρηση στο fatfet κάθε περιόδου, δηλαδή 12 fatfet, ένα σε κάθε περίοδο. Στη συνέχεια κάναμε τις εναλλαγές στην θερμοκρασία, πραγματοποιώντας την μέτρηση σε 9 διαφορετικές θερμοκρασίες, από -30 °C έως 130 °C με βήμα 20 °C. Ξεκινώντας από τις χαμηλές θερμοκρασίες μετρούσαμε όλα τα fatfet του wafer και στη συνέχεια αυξάναμε θερμοκρασία. Συνεπώς, υλοποιήθηκαν 108 μετρήσεις (9 θερμοκρασίες x12 τρανζίστορ) αποτελούμενες από 442 (221x2 συχνότητες) σημεία η κάθε μία.

4.2.1 Αποτελέσματα CV μετρήσεων

Αρχικά, θα δούμε σε ένα διάγραμμα τα αποτελέσματα των μετρήσεων $C_{GC} - V_G$, για όλα τα fatfet HEMT, όλων των περιόδων. Παρουσιάζονται τα διαγράμματα σε 3 κρίσιμες θερμοκρασίες, την πιο χαμηλή -30 °C, την θερμοκρασία δωματίου 30 °C και την πιο υψηλή 130 °C.

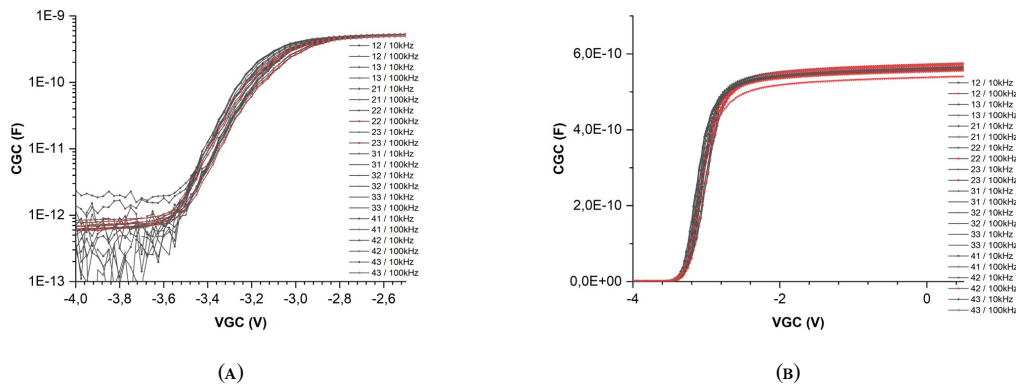


FIGURE 4.8: $C_{GC} - V_G$ σε θερμοκρασία -30 °C για όλα τα fatfet σε συχνότητες 10 και 100 kHz, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B)

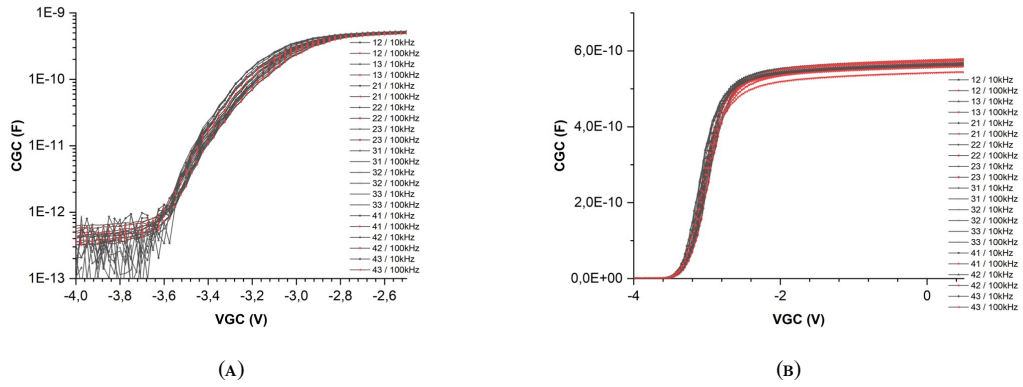


FIGURE 4.9: $C_{GC} - V_G$ σε θερμοκρασία 30 °C για όλα τα fatfet σε συχνότητες 10 και 100 kHz, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B)

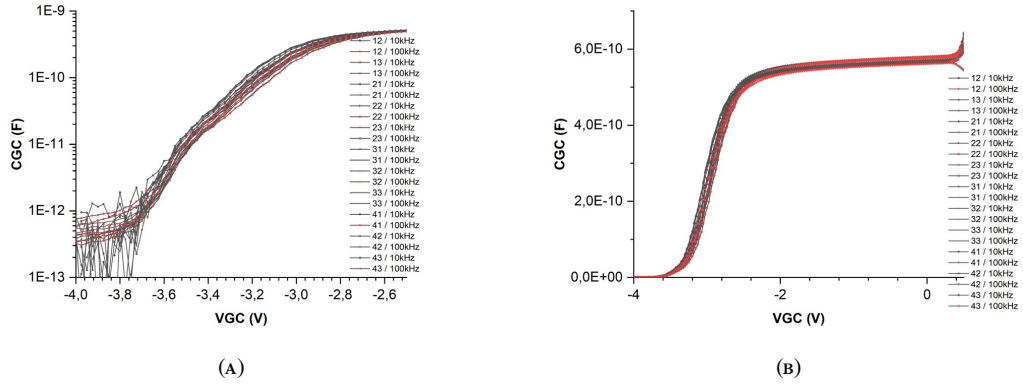


FIGURE 4.10: $C_{GC} - V_G$ σε θερμοκρασία 130 °C για όλα τα fatfet σε συχνότητες 10 και 100 kHz, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B)

Στις χαρακτηριστικές 4.8, 4.9 και 4.10, παρατηρούμε ότι όλα τα τρανζίστορ παρουσιάζουν παρόμοια συμπεριφορά με μικρές αποκλίσεις, καθώς αποτελούν ίδια κατασκευαστικά HEMT απλά σε άλλο σημείο του wafer. Ωστόσο, οι αποκλίσεις θεωρούνται αμελητέες. Γεγονός που θα αποδειχθεί και στα στατιστικά στοιχεία της εξαγωγής παραμέτρων που θα δούμε στην συνέχεια. Ένα μόνο τρανζίστορ φαίνεται να παρουσιάζει απόκλιση στη μέτρηση (42) και το αποκλείσαμε από τα στατιστικά μας στοιχεία. Αυτό μπορεί να οφείλεται είτε σε κατασκευαστικό λάθος, είτε σε μη-αξιόπιστη μέτρηση από το μετρητικό μας. Η μέτρηση του HEMT fatfet που αποκλείσαμε, σημειώνεται στην εικόνα 4.11.

Ενδεικτικά στην εικόνα 4.12, παρατηρούμε καλύτερα την χαρακτηριστική $C_{GC} - V_G$ του HEMT fatfet της περιόδου 31 του wafer, στις 3 κρίσιμες θερμοκρασίες. Στην λογαριθμική κλίμακα μπορούμε έντονα να παρατηρήσουμε τον θόρυβο που αναπτύσσεται στην υποκατώφλια περιοχή, σε χαμηλές συχνότητες 10kHz, ο οποίος γίνεται πιο έντονος με την αύξηση της θερμοκρασίας. Ο θόρυβος χαμηλής συχνότητας ή Low Frequency (LF) noise, οφείλεται κυρίως σε flicker noise $1/f$. Αυτός προκύπτει από παγιδεύσεις και αποπαγιδεύσεις των ηλεκτρονίων (trapping-detrapping) στο διηλεκτρικό της πύλης και στο σώμα του ημιαγωγού, με αποτέλεσμα να μεταβάλλεται

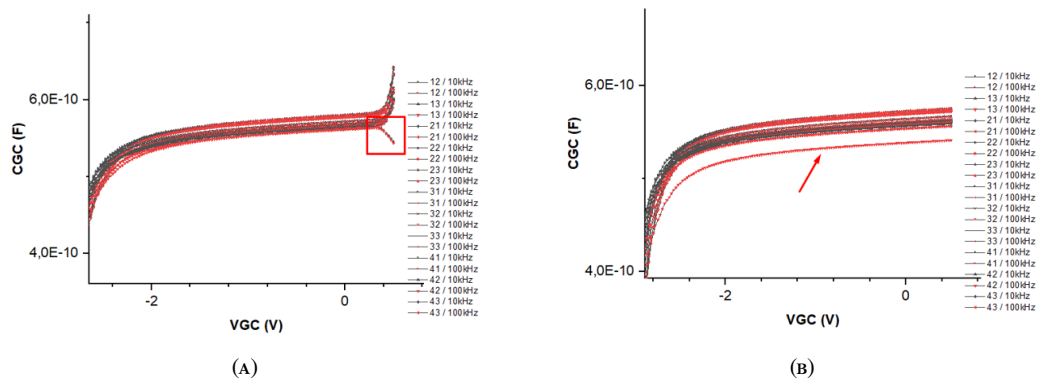


FIGURE 4.11: $C_{GC} - V_G$ σε χαμηλή (A) και υψηλή (B) θερμοκρασία για όλα τα fatfet σε συχνότητες 10 και 100 kHz, με σημείωση του αποκλειόμενου τρανζίστορ (42)

απότομα ο αριθμός των φορτισμένων φορέων στο κανάλι και να εμφανίζονται έντονες διακυμάνσεις στην χωρητικότητα της πύλης-καναλιού και στο ρεύμα του απαγωγού. Εκτενής μελέτη για το παραπάνω φαινόμενο σε GaN/AlGaIn HEMT με υπόστρωμα πυριτίου περιγράφεται και επιβεβαιώνει τις μετρήσεις μας στο [26]. Επίσης, στην γραμμική κλίμακα παρατηρούμε μια μετακίνηση προς τα δεξιά (δηλαδή σε μεγαλύτερα V_G) των καμπυλών της χωρητικότητας όσο αυξάνεται η θερμοκρασία, κάτι που θα παρατηρήσουμε καλύτερα στην εξαγωγή της τάσης κατωφλίου στο επόμενο υποκεφάλαιο.

4.3 Εξαγωγή παραμέτρων και στατιστική ανάλυση

Σε αυτό το υποκεφάλαιο θα δούμε στατιστικά στοιχεία της εξαγωγής παραμέτρων C_T , C'_b και V_{TH} , μέσω της μεθοδολογίας εξαγωγής της τάσης κατωφλίου. Για την στατιστική ανάλυση της διάταξης μας, χρησιμοποιήσαμε την μέτρηση $C_{GC} - V_G$ των fatfet όλων των περιόδων (εκτός του 42) στα 100kHz για να μην επηρεάσει τα στατιστικά μας στοιχεία ο θόρυβος χαμηλής συχνότητας που εμφανίζεται στα 10kHz. Αρχικά, υπολογίσαμε τον γεωμετρικό μέσο όρο της χωρητικότητας $C_{GC} - V_G$ των 10 τρανζίστορ (12, 13, 21, 22, 23, 31, 32, 33, 41, 43), μέσω του τύπου $\exp((\ln x_1 + \ln x_2 + \ln x_3 \dots)/n)$. Ο γεωμετρικός μέσος όρος προτιμάται στον υπολογισμό του μέσου όρου χωρητικότητας και ρεύματος στον απαγωγό από το αριθμητικό, διότι οι τιμές μας είναι λογαριθμικά κατανομημένες και έτσι μπορούμε να αποτυπώσουμε καλύτερα την ποιοτική συμπεριφορά του μέσου όρου. Ο μέσος όρος της χωρητικότητας C_{GC} ως προς την τάση στην πύλη για όλες τις θερμοκρασίες φαίνεται στο σχήμα 4.13. Παρατηρούμε στην γραμμική κλίμακα ότι με την αύξηση της θερμοκρασίας η καμπύλη της χωρητικότητας μετακινείται προς τα δεξιά, ενώ η μέγιστη χωρητικότητα συγκλίνει σε λίγο μεγαλύτερη τιμή.

4.3.1 Μεθοδολογία εξαγωγής της τάσης κατωφλίου V_{TH}

Η τάση κατωφλίου εμφανίζεται στο μοντέλο EKV/EPFL κυρίως με το σύμβολο V_{TO} και ίσως μερικές φορές με το σύμβολο V_{TH} . Αποτελεί ίσως την σημαντικότερη παράμετρο για τον χαρακτηρισμό ενός τρανζίστορ, καθώς περιγράφει το σημείο τάσης στο gate που «ανοίγει» το device. Η τάση κατωφλίου θα μπορούσε να είναι μία παράμετρος ύψιστης σημασίας και να απαιτεί μεγάλη ακρίβεια ανάλογα με την εφαρμογή που θα

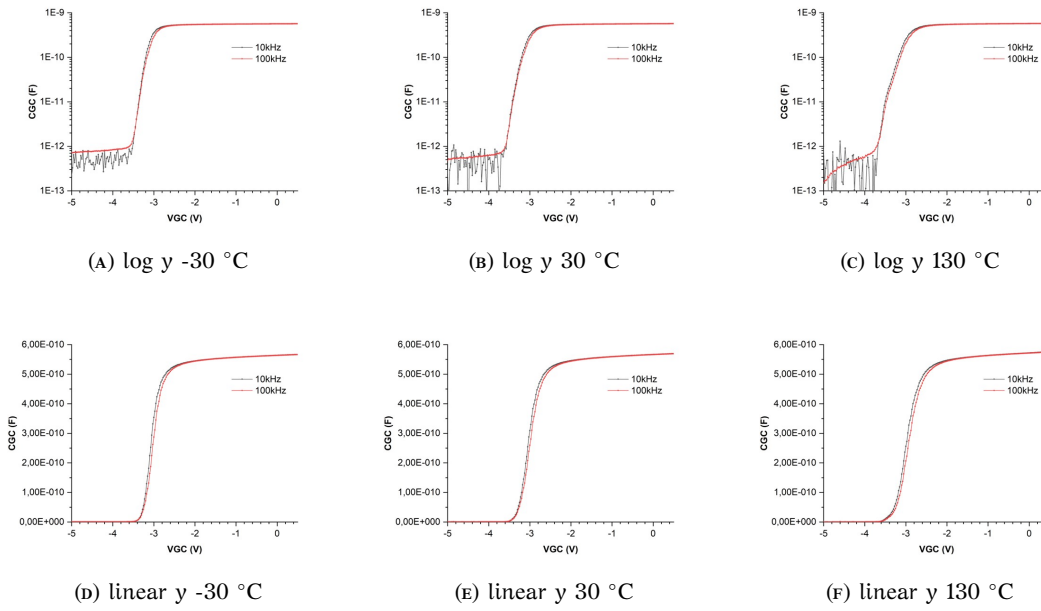


FIGURE 4.12: Η χαρακτηριστική $C_{GC} - V_G$ του HEMT fatfet 31 σε λογαριθμική και γραμμική κλίμακα σε 3 κρίσιμες θερμοκρασίες

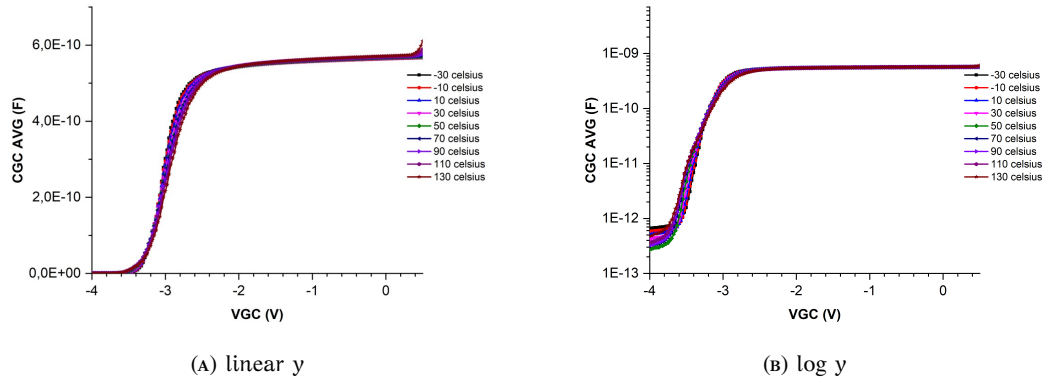


FIGURE 4.13: Ο γεωμετρικός μέσος όρος της $C_{GC} - V_G$ των 10 HEMT (fatfet), των διαφορετικών περιόδων του wafer, σε θερμοκρασίες από -30 °C με 130 °C.

χρησιμοποιήσει ο σχεδιαστής την διάταξη που θα χρησιμοποιήσουμε. Για παράδειγμα, σε ένα τρανζίστορ που χρησιμοποιείται ως διακόπτης η τάση κατωφλίου θα πρέπει να έχει υπολογιστεί με μεγάλη ακρίβεια και αξιοπιστία, ώστε να μειωθεί κατα πολύ η πιθανότητα αστοχίας της διακοπτικής του ικανότητας. Η εξαγωγή της τάσης κατωφλίου γίνεται από τις CV μετρήσεις χρησιμοποιώντας τις AC χωρητικότητες που αναπτύσσονται στο device, όπως περιγράφεται στο [25].

Στο προηγούμενο κεφάλαιο είδαμε ότι η συνολική χωρητικότητα μεταξύ πύλης και καναλιού υπολογίζεται από την σχέση 3.13 και στην γραμμική περιοχή ισχύει:

$$C_{gc}|_{q_d=q_s} = C_T \cdot \frac{2q_s}{2q_s + 1} \quad (4.1)$$

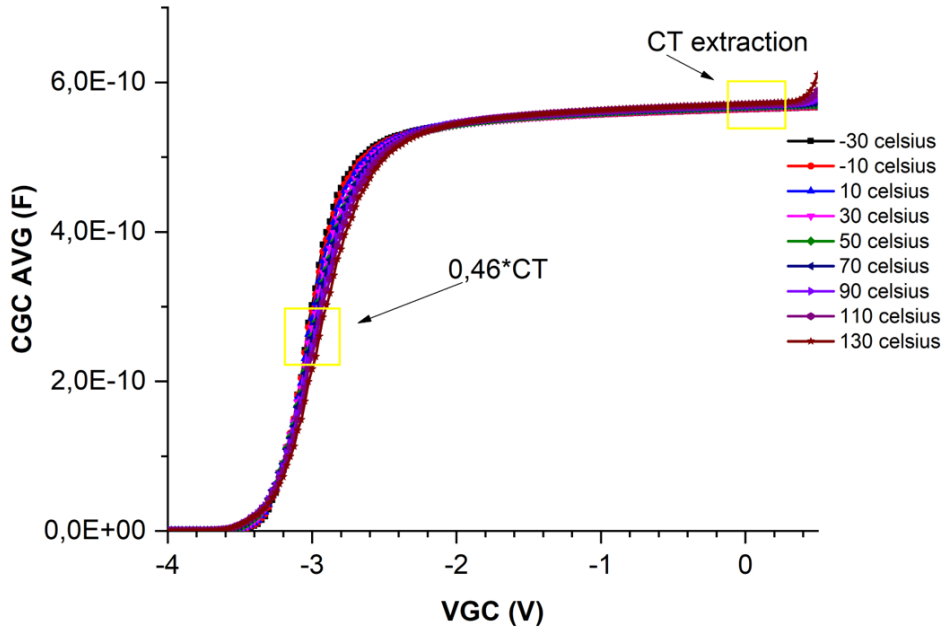


FIGURE 4.14: Χαρακτηριστική $C_{GC} - V_G$ σε διαφορετικές θερμοκρασίες και εξαγωγή C_T και V_{TO} σε ένα GaN/AlGaIn HEMT 500/300 μm , Fat-FET, κατασκευασμένο από IESL-FORTH.

Ο πιο γρήγορος και αξιόπιστος δρόμος για την εξαγωγή του V_{TO} , όπως περιγράφεται στο paper είναι να θεωρήσουμε $V_P = 0$ και από τη σχέση

$$\frac{V_P - V_{S(D)}}{U_T} = 2q_{s(d)} + \ln(q_{s(d)}) \quad \text{όταν} \quad V_P = \frac{V_G - V_T}{n} \quad (4.2)$$

προκύπτει ότι $q_s = 0.426$, το οποίο αν εφαρμοστεί στην παραπάνω σχέση για το C_{GC} προκύπτει ότι:

$$C_{gc}|_{q_s=0.426} = 0.46 \cdot C_T \quad (4.3)$$

Έτσι, όπως βλέπουμε στο σχήμα 4.14 μπορούμε πολύ εύκολα να υπολογίσουμε το σημείο στο οποίο η ευθεία $C_{GC} = 0.46C_T$ τέμνει την καμπύλη C_{GC} και στην συνέχεια σε αυτό το σημείο να βρούμε την τάση V_G που ορίζουμε ως τάση κατωφλίου.

4.3.2 Αποτελέσματα και στατιστική ανάλυση

Στην συνέχεια, προχωρήσαμε στην εξαγωγή παραμέτρων C_T , C'_b και V_{TH} από την $C_{GC} - V_G$ των 10 τρανζίστορ ξεχωριστά αλλά και από τους μέσους όρους της $C_{GC} - V_G$, σε κάθε θερμοκρασία. Η εξαγωγή της κανονικοποιημένης χωρητικότητας C_T , έγινε μέσω της $C_{GC} - V_G$, θέτοντας ως σημείο αναφοράς την τάση πύλης $V_G = 0$. Η χωρητικότητα στο barrier υπολογίστηκε μέσω της σχέσης $C'_b = \frac{C_T}{WL}$, ενώ η τάση κατωφλίου προέκυψε από το σημείο $C_{gc} = 0.46 \cdot C_T$, όπως είδαμε προηγουμένως.

Στο σχήμα 4.15 βλέπουμε μία μεγένθυση της χαρακτηριστικής $C_{GC} - V_G$ στο σημείο που γίνεται η εξαγωγή της C_T , στο οποίο φαίνεται καλύτερα η αύξηση της C_T με την αύξηση της θερμοκρασίας.

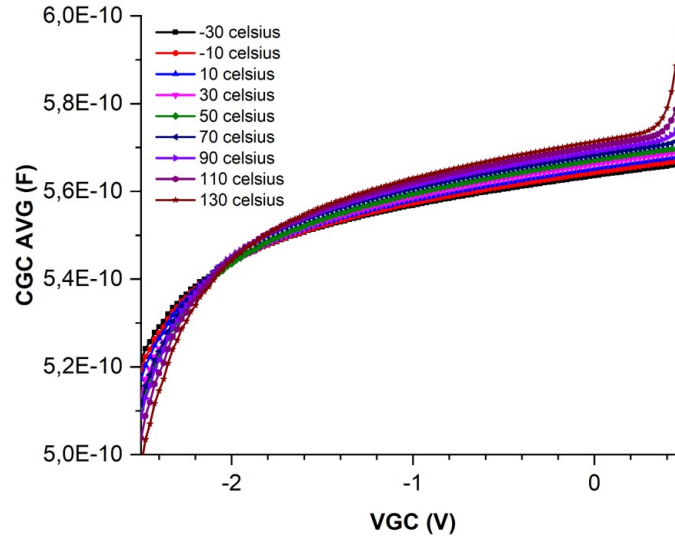


FIGURE 4.15: Η χαρακτηριστική $C_{GC} - V_G$ σε μεγένθυση στο σημείο που γίνεται η εξαγωγή της C_T .

Στο σχήμα 4.16 φαίνεται το διάγραμμα C_T ως προς την θερμοκρασία και το διάγραμμα C'_b ως προς την θερμοκρασία, όλων των HEMT (fatfet) των διαφορετικών περιόδων του wafer και ο υπολογισμός της μέσης τιμής τους. Επιβεβαιώνεται η αύξηση της C_T με την αύξηση της θερμοκρασίας, ενώ η C'_b παρουσιάζει πολύ μικρή αύξηση που ποιοτικά μπορούμε να θεωρήσουμε ότι παραμένει σταθερή.

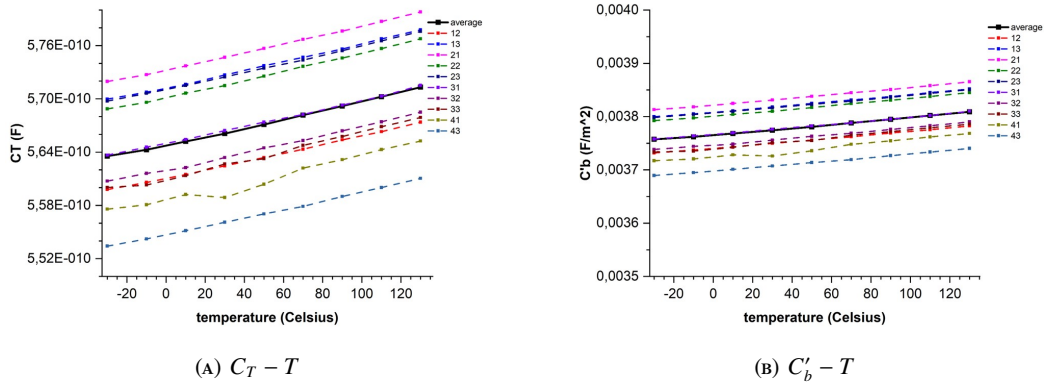


FIGURE 4.16: Η χαρακτηριστική C_T ως προς την θερμοκρασία και C'_b ως προς την θερμοκρασία, όλων των HEMT (fatfet) των διαφορετικών περιόδων του wafer και ο υπολογισμός της μέσης τιμής τους.

Στην συνέχεια, παρουσιάζεται η εξαγωγή της τάσης κατωφλίου σε ένα διάγραμμα V_T ως προς την θερμοκρασία, για όλα τα τρανζίστορ fatfet των διαφορετικών περιόδων και ο υπολογισμός της μέσης τιμής τους, στο σχήμα 4.17. Στα διαγράμματα παρατηρούμε μια αύξηση της τάσης κατωφλίου με την αύξηση της θερμοκρασίας. Ποιοτικά η κίνηση της τάσης κατωφλίου των HEMT όλων των περιόδων του wafer είναι ίδια, ενώ στην τιμή τους παρατηρείται μία μικρή απόκλιση της τάξης του ± 0.05 V. Ωστόσο, η τιμή της τάσης κατωφλίου μπορεί να αυξάνεται με την αύξηση της

θερμοκρασίας αλλά η αύξηση που προκύπτει από τους $-30\text{ }^{\circ}\text{C}$ στους $130\text{ }^{\circ}\text{C}$ είναι περίπου 0.1 V , μία τιμή αρκετά μικρή για μία τόσο μεγάλη αύξηση θερμοκρασίας. Αυτό μας επιβεβαιώνει την ιδιότητα των GaN/AlGaN HEMT να μην επηρεάζονται σε μεγάλο βαθμό από την θερμοκρασία. Επίσης, στο σχήμα 4.18 παρατηρούμε την τάση κατωφλίου που προέκυψε από τον μέσο όρο των τάσεων κατωφλίου όλων των HEMT fatfet, όλων των περιόδων και την τάση κατωφλίου που προέκυψε κάνοντας την εξαγωγή από τον μέσο όρο της χωρητικότητας όλων των τρανζίστορ. Από όσο βλέπουμε οι δύο καμπύλες σχεδόν ταυτίζονται, συνεπώς η εξαγωγή της τάσης κατωφλίου από τον μέσο όρο των χωρητικотήτων είναι μία πιο γρήγορη διαδικασία, καθώς υπολογίζεις τον μέσο όρο όλων των $C_{GC} - V_G$ και στη συνέχεια πραγματοποιείς μία φορά την μεθοδολογία για την εξαγωγή της τάσης κατωφλίου. Ωστόσο, η εξαγωγή της τάσης κατωφλίου του κάθε τρανζίστορ ξεχωριστά μας βοηθάει να υπολογίσουμε και άλλα στατιστικά στοιχεία που είναι απαραίτητα για τον χαρακτηρισμό της διάταξης, όπως η στατιστική διακύμανση σ (statistical variation).

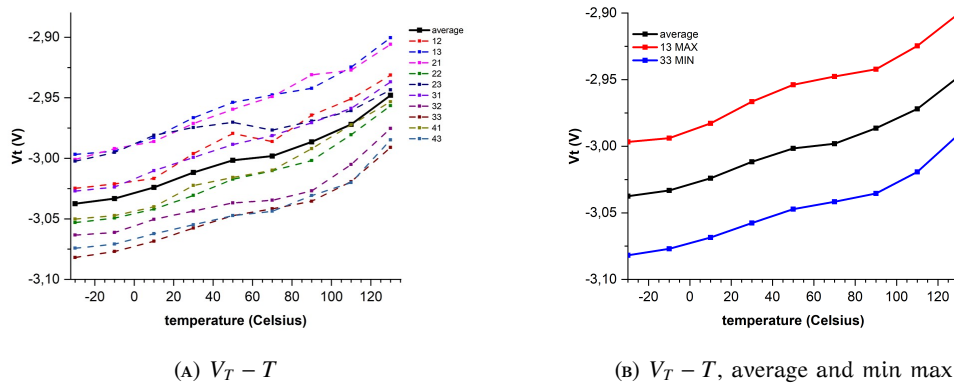


FIGURE 4.17: Η χαρακτηριστική V_T ως προς την θερμοκρασία, όλων των HEMT (fatfet) των διαφορετικών περιόδων του wafer και ο υπολογισμός της μέσης τιμής τους.

Τέλος, υπολογίσαμε την στατιστική διακύμανση σ (statistical variation) της τάσης κατωφλίου V_T μεταξύ των ίδιας κατασκευής, διαφορετικών περιόδων του wafer, HEMT fatfet, μέσω της σχέσης:

$$\sigma = \sqrt{\frac{1}{n} \sum_{i=1}^n (x_i - \bar{x})^2} \quad (4.4)$$

Στο σχήμα 4.19 παρατηρούμε ουσιαστικά την απόκλιση της τάσης κατωφλίου του ενός τρανζίστορ από το άλλο. Πιο συγκεκριμένα, στο σχήμα 4.19b παρατηρούμε με μπλε σκιαγράφηση την διακύμανση $\pm\sigma$, δηλαδή το εύρος στο οποίο αναμένονται περίπου το 68% των τιμών του V_T . Το εύρος αυτό βλέπουμε ότι έχει μια ελάχιστη αύξηση όσο αυξάνουμε την θερμοκρασία, ενώ σε πολύ μεγάλες θερμοκρασίες πάλι μειώνεται. Υπολογίζεται από την σχέση $RSD = \frac{\sigma}{\bar{x}} \times 100\%$ ότι η σχετική τυπική απόκλιση είναι περίπου 1%.

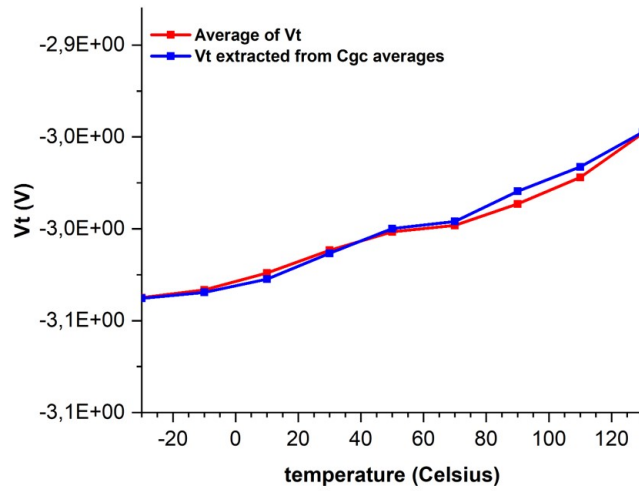
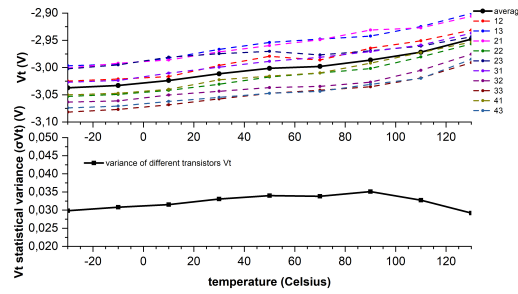
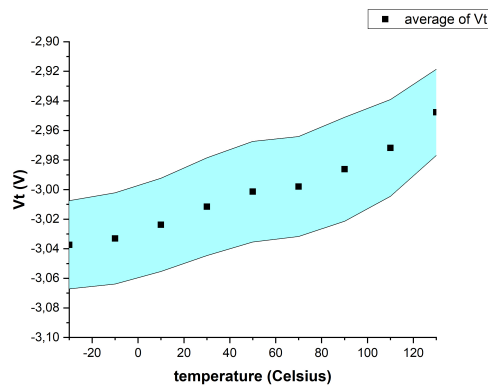


FIGURE 4.18: Η χαρακτηριστική $V_T - T$. Με κόκκινο ο μέσος όρος των καμπυλών της V_T του κάθε τρανζίστορ, ενώ με μπλε η καμπύλη V_T που προέκυψε εφαρμόζοντας την μεθοδολογία εξαγωγής στον μέσο όρο των χωρητικοτήτων όλων των τρανζίστορ $C_{avgGC} - V_G$.



(A) V_T και statistical variance σ vs T



(B) V_T vs T με $(\pm\sigma)$

FIGURE 4.19: Η χαρακτηριστική V_T ως προς την θερμοκρασία, όλων των HEMT (fatfet) των διαφορετικών περιόδων του wafer και ο υπολογισμός της statistical variation σ .

Κεφάλαιο 5

Πειραματικές μετρήσεις DC και αποτελέσματα

Σε αυτό το κεφάλαιο θα αναλύσουμε τον εξοπλισμό και τα αποτελέσματα της διαδικασίας των DC μετρήσεων της GaN/AlGaIn HEMT διάταξής μας. Πιο συγκεκριμένα, θα δούμε το εξοπλισμό που χρησιμοποιείται στο εργαστήριο μικροηλεκτρονικής του Πολυτεχνείου Κρήτης για την διεξαγωγή DC μετρήσεων σε wafer. Στη συνέχεια, θα δούμε τα αποτελέσματα των μετρήσεων και τα στατιστικά στοιχεία από τις εξαγωγές παραμέτρων που πραγματοποιήθηκαν.

Οι βασικές παράμετροι που χρησιμοποιούμε για να χαρακτηρίσουμε την διάταξη μας είναι οι εξής:

- Η τάση κατωφλίου V_{TO} ή V_{TH} , καθώς περιγράφει την κατώτατη τάση που «άγει» το τρανζίστορ.
- Τον συντελεστή slope factor n , καθώς είναι παράμετρος περιγραφής του figure of merit του τρανζίστορ, όπως είδαμε στο μοντέλο μας.
- Το ρεύμα I_0 και I_{spec} τα οποία αποτελούν ρεύμα αναφοράς και ρεύμα κατωφλίου για συγκεκριμένα τρανζίστορ (βασικές παράμετροι για την μοντελοποίηση των τρανζίστορ μέσω του EKV).
- Την κινητικότητα των ηλεκτρονίων στην περιοχή που δημιουργείται το 2DEG μ_{2DEG} , η οποία αποτελεί βασική τιμή για τον χαρακτηρισμό και την μοντελοποίηση ενός device.

Οι μέθοδοι για την εξαγωγή των παραπάνω παραμέτρων είναι πολλές. Ωστόσο, για τον χαρακτηρισμό μίας τεχνολογίας τρανζίστορ είναι σημαντικό η εξαγωγή των βασικών παραμέτρων να μπορεί να γίνει γρήγορα και να προσφέρει υψηλή αξιοπιστία. Έτσι, παρακάτω θα περιγράψουμε τις πιο αξιόπιστες, γρήγορες και σύγχρονες μεθόδους εξαγωγής των βασικών παραμέτρων μέσω των πειραματικών μετρήσεων μίας τεχνολογίας τρανζίστορ.

5.1 Εξοπλισμός και πειραματική διαδικασία

Η διάταξη που μετρήθηκε για τις DC μετρήσεις είναι κατασκευαστικά ίδια με αυτή που είδαμε στο προηγούμενο κεφάλαιο. Η δομή της έχει αναλυθεί πλήρως στο προηγούμενο κεφάλαιο. Το HEMT που χρησιμοποιήθηκε στις DC μετρήσεις έχει μήκος και πλάτος καναλιού 250/3 μm . Το τρανζίστορ που μετρήθηκε σε κάθε περίοδο είναι αυτο που βλέπουμε στην γωνία πάνω αριστερά, δίπλα από το fatfet, στην εικόνα 4.3. Οι μετρήσεις πραγματοποιήθηκαν στο probe station υπό ακίδες της εικόνας 4.4, ενώ για τις εναλλαγές της θερμοκρασίας χρησιμοποιήσαμε το Temptronic TPO3000A

(εικόνα 4.5) μαζί με αφυγραντήρα, όπως ακριβώς και στις CV μετρήσεις. Για τις DC μετρήσεις χρησιμοποιήθηκε το μετρητικό DC HP4142 modular SMU, το οποίο φαίνεται στην εικόνα 5.1.



FIGURE 5.1: Το μετρητικό DC HP4142 modular SMU του εργαστηρίου μικροηλεκτρονικής του Πολυτεχνείου Κρήτης.

Οι μετρήσεις που πραγματοποιήθηκαν είναι ρεύμα απαγωγού I_D και ρεύμα διαρροής της πύλης I_G , ως προς την τάση πύλης V_G με διάφορα βήματα V_D και ως προς V_D με διάφορα βήματα V_G . Το setup που δημιουργήσαμε στο IC-CAP για την παραγωγή των μετρήσεων φαίνεται στην εικόνα 5.2. Στις μετρήσεις I_D , $I_G - V_G$, βλέπουμε ότι η τάση της πύλης τρέχει από -6V έως 0.5V καθώς έχουμε ένα depletion mode HEMT, ενώ η τάση V_D παίρνει συγκεκριμένες 15 τιμές χωρίς σταθερό βήμα που θεωρούμε ότι απεικονίζουν καλύτερα την συμπεριφορά του device. Στις μετρήσεις I_D , $I_G - V_D$ η τάση του απαγωγού τρέχει από 0V έως 8.1V, ενώ η τάση V_G από -3.6V μέχρι 0.3V με σταθερό βήμα 0.3V. Η τάση V_D θεωρητικά σε ένα HEMT GaN/AlGaIn θα μπορούσε να πάρει και μεγαλύτερες τιμές, αυτό δεν έγινε για να μην καταπονηθεί η διάταξη και να μπορέσει να χαρακτηριστεί σε πολλές θερμοκρασίες. Το μικρό βήμα που έχει επιλεγεί στις τάσεις V_D , V_G μας προσφέρει μία πολύ ακριβής ανάλυση του τρανζίστορ. Τέλος, οι μετρήσεις αυτές πραγματοποιήθηκαν σε 9 διαφορετικές θερμοκρασίες, από -30 °C έως 130 °C με βήμα 20 °C. Ξεκινώντας από τις χαμηλές θερμοκρασίες μετρούσαμε όλα τα DC HEMT 250/3 του wafer και στη συνέχεια αυξάναμε θερμοκρασία.

Στην συνέχεια, παρατηρούμε κάποιες ενδεικτικές μετρήσεις για να εξετάσουμε πως συμπεριφέρονται τα ίδια τρανζίστορ διαφορετικών περιόδων σε τρεις κρίσιμες θερμοκρασίες -30 °C, 30 °C και 130 °C. Στα σχήματα 5.3, 5.4 και 5.5, παρατηρούμε τις χαρακτηριστικές $I_D - V_G$ σε γραμμική και λογαριθμική κλίμακα για τα τρανζίστορ 250/3 όλων των περιόδων δείχνοντας τις μετρήσεις σε τρεις ενδεικτικές τάσεις V_D , 0.1V, 1V και 4V, σε τρεις κρίσιμες θερμοκρασίες. Παρατηρούμε ότι τα τρανζίστορ που βρίσκονται σε διαφορετικά σημεία του wafer παρουσιάζουν μικρές αποκλίσεις του ρεύματος του απαγωγού. Αυτό μπορεί να οφείλεται σε ατέλειες του wafer στα διαφορετικά σημεία του, στην καταπόνηση του wafer κατά την διαδικασία των μετρήσεων και στην μη ιδανική μέτρηση από το μετρητικό μας σε όλες τις μετρήσεις. Για αυτό στο επόμενο υποκεφάλαιο θα εξάγουμε στατιστικά στοιχεία μεταξύ των διαφορετικών τρανζίστορ, όπως μέσο όρο και διακύμανση των διαφόρων παραμέτρων μας.

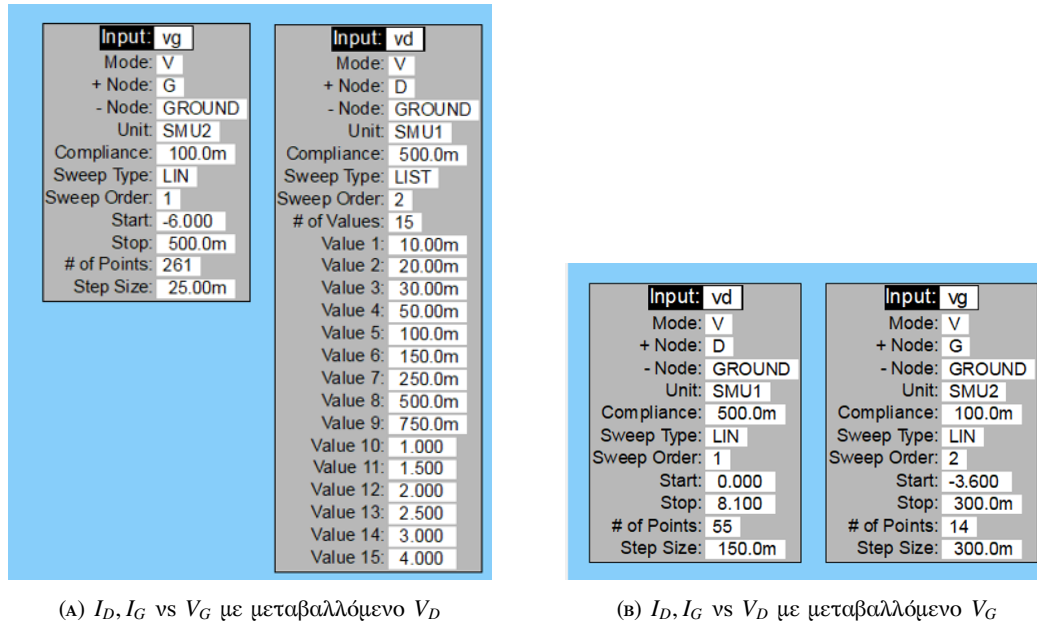


FIGURE 5.2: Το setup των DC μετρήσεων των ρευμάτων I_D, I_G ως προς τάση V_G και V_D .

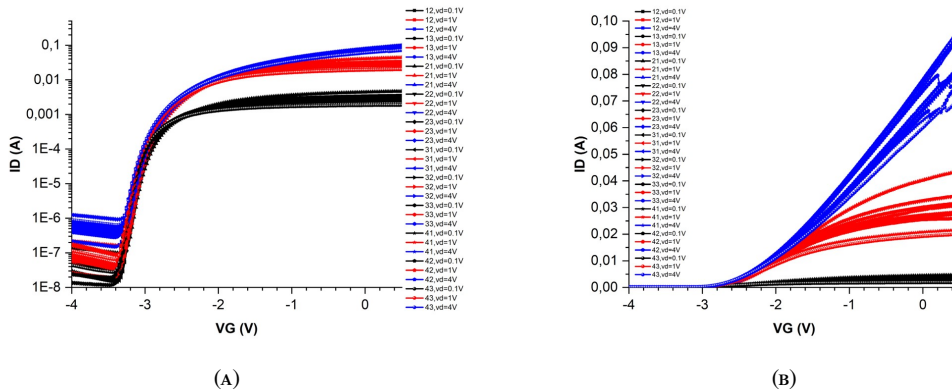


FIGURE 5.3: $I_D - V_G$ σε θερμοκρασία -30°C για όλα τα DC HEMT 250/3, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B).

5.1.1 Χαρακτηριστικές DC HEMT 250/3 μm

Για να πραγματοποιηθεί πλήρης χαρακτηρισμός του device και εξαγωγή παραμέτρων είναι βασικό να γίνει εξαγωγή των βασικών χαρακτηριστικών εισόδου και εξόδου του τρανζίστορ. Αρχικά θα δείξουμε τις βασικές χαρακτηριστικές που προκύπτουν κατευθείαν από τις μετρήσεις μας, $I_D, I_G - V_D$ και $I_D, I_G - V_G$, και στη συνέχεια θα δούμε χρήσιμες χαρακτηριστικές που μας βοηθήσαν να κατανοήσουμε την συμπεριφορά του τρανζίστορ αλλά και να προχωρήσουμε στην εξαγωγή των παραμέτρων του. Παρακάτω θα δείξουμε ενδεικτικά τις χαρακτηριστικές του τρανζίστορ της περιόδου 31, σε 3 κρίσιμες θερμοκρασίες (-30°C , 30°C και 130°C), ωστόσο εξαγωγή των χαρακτηριστικών πραγματοποιήθηκε σε όλα τα τρανζίστορ, σε όλες τις θερμοκρασίες (-30°C έως 130°C με βήμα 20°C), κάτι που είναι αναγκαίο για την παιρατεαίρω

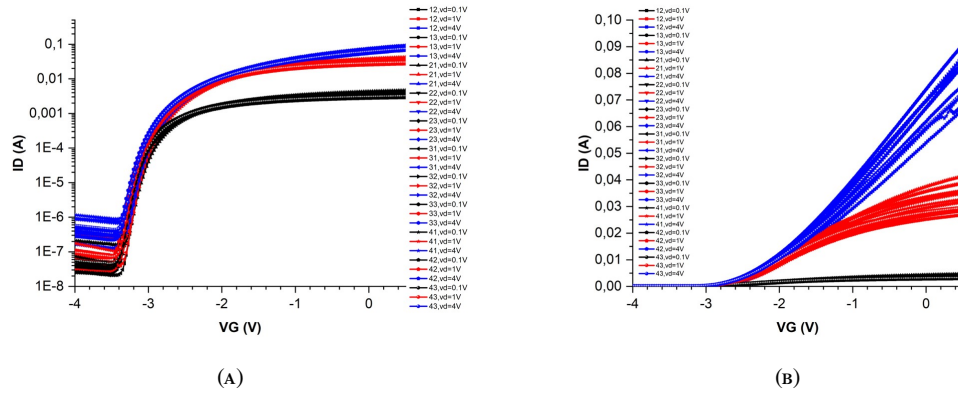


FIGURE 5.4: $I_D - V_G$ σε θερμοκρασία 30 °C για όλα τα DC HEMT 250/3, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B).

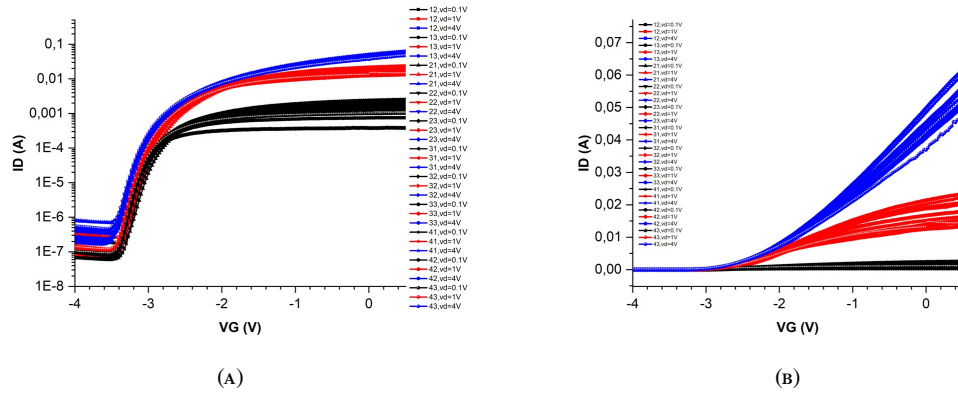


FIGURE 5.5: $I_D - V_G$ σε θερμοκρασία 130 °C για όλα τα DC HEMT 250/3, σε λογαριθμική κλίμακα (A) και γραμμική κλίμακα (B).

εξαγωγή παραμέτρων και στατιστική ανάλυση που θα δούμε στο επόμενο υποκεφάλαιο. Αρχικά στο σχήμα 5.6 βλέπουμε την χαρακτηριστική $I_D - V_G$ σε γραμμική και λογαριθμική κλίμακα, σε 3 κρίσιμες θερμοκρασίες. Από την γραμμική χαρακτηριστική μπορούμε να συμπεράνουμε μία μικρή μείωση του ρεύματος του απαγωγού με την αύξηση της θερμοκρασίας και μία μικρή αύξηση της τάση κατωφλίου η οποία κυμένεται προσεγγιστικά στα -3.2V. Από την λογαριθμική χαρακτηριστική μπορούμε να παρατηρήσουμε την υποκατώφλια περιοχή η οποία φαίνεται να παρουσιάζει καλή συμπεριφορά προσφέροντας ένα ρεύμα περίπου 5 τάξεις μεγέθους μικρότερο από αυτό του κορεσμού, ενώ δεν είναι ευδιάκριτη η παρουσία θορύβου.

Στην συνέχεια, στο σχήμα 5.7 βλέπουμε την παράγωγο του $I_D - V_G$, την χαρακτηριστική $G_m - V_G$, από την οποία προκύπτει η πολύ σημαντική χαρακτηριστική για το EKV/EPFL μοντέλο $G_m U_T / I_D - I_D$, στο σχήμα 5.8. Στην χαρακτηριστική $G_m - V_G$, παρατηρούμε πάλι μείωση της διαγωγιμότητας με την αύξηση της θερμοκρασίας, κάτι φυσιολογικό αφού προκύπτει από την παράγωγο του ρεύματος απαγωγού. Επίσης, παρατηρούμε spikes στο διαγραμμα της διαγωγιμότητας, τα οποία εκφράζουν στην ουσία την διακύμανση των τιμών του ρεύματος I_D ως προς V_G . Η διακύμανση του ρεύματος φαίνεται ότι γίνεται μεγαλύτερη στις ακραίες θερμοκρασίες (-30 °C και 130 °C), ενώ στην θερμοκρασία δωματίου παρατηρούμε μικρότερα spikes. Αυτά

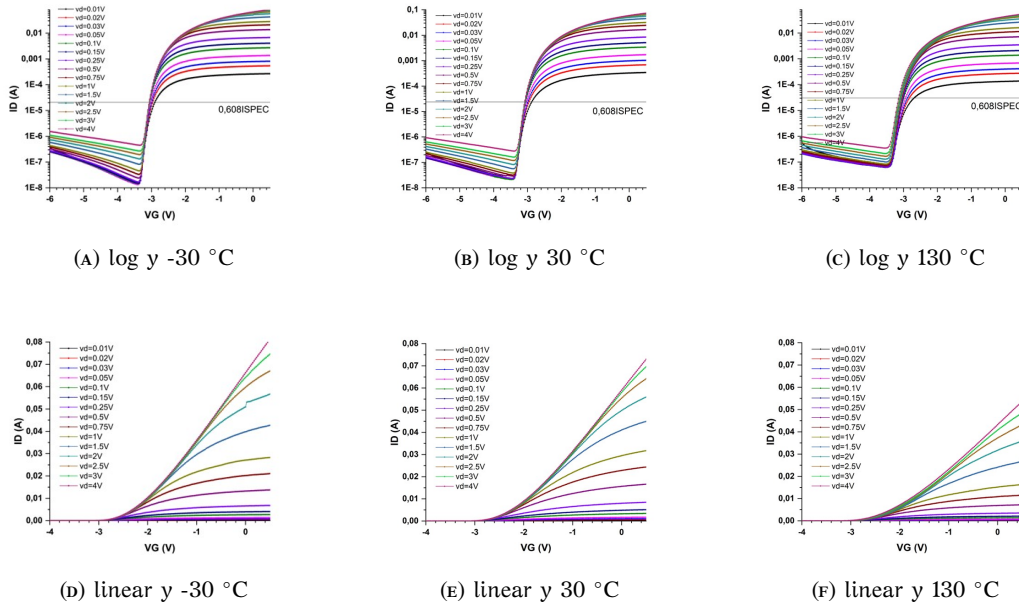


FIGURE 5.6: Η χαρακτηριστική $I_D - V_G$ του HEMT DC 250/3 μm 31 σε λογαριθμική και γραμμική κλίμακα σε 3 κρίσιμες θερμοκρασίες.

οφείλονται κυρίως στην καταπόνηση του device σε ακραίες θερμοκρασίες. Ακόμη στην χαρακτηριστική $G_m U_T / I_D - I_D$, βλέπουμε τις καμπύλες να εμφανίζουν μέγιστο κοντά στην τιμή 0.75, συνεπώς προκύπτει μία τιμή για το slope factor $n = 1/0.75 \approx 1.3$. Παρατηρούμε ότι, το πλάτος της $G_m U_T / I_D$ παραμένει στάσιμο με τις εναλλαγές της θερμοκρασίας. Αυτό προκύπτει διότι η χαρακτηριστική περιέχει την θερμική τάση U_T , η οποία εξαρτάται από την θερμοκρασία. Επίσης, στο σχήμα 5.9 φαίνεται η χαρακτηριστική $\left[\frac{\delta \sqrt{I_D}}{\delta V_G} \right]^2$ vs V_G , η οποία είναι μία πολύ σημαντική γραφική παράσταση για την εξαγωγή παραμέτρων του μοντέλου μας. Είναι εμφανές πως, με την αύξηση της θερμοκρασίας παρατηρείται μείωση του πλάτους της καμπύλης $\left[\frac{\delta \sqrt{I_D}}{\delta V_G} \right]^2$.

Επιπρόσθετα, στο σχήμα 5.10 βλέπουμε την χαρακτηριστική εισόδου $I_D - V_D$, με μεταβαλλόμενο V_G σε δεκατέσσερις διαφορετικές τιμές και την παράγωγο της $I_D - V_D$, $G_{DS} - V_D$, σε τρεις κρίσιμες θερμοκρασίες -30 °C, 30 °C και 130 °C. Στην γραφική $I_D - V_D$, παρατηρούμε, όπως είναι αναμενόμενο, μείωση του ρεύματος του απαγωγού με την αύξηση της θερμοκρασίας. Ωστόσο είναι σημαντικό να αναφερθεί το kink effect, το οποίο φαίνεται σε όλες τις θερμοκρασίες αλλά παρατηρείται πιο έντονα στις υψηλές θερμοκρασίες. Το φαινόμενο kink, φαίνεται σαν ένα «σκαλοπατάκι» ή μία απότομη αύξηση του ρεύματος περίπου στα 4.4 V. Το φαινόμενο αυτό οφείλεται κυρίως σε traps στο buffer που εμφανίζονται λόγω του mismatch του πυριτίου με το GaN. Σε σχετικά υψηλές τάσεις στο drain οι παγίδες απελευθερώνουν απότομα ηλεκτρόνια αυξάνοντας την αγωγιμότητα του καναλιού. Μία αναλυτική περιγραφή του φαινομένου έχει γίνει στο [27]. Επιπλέον, σε μεγάλες τάσεις drain και gate παρατηρούμε μία μικρή μείωση του ρεύματος στον απαγωγό. Το φαινόμενο αυτό προκύπτει λόγω self-heating και βλέπουμε ότι με την αύξηση της θερμοκρασίας στους 130 °C το φαινόμενο δεν γίνεται πιο έντονο λόγω της φύσης του GaN/AlGaIn HEMT να έχει ανοχή στις υψηλές θερμοκρασίες. Περισσότερα για το self-heating, σε GaN/AlGaIn HEMT σε υπόστρωμα Si, αναλύονται στο [28]. Ακόμη, στην γραφική $G_{DS} - V_D$, βλέπουμε την μείωση του G_{DS} με την αύξηση της θερμοκρασίας. Το ήπιο kink effect είναι ευδιάκριτο

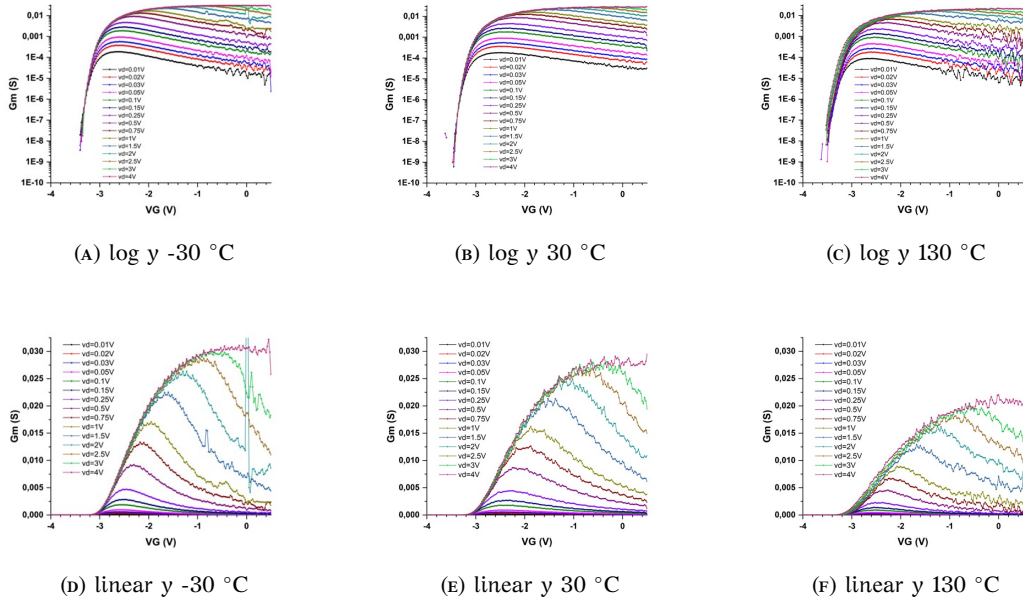


FIGURE 5.7: Η χαρακτηριστική $G_m - V_G$ του HEMT DC 250/3 μm 31 σε λογαριθμική και γραμμική κλίμακα σε 3 κρίσιμες θερμοκρασίες.

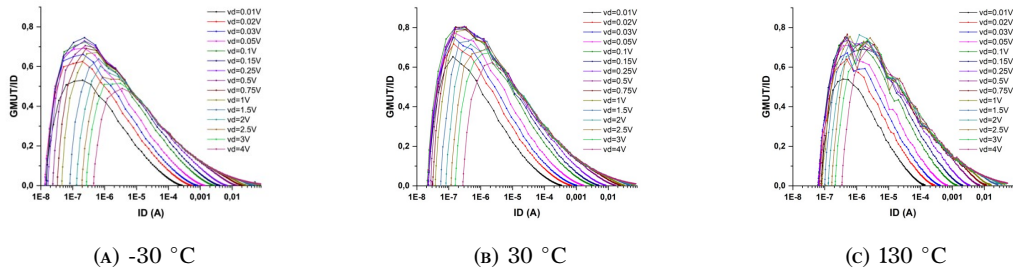


FIGURE 5.8: Η χαρακτηριστική $G_m U_T / I_D - I_D$ του HEMT DC 250/3 μm 31 σε 3 κρίσιμες θερμοκρασίες

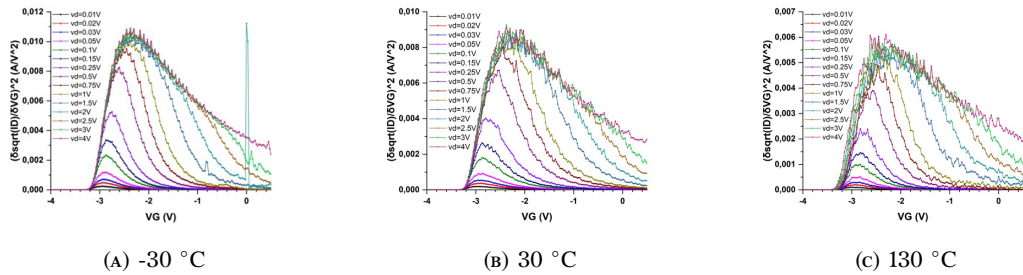


FIGURE 5.9: Η χαρακτηριστική $\left[\frac{\delta \sqrt{I_D}}{\delta V_G} \right]^2$ vs V_G του HEMT DC 250/3 μm 31 σε 3 κρίσιμες θερμοκρασίες.

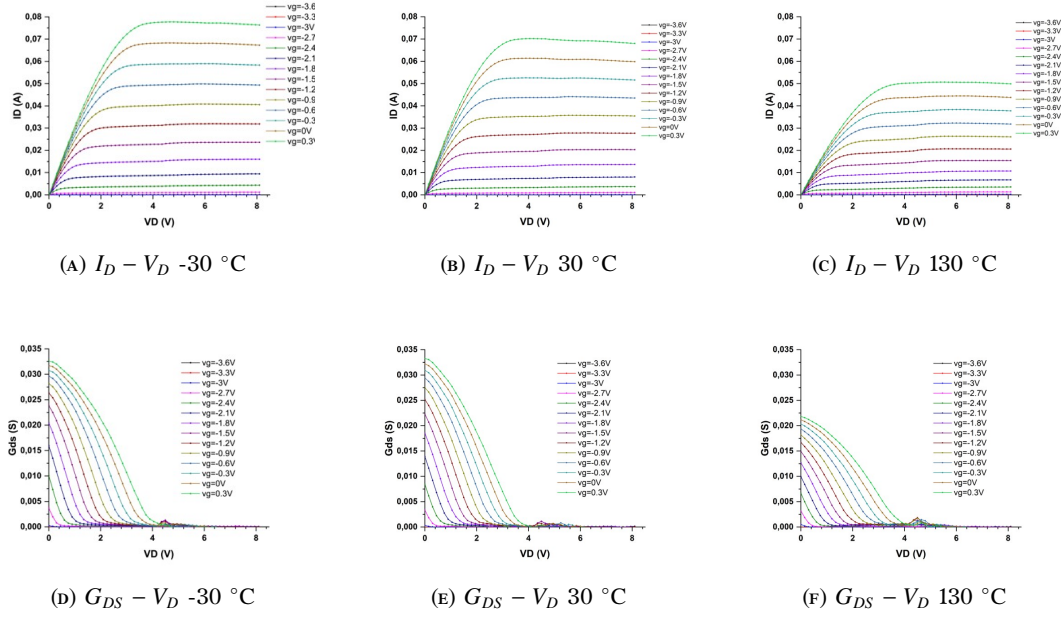


FIGURE 5.10: Η χαρακτηριστική $I_D - V_D$ και $G_{DS} - V_D$ του HEMT DC 250/3 μm 31 σε 3 κρίσιμες θερμοκρασίες.

στην $G_{DS} - V_D$ με ένα μικρό «σκαλοπάτι» στα 4 V με 4.4 V.

Τέλος, στις χαρακτηριστικές $I_G - V_G$ και $I_G - V_D$ του σχήματος 5.11, παρατηρούμε πως αυξάνεται η απόλυτη τιμή του ρεύματος διαρροής του gate με την αύξηση της τάσης στο drain και πως μειώνεται κατα απόλυτη τιμή με την αύξηση της τάσης στο gate.

Στο επόμενο κεφάλαιο θα δούμε την εξαγωγή όλων των παραμέτρων, όλων των τρανζίστορ, στατιστική ανάλυση με μέσους όρους και στατιστική διακύμανση για τον ακριβή χαρακτηρισμό της διάταξης. Σημαντικό είναι αναφερθεί πως, τα τρανζίστορ των περιόδων 21 και 42 αποκλείστηκαν από την στατιστική ανάλυση λόγω μη αξιόπιστων μετρήσεων.

5.2 Εξαγωγή και στατιστική ανάλυση της παραμέτρου n

Η παράμετρος n είναι βασική παράμετρος του EKV/EPFL, η οποία εκφράζει τον ρυθμό αύξησης του ρεύματος στον απαγωγό σε σχέση με την τάση στην πύλη, στην υποκατώφλια περιοχή. Είναι μία παράμετρος η οποία εξαρτάται μόνο από τα γεωμετρικά χαρακτηριστικά του device. Οπότε, παραμένει σταθερή στις διάφορες τάσεις V_D και στις εναλλαγές τις θερμοκρασίας. Η παράμετρος n υπολογίζεται από την σχέση:

$$n \equiv \frac{dV_G}{dV_P} = 1 + \frac{\gamma}{2\sqrt{V_P + \phi}} \quad (5.1)$$

Με $\gamma = \frac{\sqrt{2q \cdot \epsilon_{si} \cdot N_{sub}}}{C_{ox}}$ και $\phi \approx 2U_T \cdot \ln\left(\frac{N_{sub}}{n_i(T)}\right)$ [20]

Σε ένα ιδανικό τρανζίστορ η τιμή του n είναι ίση με την μονάδα, ενώ πρακτικά φαίνεται ότι οι τιμές του n κυμαίνονται στις διατάξεις από 1.1 μέχρι 1.5. Οι μεγαλύτερες τιμές δηλώνουν χειρότερη υποκατώφλια συμπεριφορά.

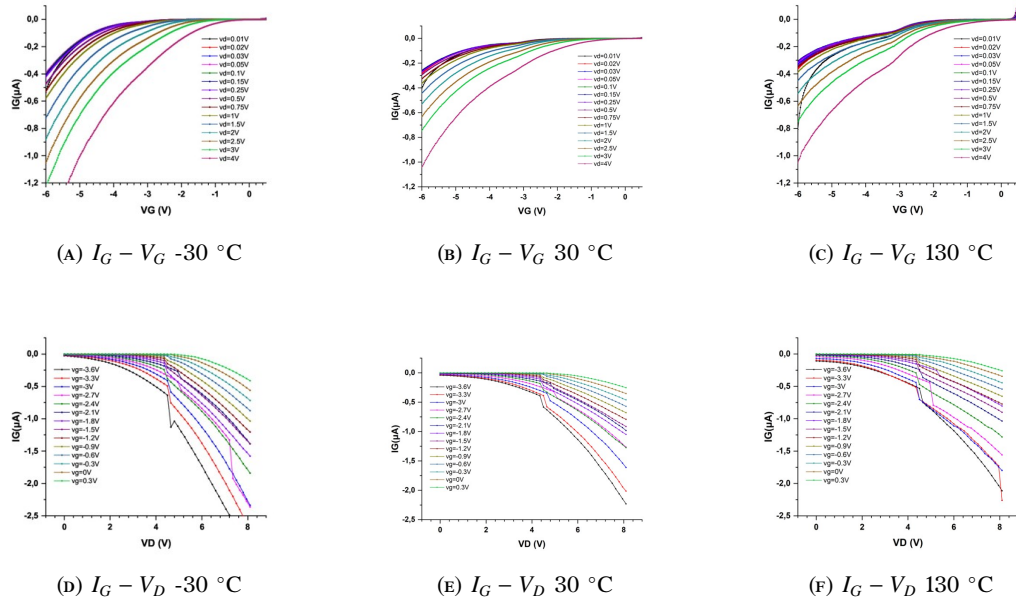


FIGURE 5.11: Η χαρακτηριστική $I_G - V_G$ και $I_G - V_D$ του HEMT DC 250/3 μm 31 σε 3 κρίσιμες θερμοκρασίες.

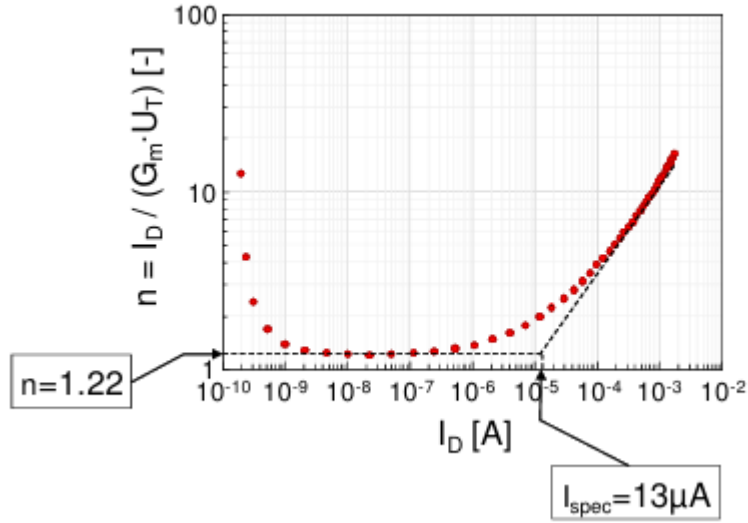
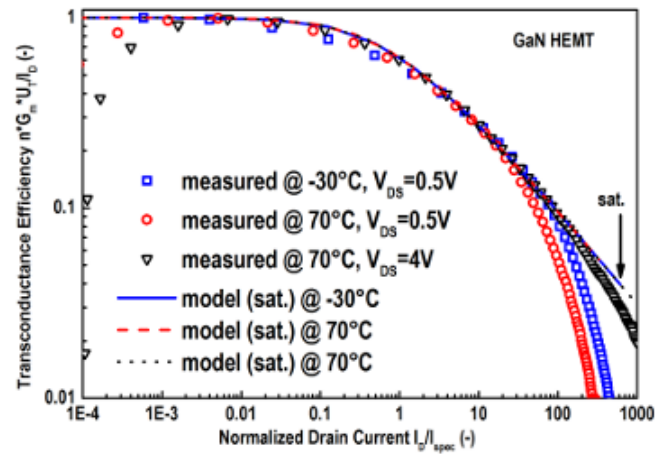
5.2.1 Μεθοδολογία εξαγωγής παραμέτρου n

Για την εξαγωγή της παραμέτρου ξεκινάμε με την παραγωγή της μέτρησης I_D vs V_G , ώστε να υπολογιστεί η γραφική G_m vs V_G και στη συνέχεια η χαρακτηριστική $G_m U_T / I_D$ vs I_D . Από την τελευταία χαρακτηριστική μπορούμε να εξάγουμε τον όρο $1/n$ από το μέγιστο πλάτο που εμφανίζεται στην γραφική ή, όπως περιγράφεται στο [21], από το ελάχιστο πλάτο της χαρακτηριστικής $I_D / G_m U_T$ vs I_D . Στο σχήμα 5.12 βλέπουμε την εξαγωγή του n σε ένα MOSFET, ενώ στο σχήμα 5.13 παρατηρούμε την γραφική πολλαπλασιασμένη με το n ώστε ο όρος $G_m U_T n / I_D$ να σχηματίζει πλάτο στην μονάδα, σε GaN/AlGaIn HEMT.

5.2.2 Αποτελέσματα εξαγωγής παραμέτρου n και στατιστική ανάλυση

Η πρώτη και πολύ βασική παράμετρος που κάναμε εξαγωγή είναι το **slope factor (n)**. Όπως είδαμε προηγουμένως η εξαγωγή του γίνεται από την χαρακτηριστική $G_m U_T / I_D - I_D$. Στο μέγιστο του όρου $G_m U_T / I_D$ υπολογίζεται ο όρος $1/n$, όπως βλέπουμε στο σχήμα 5.14. Η συγκεκριμένη διαδικασία πραγματοποιήθηκε σε κάθε τρανζίστορ DC HEMT 250/3, σε όλες τις περιόδους, και στην συνέχεια σε όλες τις θερμοκρασίες.

Στο σχήμα 5.15a, βλέπουμε τα αποτελέσματα της εξαγωγής του slope factor, των τρανζίστορ όλων των περιόδων, ως προς την θερμοκρασία. Επίσης, με έντονη μαύρη γραμμή παρατηρούμε τον μέσο όρο του slope factor από τα τρανζίστορ των διαφορετικών περιόδων του wafer. Στο σχήμα 5.15b, φαίνεται με μπλέ σκιαγράφιση η διακύμανση $\pm \sigma n$, δηλαδή η απόκλιση των τιμών του slope factor στα τρανζίστορ των διαφορετικών περιόδων του wafer. Το slope factor είναι μια παράμετρος της διάταξης που δεν εξαρτάται από την θερμοκρασία. Αυτό γίνεται αντιληπτό από τις γραφικές μας καθώς βλέπουμε το slope factor να κυμαίνεται περίπου στην τιμή 1.4. Ακόμη, βλέπουμε μια αρκετά μικρή διακύμανση η οποία στο μέγιστο της φτάνει την τιμή 0.05

FIGURE 5.12: Εξαγωγή του slope factor n σε ένα MOSFET. [21]FIGURE 5.13: Το πλατό του $G_m U_T n / I_D$ στην μονάδα σε GaN/AlGaN HEMT. [24]

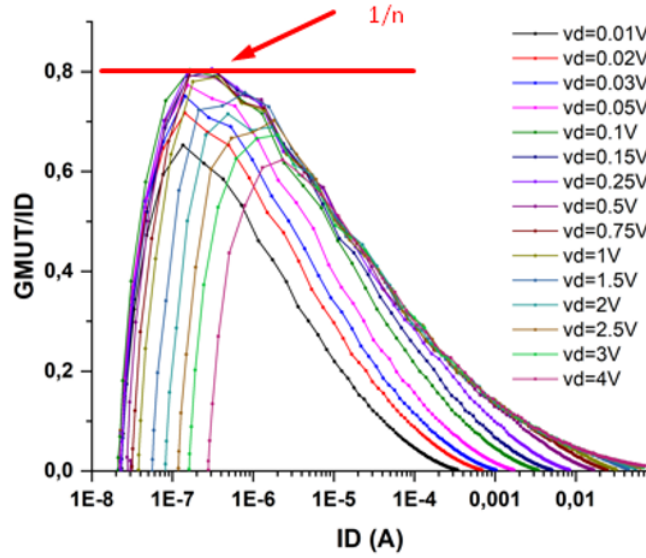


FIGURE 5.14: Η εξαγωγή του slope factor από την χαρακτηριστική $G_m U_T / I_D - I_D$ του DC HEMT 250/3, της περιόδου 31, στους 30 °C.

στις χαμηλές θερμοκρασίες, οπότε υπολογίζουμε μέγιστη πιθανότητα σφάλματος ή RSD περίπου 3% .

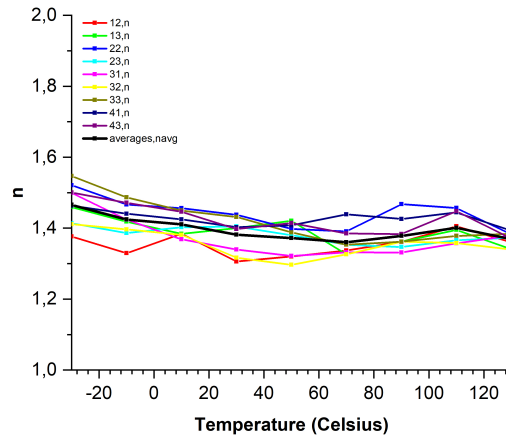
5.3 Εξαγωγή και στατιστική ανάλυση των παραμέτρων I_0 , I_{spec} και mobility (μ_{2DEG})

Οι εξαγωγή των παραμέτρων I_0 , I_{spec} και μ_{2DEG} μπορεί να επιτευχθεί χρησιμοποιώντας μία μέθοδο εξαγωγής παραμέτρων, καθώς από την εξαγωγή της μίας παραμέτρου από τα πειραματικά δεδομένα μπορούμε να υπολογίσουμε τις άλλες δύο θεωρητικά. Πολλές μέθοδοι έχουν αναπτυχθεί για την εξαγωγή των συγκεκριμένων παραμέτρων όπως αυτή που φαίνεται στο σχήμα 5.12. Η μέθοδος του σχήματος που περιγράφεται στο [21] εξάγει την παράμετρο I_{spec} θεωρώντας πως βρίσκεται στο σημείο γ όπου τέμνονται η ευθεία $x = n$ με την ασύμπτωτη της περιοχής S.I. Η παραπάνω μέθοδος υπολογίζει την παράμετρο I_{spec} προσεγγιστικά και εμφανίζει δυσκολίες στον ακριβή υπολογισμό της με το χέρι αλλά και απόκλιση σε διατάξεις τρανζίστορ που εμφανίζουν short-channel effects και συνεπώς αρκετές διακυμάνσεις στην χαρακτηριστική $I_D / G_m U_T$ vs I_D . Η σχέσεις που συνδέουν τις τρεις παραπάνω παραμέτρους, αν θεωρήσουμε ότι εξάγουμε την παράμετρο I_{spec} από τις μετρήσεις είναι:

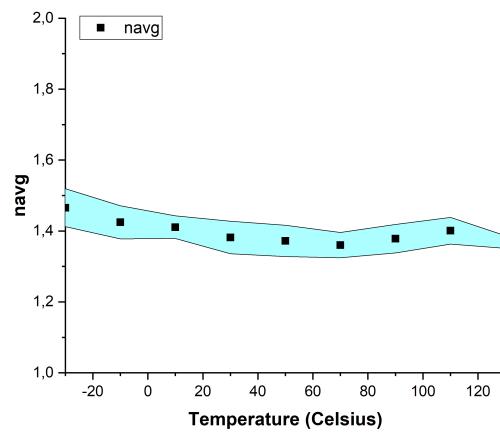
$$I_0 = I_{spec} \frac{L}{W} \quad (5.2)$$

$$\mu_{2DEG} = \frac{I_{spec}}{2nC'_b U_T^2} \cdot \frac{L}{W} \quad (5.3)$$

Η παράμετρος n εξάγεται όπως είδαμε στο προηγούμενο υποκεφάλαιο, η χωρητικότητα C'_b υπολογίζεται από το πάχος του AlGaIn $C'_b = \frac{\epsilon_0}{T_b}$, ενώ W, L αποτελούν τις γνωστές διαστάσεις του device που μας δίνονται πάντα από τον κατασκευαστή.



(A) n vs T



(B) $n_{average}$ με statistical variance ($\pm\sigma n$) vs T

FIGURE 5.15: Η χαρακτηριστική n ως προς την θερμοκρασία, όλων των HEMT DC 250/3 των διαφορετικών περιόδων του wafer και ο υπολογισμός της statistical variation σ .

5.3.1 Μεθοδολογία εξαγωγής παραμέτρων I_0, I_{spec} και μ_{2DEG}

Σε αυτή την εργασία χρησιμοποιήθηκε η πιο σύγχρονη και ακριβής μέθοδος υπολογισμού αυτών των παραμέτρων η οποία ξεκινάει από την εξαγωγή της κινητικότητας των ηλεκτρονίων μ_{2DEG} μέσω της χαρακτηριστικής $\left[\frac{\delta \sqrt{I_D}}{\delta V_G}\right]^2$ vs V_G . Η συγκεκριμένη μέθοδος εξαγωγής περιγράφεται στα [29] και [30]. Πιο συγκεκριμένα, όπως είδαμε στο μοντέλο μας, όταν βρισκόμαστε σε saturation, όπου $q_d \approx 0$, και στην περιοχή πάνω απο το κατώφλι, κατά την οποία $q_s \approx \frac{V_p - V_S}{U_T}$, το ρεύμα στο drain είναι:

$$I_D = I_{spec}(i_f - i_r) \quad (5.4)$$

Αφού $q_d \approx 0$ τότε

$$I_D = I_{spec}i_f \quad (5.5)$$

Έτσι προσεγγιστικά προκύπτει ότι:

$$I_D \approx I_{spec}i_f = \frac{n\beta}{2} \cdot (V_p - V_S)^2 \quad (5.6)$$

Γενικά γνωρίζουμε από [20] ότι η τάση pinch-off είναι:

$$V_p \approx \frac{V_G - V_{TO}}{n} \quad (5.7)$$

Άρα:

$$I_D = \frac{n\beta}{2} \cdot \left(\frac{V_G - V_{TO}}{n} - V_S\right)^2 = \frac{\beta}{2} \cdot \frac{(V_G - V_{TO} - nV_S)^2}{n} \quad (5.8)$$

Αν εφαρμόσουμε τετραγωνική ρίζα και στα δύο μέλη και παραγωγίσουμε ως προς V_G προκύπτει:

$$\delta \sqrt{I_D} = \sqrt{\frac{\beta}{2n}} \cdot \delta V_G \quad (5.9)$$

Μετασχηματίζοντας την παραπάνω σχέση :

$$\left(\frac{\delta \sqrt{I_D}}{\delta V_G}\right)^2 = \frac{\beta}{2n} = \frac{\mu_{2DEG} C'_b W}{2nL} \quad (5.10)$$

Λύνοντας ως προς μ_{2DEG} καταλήγουμε :

$$\mu_{2DEG} = \frac{2n}{Cb'} \cdot \frac{L}{W} \cdot \left(\frac{\delta \sqrt{I_D}}{\delta V_G}\right)^2 \quad (5.11)$$

Συνεπώς, από την χαρακτηριστική $\left[\frac{\delta \sqrt{I_D}}{\delta V_G}\right]^2$ vs V_G στο μέγιστό της μπορούμε να εξαγάγουμε την κινητικότητα των ηλεκτρονίων μέσω της σχέσης 5.11. Στο σχήμα 5.16 παρατηρούμε την γραφική $\left[\frac{\delta \sqrt{I_D}}{\delta V_G}\right]^2$ vs V_G και την εξαγωγή της παραμέτρου σε ένα MOSFET. Ο όρος $\left[\frac{\delta \sqrt{I_D}}{\delta V_G}\right]^2$ αναφέρεται και ως A^2 για συντομία.

Η παραπάνω μέθοδος μας οδηγεί στην εξαγωγή του μ_{2DEG} χρησιμοποιώντας το μέγιστο μια χαρακτηριστικής η οποία εμπεριέχει ουσιαστικά την μέτρηση $I_D - V_G$ και εμφανίζει μικρή πολυπλοκότητα στην εύρεση του μεγίστου της χαρακτηριστικής. Συνεπώς, αποτελεί μία γρήγορη και αξιοπιστή μέθοδο. Στη συνέχεια μέσω της σχέσης 3.21, μπορούν εύκολα να προσδιοριστούν οι παράμετροι I_0 και I_{spec} , αφού πρώτα έχει γίνει η εξαγωγή του slope factor n .

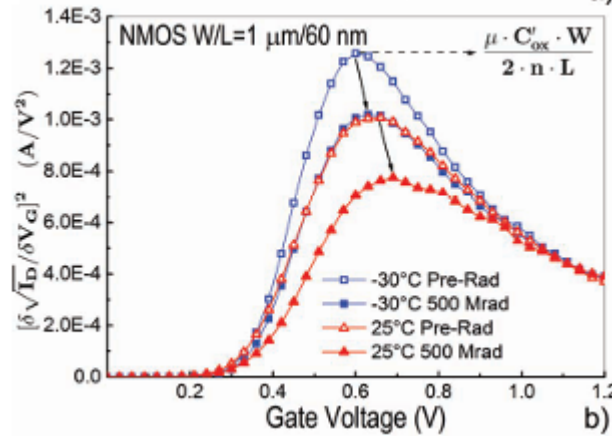


FIGURE 5.16: Εξαγωγή του μ_{2DEG} από την γραφική $\left[\frac{\delta\sqrt{I_D}}{\delta V_G}\right]^2$ vs V_G σε διαφορετικές θερμοκρασίες ενός NMOS. [29]

5.3.2 Αποτελέσματα εξαγωγής παραμέτρων I_0 , I_{spec} και μ_{2DEG} και στατιστική ανάλυση

Η εξαγωγή του όρου $\left(\frac{\delta\sqrt{I_D}}{\delta V_G}\right)^2$ ή εν συντομία A^2 πραγματοποιήθηκε από το μέγιστο της χαρακτηριστικής $\left[\frac{\delta\sqrt{I_D}}{\delta V_G}\right]^2$ vs V_G , όπως φαίνεται στο σχήμα 5.17. Μέσω των σχέσεων που συνδέουν I_0 , I_{spec} και μ , υπολογίσαμε και τις υπόλοιπες παραμέτρους.

Παρακάτω, θα δούμε τα αποτελέσματα της εξαγωγής της παραμέτρου I_0 από τα τρανζίστορ όλων των περιόδων και την στατιστική ανάλυση που προκύπτει. Πιο συγκεκριμένα, στο σχήμα 5.18a, βλέπουμε πως κινείται η παράμετρος I_0 ως προς την θερμοκρασία, στα τρανζίστορ των διαφόρων περιόδων και το μέσο όρο τους. Ενώ στο σχήμα 5.18b, παρατηρούμε την στατιστική διακύμανση των τιμών, των διαφορετικών περιόδων, του I_0 ως προς την θερμοκρασία. Όπως είναι αναμενόμενο, το ρεύμα I_0 παρουσιάζει σταθερή πορεία με μικρή αύξηση κατά την αύξηση της θερμοκρασίας. Αυτό συμβαίνει διότι στην σχέση $I_0 = 4n^2 U_T^2 A^2 \frac{L}{W}$ ο όρος U_T , ο οποίος αυξάνεται με την αύξηση της θερμοκρασίας, υπερισχύει του όρου A^2 , ο οποίος μειώνεται με την αύξηση της θερμοκρασίας. Η διακύμανση των τιμών φαίνεται να παραμένει σχετικά σταθερή με την αλλαγή της θερμοκρασίας, ενώ υπολογίζουμε σχετικά υψηλό RSD περίπου 10%.

Επίσης, παρόμοια συμπεριφορά με την παράμετρο I_0 παρουσιάζει και η παράμετρος I_{spec} , αφού $I_0 = I_{spec} \frac{W}{L}$. Στο σχήμα 5.19, βλέπουμε την κίνηση του I_{spec} και την διακύμανση του με τις εναλλαγές της θερμοκρασίας. Οι μεταβολές των παραμέτρων I_0 και I_{spec} ως προς την θερμοκρασία επιβεβαιώνουν την ανοχή των HEMT device στις υψηλές θερμοκρασίες.

Τέλος, η συμπεριφορά της κινητικότητας των ηλεκτρονίων μ_{2DEG} φαίνεται στο σχήμα 5.20. Στην γραφική παρατηρούμε μία γραμμική μείωση της κινητικότητας των ηλεκτρονίων με την αύξηση της θερμοκρασίας. Σημαντικό είναι να παρατηρήσουμε πως, η διακύμανση των τιμών σε χαμηλές και φυσιολογικές θερμοκρασίες είναι σχεδόν διπλάσια από ότι είναι στις υψηλές θερμοκρασίες, οπότε όλα τα τρανζίστορ εμφανίζουν πολύ κοντινή τιμή κινητικότητας στις μεγάλες θερμοκρασίες. Πιο συγκεκριμένα, ο δείκτης RSD ξεκινάει περίπου κοντά στο 8%, ενώ σε μεγάλες θερμοκρασίες μειώνεται περίπου στο 5%.

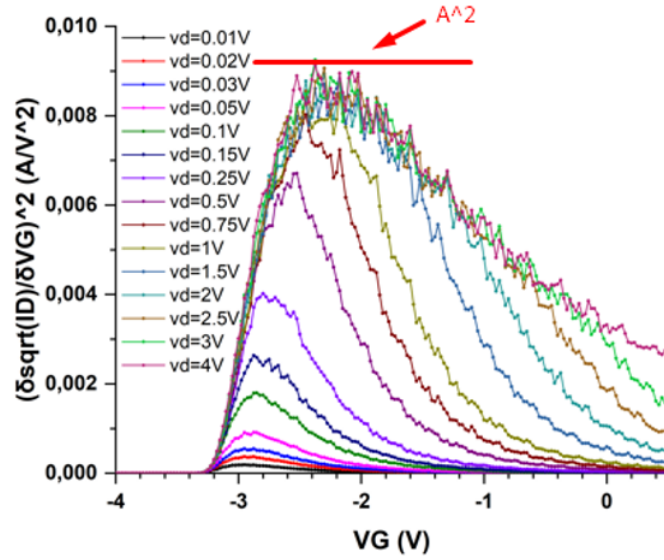


FIGURE 5.17: Η εξαγωγή του $(\frac{\delta\sqrt{I_D}}{\delta V_G})^2$ ή A^2 από την χαρακτηριστική $\left[\frac{\delta\sqrt{I_D}}{\delta V_G}\right]^2$ vs V_G του DC HEMT 250/3, της περιόδου 31, στους 30 °C.

5.4 Εξαγωγή και στατιστική ανάλυση της παραμέτρου V_{TO} ή V_T

Όπως αναφέραμε και στο προηγούμενο κεφάλαιο, η τάση κατωφλίου είναι ίσως η σημαντικότερο παράμετρος για τον χαρακτηρισμό μίας διάταξης. Είδαμε πως μπορεί να γίνει η εξαγωγή της V_T μέσω των CV μετρήσεων. Σε αυτό το κεφάλαιο θα δούμε την εξαγωγή της τάσης κατωφλίου και τα αποτελέσματα μέσω των DC μετρήσεων παρέχοντας αξιόπιστα αποτελέσματα.

Η V_{TO} είναι πιο πολύπλοκη παράμετρος σε σχέση με τις προηγούμενες, καθώς εκτός από την εξάρτηση της με την θερμοκρασία παρουσιάζει εξάρτηση και με την τάση στον απαγωγό (V_D). Συνεπώς η εξαγωγή της συγκεκριμένης παραμέτρου πραγματοποιήθηκε για κάθε τάση V_D και σε κάθε θερμοκρασία από -30 °C έως 130 °C με βήμα 20 °C. Άρα, σε κάθε τρανζίστορ πραγματοποιήθηκαν 15 (διαφορετικές τάσεις V_D) \times 9 (θερμοκρασίες) = 135 εξαγωγές παραμέτρου V_T σε κάθε τρανζίστορ (από τα 11 συνολικά τρανζίστορ). Η εξαγωγή της παραμέτρου πραγματοποιήθηκε με την χρήση της ACC method.

5.4.1 Μεθοδολογία εξαγωγής παραμέτρου V_{TO} ή V_T

Η εξαγωγή της V_{TO} από τις DC μετρήσεις της διάταξης γίνεται χρησιμοποιώντας είτε την Adjusted-Constant-Current method (ACC), είτε την Generalized Constant Current method (GCC) οι οποίες είναι εξελίξεις της απλής Constant-Current method (CC) και περιγράφονται στα [31] και [32] αντίστοιχα. Σε αυτή την εργασία η ανάλυση μας έγινε μέσω της μεθόδου ACC, ωστόσο παρόμοια και αξιόπιστα αποτελέσματα παρουσιάζει και η μέθοδος GCC.

Αναλυτικότερα, η εξαγωγή της παραμέτρου γίνεται από τις πειραματικές μετρήσεις $I_D - V_G$, όπως βλέπουμε στο σχήμα 5.21. Η γραμμή $y = 0.608 \cdot I_{spec}$ περιγράφει ένα ρεύμα που ονομάζεται I_{TH} . Στην απλή constant-current μέθοδο το I_{TH} θεωρείται

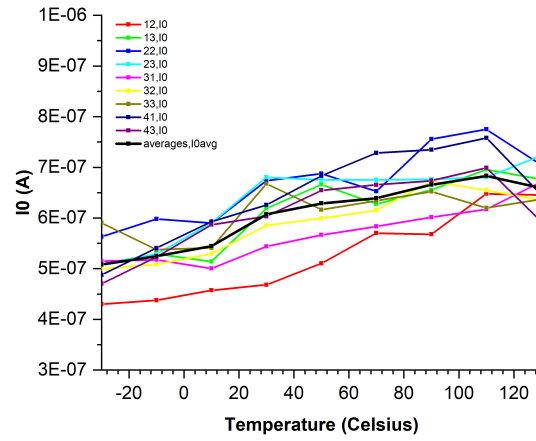
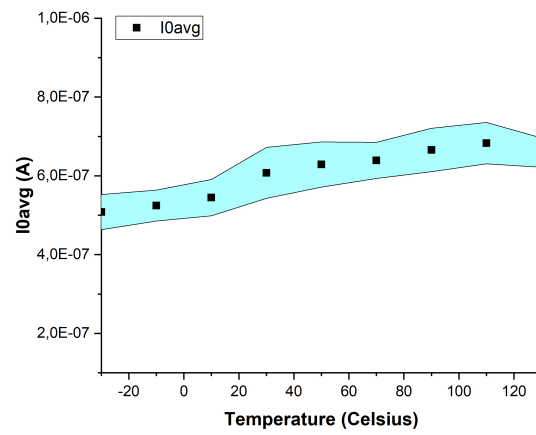
(A) I_0 vs T (B) $I_{0average}$ με statistical variance ($\pm\sigma I_0$) vs T

FIGURE 5.18: Η χαρακτηριστική I_0 ως προς την θερμοκρασία, όλων των HEMT DC 250/3 των διαφορετικών περιόδων του wafer και ο υπολογισμός της statistical variation σ .

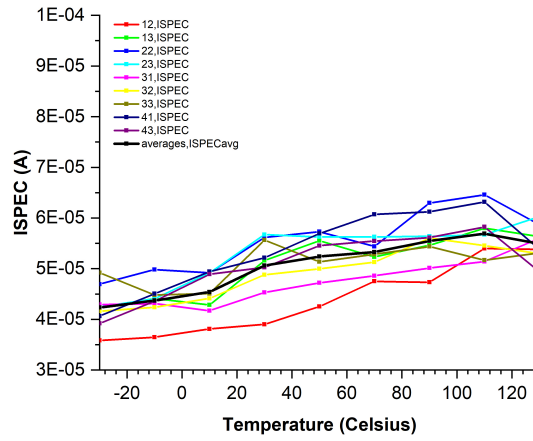
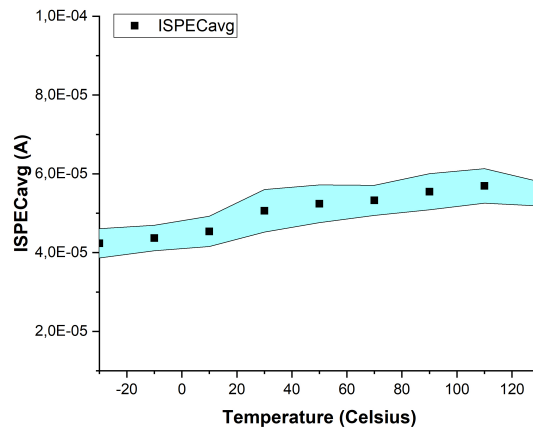
(A) I_{spec} vs T (B) $I_{spec} average$ με statistical variance ($\pm\sigma I_{spec}$) vs T

FIGURE 5.19: Η χαρακτηριστική I_{spec} ως προς την θερμοκρασία, όλων των HEMT DC 250/3 των διαφορετικών περιόδων του wafer και ο υπολογισμός της statistical variation σ .

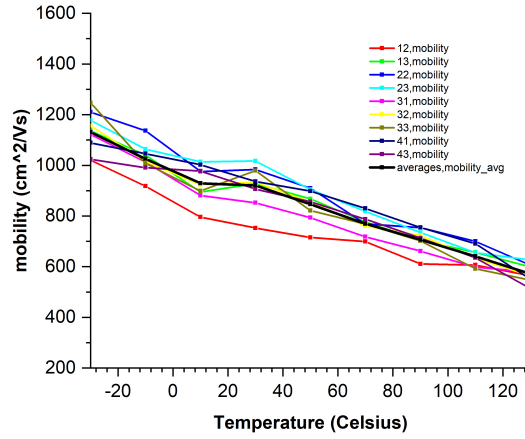
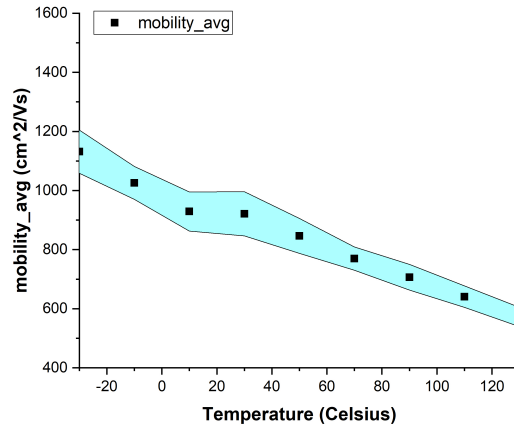
(A) μ_{2DEG} vs T (B) μ_{2DEG} average με statistical variance ($\pm\sigma\mu$) vs T

FIGURE 5.20: Η χαρακτηριστική μ_{2DEG} ως προς την θερμοκρασία, όλων των HEMT DC 250/3 των διαφορετικών περιόδων του wafer και ο υπολογισμός της statistical variation σ .

ότι είναι $I_{TH} = 0.608 \cdot I_{spec}$, έτσι μετά την εξαγωγή του I_{spec} όπως αναφέρθηκε προηγουμένως, υπολογίζουμε το ρεύμα κατωφλίου και μέσω αυτού εξαγάγουμε την τάση κατωφλίου. Η εξαγωγή γίνεται από την χαρακτηριστική $I_D - V_G$, στο σημείο που τέμνει η καμπύλη του ρεύματος I_D την ευθεία $y = 0.608 \cdot I_{spec}$ τραβάμε μία κάθετη στον άξονα x και η τάση V_G σε αυτό το σημείο είναι η τάση κατωφλίου. Η διαδικασία επαναλαμβάνεται για κάθε διαφορετική V_D . Για παράδειγμα, στο σχήμα 5.21, χρησιμοποιώντας την απλή CC μέθοδο, η τάση κατωφλίου κυμαίνεται από περίπου -3.3 με -2.8, ανάλογα την τάση V_D .

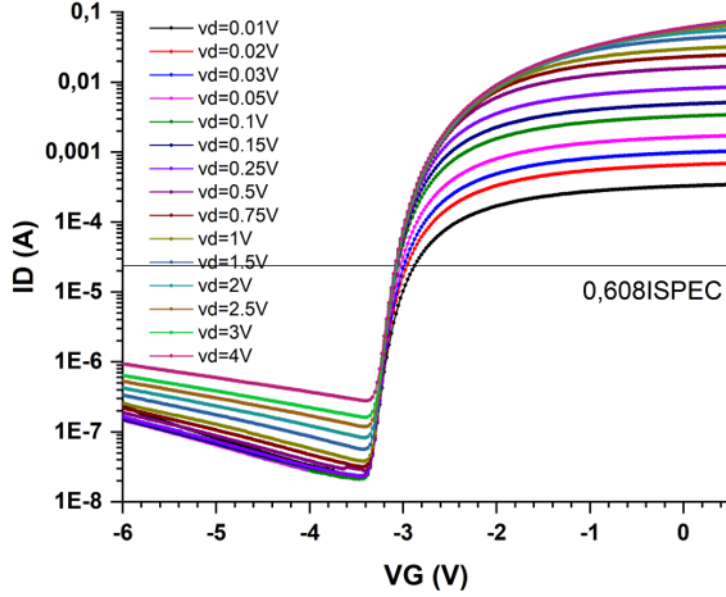


FIGURE 5.21: Χαρακτηριστική $I_D - V_G$ (άξονας y σε λογαριθμική κλίμακα) ενός GaN/AlGaIn HEMT 250/3 μm , κατασκευασμένο από IESL-FORTH, δείχνοντας και το ρεύμα $I_{TH} = 0.608 \cdot I_{spec}$.

Στην ACC μεθοδολογία, ο υπολογισμός του I_{TH} δεν θεωρείται σταθερός, αλλά υπολογίζεται με διαφορετικό τρόπο, ανάλογα με την περιοχή αναστροφής στην οποία βρισκόμαστε. Πιο συγκεκριμένα, στο [31] αποδεικνύεται ότι:

$$I_{TH} = I_D|_{V_p=V_s} = \alpha_{th} \cdot I_{spec}, \quad (5.12)$$

ενώ το α_{th} εκτιμάται από την σχέση:

$$\alpha_{th} = q_s^2|_{V_p=V_s} + q_s|_{V_p=V_s} - q_d^2|_{V_p=V_s} - q_d|_{V_p=V_s} \quad (5.13)$$

Στο άρθρο [33] αποδεικνύεται ότι το φορτίο μπορεί να υπολογιστεί μέσω της εξίσωσης LambertW ως:

$$q_x = \frac{1}{2} \cdot \text{LambertW}(2e^{V_p - V_x}) \quad (5.14)$$

Ενώ η εξίσωση LambertW προσεγγίζεται ως:

$$L_W(z) \approx \ln(1+z) \left(1 - \frac{\ln(1+\ln(1+z))}{2+\ln(1+z)} \right) \quad (5.15)$$

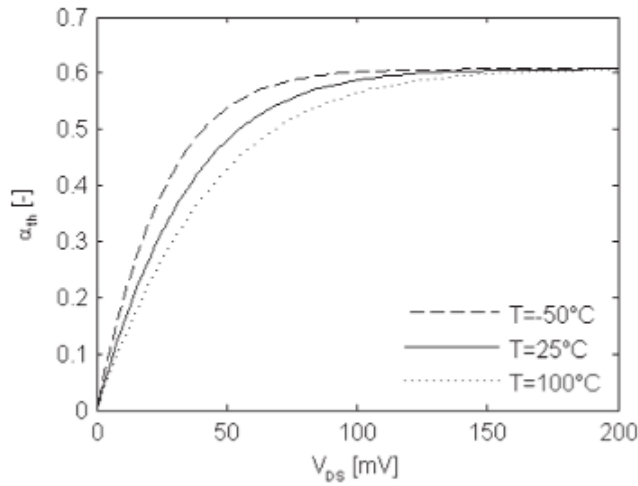


FIGURE 5.22: Χαρακτηριστική $\alpha_{th} - V_D$ σε διαφορετικές θερμοκρασίες. [31]

Συνεπώς ο όρος α_{th} ακολουθεί την καμπύλη που φαίνεται στο σχήμα 5.22 σε συνάρτηση με την τάση στον απαγωγό. Παρατηρούμε ότι όταν το τρανζίστορ εισέρχεται στην περιοχή του saturation ο όρος συγκλίνει στην τιμή $\alpha_{th} = 0.608$, άρα η ACC μπορεί να περιγράψει αναλυτικά την συμπεριφορά της τάσης κατωφλίου στην γραμμική περιοχή και την περιοχή κορεσμού, ενώ η απλή constant-current μέθοδος μόνο στον κορεσμό.

5.4.2 Αποτελέσματα εξαγωγής παραμέτρου V_{TO} ή V_T και στατιστική ανάλυση

Στο σχήμα 5.23, βλέπουμε ποιοτικά την κίνηση της τάσης κατωφλίου του HEMT τρανζίστορ της περιόδου 31, ως προς την θερμοκρασία με μεταβαλλόμενη τάση V_D . Τα τρανζίστορ των υπόλοιπων περιόδων παρουσιάζουν παρόμοια κίνηση, ενώ στο σχήμα 5.24 φαίνεται η γραφική του μέσου όρου του V_T από τις τάσεις κατωφλίου του κάθε τρανζίστορ. Στην γραφική 5.24a, φαίνεται ότι η τάση κατωφλίου παραμένει σχεδόν σταθερή με την αύξηση της θερμοκρασίας, καθώς η διαφορά της V_T από τους -30°C μέχρι και τους 130°C δεν ξεπερνάει το 0.1 V . Ωστόσο, παρατηρούμε μία μικρή καθοδική κλίση, η οποία οφείλεται κυρίως σε DIBL effect. Η κλίση αυτή, γίνεται πιο έντονη στις μεγάλες θερμοκρασίες και στις μεγάλες τάσεις V_D (πάνω από 2.5 V). Η κίνηση της τάσης κατωφλίου σε συνάρτηση με την τάση του απαγωγού φαίνεται καλύτερα στο σχήμα 5.24b που παρατηρούμε μικρή μείωση της τάσης κατωφλίου με την αύξηση της V_D . Το φαινόμενο DIBL βλέπουμε ότι γίνεται πιο έντονο στις μεγάλες θερμοκρασίες (κυρίως πάνω από 90°C) που η καθοδική κλίση της τάσης κατωφλίου, ως προς την τάση απαγωγού, γίνεται μεγαλύτερη. Η ένταση του φαινομένου DIBL στις μεγάλες θερμοκρασίες και στις μεγάλες τάσεις V_D περιγράφεται αναλυτικά στο [34].

Στη συνέχεια, στο σχήμα 5.25, βλέπουμε την μέση τιμή της τάσης κατωφλίου μαζί με το εύρος της στατιστικής διακύμανσης σV_T που προκύπτει από τις τιμές της V_T , των τρανζίστορ στις διάφορες περιόδους του wafer, σε συνάρτηση με την θερμοκρασία. Στο σχήμα δείχνουμε την διακύμανση σε τρεις ενδεικτικές τάσεις απαγωγού V_D , οι οποίες μπορούν να περιγράψουν την συμπεριφορά της διάταξης σε όλες

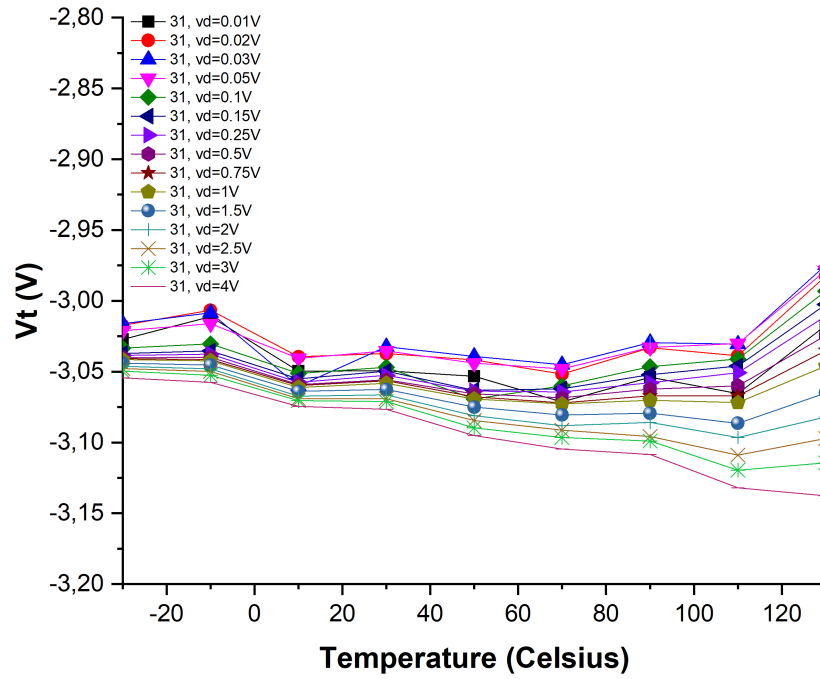
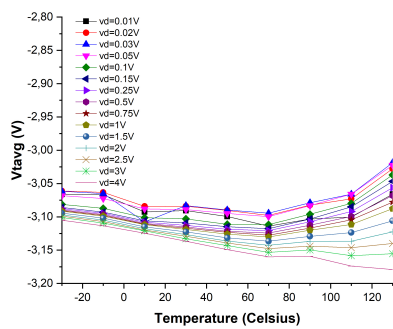
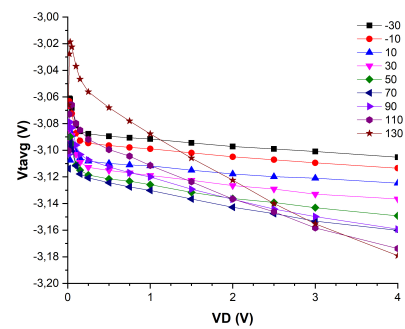


FIGURE 5.23: Η χαρακτηριστική $V_T - T$ του DC HEMT 250/3, της περιόδου 31.



(A) $V_{Taverage} - T$ με μεταβαλλόμενο V_D



(B) $V_{Taverage} - V_D$ με μεταβαλλόμενη T

FIGURE 5.24: Η χαρακτηριστική $V_{Taverage} - T$ και $V_{Taverage} - V_D$ του DC HEMT 250/3.

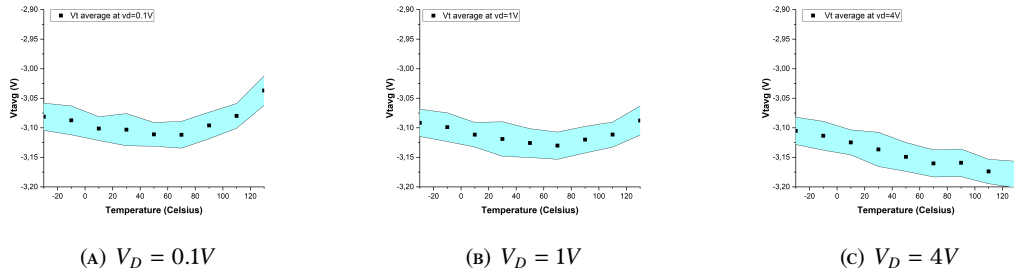


FIGURE 5.25: Η χαρακτηριστική $V_{Taverage} - T$ με statistical variation $\pm\sigma V_T$, σε 3 ενδεικτικές V_D .

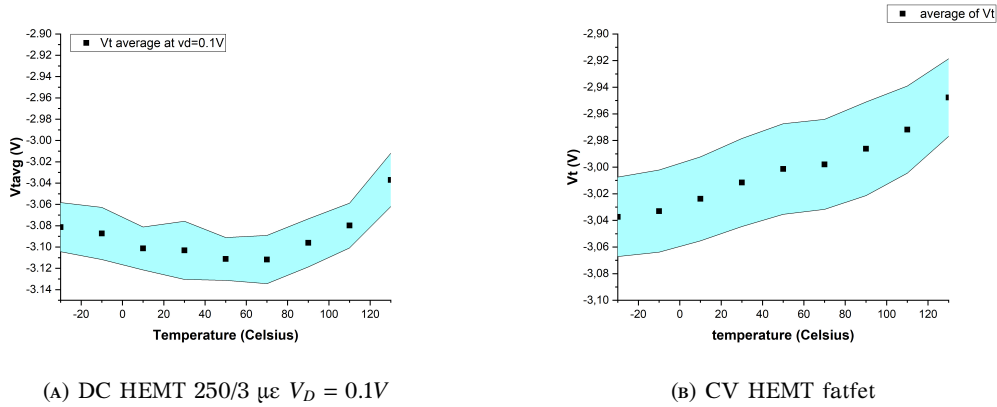


FIGURE 5.26: Η χαρακτηριστική $V_{Taverage} - T$ με statistical variation $\pm\sigma V_T$, του DC HEMT 250/3 μm και του CV HEMT fatfet.

τις τάσεις, καθώς παρουσιάζουμε μία μικρή, μία μεσαία και μία μεγάλη τάση απαγωγού (0.1 V, 1 V, 4V). Παρατηρούμε ότι η στατιστική διακύμανση της V_T παραμένει σχεδόν σταθερή σε όλες τις θερμοκρασίες και τις τάσεις V_D , ενώ προκύπτει πολύ μικρό RSD κάτω από 1%.

Επίσης, αν παρατηρήσουμε δίπλα δίπλα, στο σχήμα 5.26, την μέση τιμή της τάσης κατωφλίου που προέκυψε από το HEMT DC 250/3 μm και το HEMT CV fatfet, βλέπουμε σχεδόν ίδιες τιμές κατωφλίου. Η σύγκριση γίνεται με την μέση τιμή της τάσης κατωφλίου στα $V_D = 0.1V$, μία μικρή τιμή πόλωσης από το DC HEMT, καθώς στο CV fatfet δεν εφαρμόζεται πόλωση στον απαγωγό, με αποτέλεσμα να μην εμφανίζεται το φαινόμενο DIBL. Στα σχήματα βλέπουμε σχεδόν ίδιες τιμές τάσης κατωφλίου με μέγιστη απόκλιση περίπου 0.05 V. Οι μικρές διαφορές προκύπτουν λόγω της εφαρμογής τάσης στο drain στο DC και στην διαφορά των κατασκευαστικών διαστάσεων των τρανζίστορ 250/3 μm (DC) και 500/300 μm (CV fatfet). Συνεπώς, όλα τα τρανζίστορ της ίδιας τεχνολογίας του wafer παρουσιάζουν παρόμοιες τιμές στην τάση κατωφλίου.

Κεφάλαιο 6

Συμπεράσματα και μελλοντική εργασία

Σε αυτή την εργασία, ο βασικός στόχος ήταν ο πλήρης χαρακτηρισμός μίας διάταξης GaN/AlGaIn HEMT, σε υπόστρωμα πυριτίου, κατασκευασμένη από την ομάδα IESL/FORTH. Από τα αποτελέσματα των μετρήσεων και της εξαγωγής των παραμέτρων, παρατηρήσαμε την σημασία στην λεπτομέρεια που υπήρξε στην κατασκευή του wafer. Πιο συγκεκριμένα είδαμε πως, λόγω της προσεκτικής κατασκευής του HEMT με την διαδικασία της οπτικής λιθογραφίας, το υπόστρωμα πυριτίου και το passivation layer, δεν παρατηρήθηκαν έντονα φαινόμενα self-heating, kink effect κ.τ.λ.π. Το wafer δημιουργήθηκε με πολύ προσεκτική συμμετρία, κάτι που γίνεται προφανές από τις πολύ χαμηλές τιμές στατιστικής διακύμανσης που εμφάνισαν τα τρανζίστορ των διαφορετικών περιόδων. Ακόμη, παρουσιάστηκαν σύγχρονες μεθόδους εξαγωγής παραμέτρων, οι οποίες εμπνέουν αξιοπιστία και ακρίβεια. Η διάταξή μας φάνηκε αξιόπιστη και όλες οι παράμετροι παρουσίασαν μία πολύ μικρή μεταβολή με τις αλλαγές στην θερμοκρασία. Γεγονός που επιβεβαιώνει την ιδιότητα των HEMT, να λειτουργούν σε ακραίες θερμοκρασίες με αξιοπιστία. Όλα αυτά συνέβησαν ενώ στρεσάραμε αρκετά την διάταξη, αφού μετρούσαμε όλα τα τρανζίστορ του wafer σε μία θερμοκρασία και στη συνέχεια προχωρούσαμε σε μεγαλύτερη θερμοκρασία χωρίς ενδιάμεσο χρόνο ηρεμίας. Επιπλέον, η εξαγωγή της τάσης κατωφλίου πραγματοποιήθηκε σε 2 τρανζίστορ διαφορετικής γεωμετρίας και με διαφορετική μέθοδο (μία μέσω των DC μετρήσεων και μία μέσω των CV μετρήσεων). Το αποτέλεσμα της τάσης κατωφλίου εμφανίστηκε πραγματικά πανομοιότυπο και θα μπορούσαμε να πούμε ότι η V_T της διάταξης γενικά κυμαίνεται μεταξύ -3 V και -3.1 V. Μετά τον χαρακτηρισμό της εργασίας η διάταξη είναι έτοιμη να εμπορευματοποιηθεί και να χρησιμοποιηθεί σε πραγματικές εφαρμογές power electronics, RF και μεγαλύτερων συχνοτήτων, όπως RF power amplifiers, LNAs και άλλα.

Σαν μελλοντική εργασία, για την αποτελεσματικότερη χρήση της διάταξης σε ηλεκτρονικά κυκλώματα και για την ενσωμάτωση της σε ηλεκτρονικά σχεδιαστικά προγράμματα, θα μπορούσε να γίνει πλήρης μοντελοποίηση. Το μοντέλο που μπορεί να χρησιμοποιηθεί καθώς έχουμε πραγματοποιήσει ήδη μεγάλο εύρος της μοντελοποίησης αυτού είναι το EPFL HEMT model. Ένα συμπαγές μοντέλο, με λίγες παραμέτρους το οποίο θα μπορούσε να εκφράσει με μεγάλη ακρίβεια την συμπεριφορά του τρανζίστορ χωρίς την πραγματοποίηση μεγάλης υπολογιστικής ισχύς.

Bibliography

- [1] A. Blicher, I. Kalish, and K. Brennan, "Field-Effect Transistors," in *Encyclopedia of Physical Science and Technology (Third Edition)*, R. A. Meyers, Ed., Third Edition, New York: Academic Press, 2003, pp. 831–849, ISBN: 978-0-12-227410-7. doi: <https://doi.org/10.1016/B0-12-227410-5/00242-8>. [Online]. Available: <https://www.sciencedirect.com/science/article/pii/B0122274105002428>.
- [2] V. Veliadis, "Silicon Carbide Junction Field-Effect Transistors (SiC JFETs)," in Dec. 2014, pp. 1–37, ISBN: 9780471346081. doi: [10.1002/047134608X.W8232](https://doi.org/10.1002/047134608X.W8232).
- [3] S. Kurinec, "Junction Field Effect Transistors," in *Encyclopedia of Materials: Science and Technology*, K. J. Buschow et al., Eds., Oxford: Elsevier, 2001, pp. 4356–4361, ISBN: 978-0-08-043152-9. doi: <https://doi.org/10.1016/B0-08-043152-6/00764-6>. [Online]. Available: <https://www.sciencedirect.com/science/article/pii/B0080431526007646>.
- [4] M. Rashid, *Power Electronics: Circuits, Devices, and Applications*. Pearson/Prentice Hall, 2004, ISBN: 9780131011403. [Online]. Available: <https://books.google.gr/books?id=YH0eAQAAIAAJ>.
- [5] B. Razavi, *Design of Analog CMOS Integrated Circuits*, 2nd ed. New York: McGraw-Hill Education, 2017, ISBN: 9780072524932.
- [6] B. Razavi, *Fundamentals of Microelectronics, 2nd Edition*. Wiley, 2013, ISBN: 9781118559574. [Online]. Available: <https://books.google.gr/books?id=Lvr8ngEACAAJ>.
- [7] N. Arora, "Modeling Hot-Carrier Effects," in *MOSFET Models for VLSI Circuit Simulation: Theory and Practice*. Vienna: Springer Vienna, 1993, pp. 366–401, ISBN: 978-3-7091-9247-4. doi: [10.1007/978-3-7091-9247-4_8](https://doi.org/10.1007/978-3-7091-9247-4_8). [Online]. Available: https://doi.org/10.1007/978-3-7091-9247-4_8.
- [8] T. Mimura, "Invention of High Electron Mobility Transistor (HEMT) and Contributions to Information and Communications Field," *Fujitsu Scientific and Technical Journal*, vol. 54, no. 5, pp. 3–8, 2018. [Online]. Available: <https://www.fujitsu.com/global/about/resources/publications/fstj/archives/vol54-5.html>.
- [9] T. Mimura, "Development of High Electron Mobility Transistor," *Japanese Journal of Applied Physics*, vol. 44, no. 12R, p. 8263, 2005. doi: [10.1143/JJAP.44.8263](https://doi.org/10.1143/JJAP.44.8263). [Online]. Available: <https://dx.doi.org/10.1143/JJAP.44.8263>.
- [10] A. Kasamatsu, K. Kasai, K. Hikosaka, T. Matsui, and T. Mimura, "60nm gate-length Si/SiGe HEMT," *Applied Surface Science*, vol. 224, no. 1, pp. 382–385, 2004, Proceedings of the First International SiGe Technology and Device Meeting (ISTDM 2003) - From Materials and Process Technology to Device and Circuit Technology, ISSN: 0169-4332. doi: <https://doi.org/10.1016/j.apsusc.2003.08.064>. [Online]. Available: <https://www.sciencedirect.com/science/article/pii/S016943320301119X>.

- [11] P. Ding et al., "Si₃N₄/Al₂O₃ Stack Layer Passivation for InAlAs/InGaAs InP-Based HEMTs With Good DC and RF Performances," *IEEE Journal of the Electron Devices Society*, vol. 6, pp. 49–54, 2018. doi: [10.1109/JEDS.2017.2765349](https://doi.org/10.1109/JEDS.2017.2765349).
- [12] J. Li, A. Pourkabirian, J. Bergsten, N. Wadefalk, and J. Grahn, "Influence of Spacer Thickness on the Noise Performance in InP HEMTs for Cryogenic LNAs," *IEEE Electron Device Letters*, vol. 43, no. 7, pp. 1029–1032, 2022. doi: [10.1109/LED.2022.3178613](https://doi.org/10.1109/LED.2022.3178613).
- [13] Y.-Q. Liu, C.-C. Chai, H. Wu, Y.-H. Zhang, C.-L. Shi, and Y.-T. Yang, "Mechanism of AlGaAs/InGaAs pHEMT Nonlinear Response Under High-Power Microwave Radiation," *IEEE Journal of the Electron Devices Society*, vol. 8, pp. 731–737, 2020. doi: [10.1109/JEDS.2020.3008816](https://doi.org/10.1109/JEDS.2020.3008816).
- [14] X. Liang, "Characterization of GaN-based HEMTs for Power Electronics," Dissertation, KTH ROYAL INSTITUTE OF TECHNOLOGY, STOCKHOLM, SWEDEN, 2020.
- [15] K. T. Upadhyay and M. K. Chattopadhyay, "Sensor applications based on Al-GaN/GaN heterostructures," *Materials Science and Engineering: B*, vol. 263, p. 114 849, 2021, issn: 0921-5107. doi: <https://doi.org/10.1016/j.mseb.2020.114849>. [Online]. Available: <https://www.sciencedirect.com/science/article/pii/S0921510720303561>.
- [16] A. A. Fletcher and D. Nirmal, "A survey of Gallium Nitride HEMT for RF and high power applications," *Superlattices and Microstructures*, vol. 109, pp. 519–537, 2017, issn: 0749-6036. doi: <https://doi.org/10.1016/j.spmi.2017.05.042>. [Online]. Available: <https://www.sciencedirect.com/science/article/pii/S0749603617312120>.
- [17] F. Y. Fu, *GaN Power HEMT Tutorial: GaN Basics*, Presentation, Co-founder and COO, GaNPower International Inc, n.d.
- [18] M. Z. Peng, Y. K. Zheng, X. J. Chen, and X. Y. Liu, "GaN-based HEMT devices for power switching applications," in *The 2012 International Workshop on Microwave and Millimeter Wave Circuits and System Technology*, 2012, pp. 1–3. doi: [10.1109/MMWCST.2012.6238191](https://doi.org/10.1109/MMWCST.2012.6238191).
- [19] H. Wang et al., *Power Amplifiers Performance Survey 2000–Present*, <https://ideas.ethz.ch/research/surveys/pa-survey.html>, [Online], 2024.
- [20] M. Bucher, "Analytical MOS Transistor Modelling for Analog Circuit Simulation," Ph.D. Thesis, Swiss Federal Institute of Technology Lausanne (EPFL), Lausanne, Switzerland, 1999.
- [21] C. Enz and A. Pezzotta, "Nanoscale MOSFET modeling for the design of low-power analog and RF circuits," in *2016 MIXDES - 23rd International Conference Mixed Design of Integrated Circuits and Systems*, 2016, pp. 21–26. doi: [10.1109/MIXDES.2016.7529693](https://doi.org/10.1109/MIXDES.2016.7529693).
- [22] F. Jazaeri and J.-M. Sallese, "Charge-Based EPFL HEMT Model," *IEEE Transactions on Electron Devices*, vol. 66, no. 3, pp. 1218–1229, 2019. doi: [10.1109/TED.2019.2893302](https://doi.org/10.1109/TED.2019.2893302).
- [23] F. Jazaeri, M. Shalchian, and J.-M. Sallese, "Transcapacitances in EPFL HEMT Model," *IEEE Transactions on Electron Devices*, vol. 67, no. 2, pp. 758–762, 2020. doi: [10.1109/TED.2019.2958180](https://doi.org/10.1109/TED.2019.2958180).

- [24] L. Chevas et al., "A Contribution to GaN HEMT Modeling and Parameter Extraction Including Temperature Dependence," in *2022 IEEE Latin American Electron Devices Conference (LAEDC)*, 2022, pp. 1–4. doi: [10.1109/LAEDC54796.2022.9908184](https://doi.org/10.1109/LAEDC54796.2022.9908184).
- [25] L. Chevas et al., "GaN HEMT Parameter Extraction from AC Capacitances," in *47th Workshop on Compound Semiconductor Devices and Integrated Circuits in Europe (WOCSDICE) and 18th Expert Evaluation and Control of Compound Semiconductor Materials and Technologies (EXMATEC)*, 19–23 May, Heraklion, Greece, May 2024.
- [26] M. Glória Caño de Andrade et al., "Low-Frequency noise investigation of Al-GaN/GaN high-electron-mobility transistors," *Solid-State Electronics*, vol. 183, p. 108 050, 2021, issn: 0038-1101. doi: <https://doi.org/10.1016/j.sse.2021.108050>. [Online]. Available: <https://www.sciencedirect.com/science/article/pii/S0038110121000952>.
- [27] N. Islam, F. Packeer, M. Khan, S. Falina, H. Kwarada, and T. D. M. Syamsul, "Reliability, Applications and Challenges of GaN HEMT Technology for Modern Power Devices: A Review," *Crystals*, vol. 12, p. 1581, Nov. 2022. doi: [10.3390/cryst12111581](https://doi.org/10.3390/cryst12111581).
- [28] A. Nigam, T. N. Bhat, S. Rajamani, S. B. Dolmanan, S. Tripathy, and M. Kumar, "Effect of self-heating on electrical characteristics of AlGaIn/ GaN HEMT on Si (111) substrate," *AIP Advances*, vol. 7, no. 8, p. 085 015, Aug. 2017, issn: 2158-3226. doi: [10.1063/1.4990868](https://doi.org/10.1063/1.4990868). eprint: https://pubs.aip.org/aip/adv/article-pdf/doi/10.1063/1.4990868/12937425/085015_1_online.pdf. [Online]. Available: <https://doi.org/10.1063/1.4990868>.
- [29] L. Chevas et al., "Investigation of Scaling and Temperature Effects in Total Ionizing Dose (TID) Experiments in 65 nm CMOS," in *2018 25th International Conference "Mixed Design of Integrated Circuits and System" (MIXDES)*, 2018, pp. 313–318. doi: [10.23919/MIXDES.2018.8436809](https://doi.org/10.23919/MIXDES.2018.8436809).
- [30] N. Makris, M. Bucher, L. Chevas, F. Jazaeri, and J.-M. Sallese, "Free Carrier Mobility, Series Resistance, and Threshold Voltage Extraction in Junction FETs," *IEEE Transactions on Electron Devices*, vol. 67, no. 11, pp. 4658–4661, 2020. doi: [10.1109/TED.2020.3025841](https://doi.org/10.1109/TED.2020.3025841).
- [31] A. Bazigos, M. Bucher, J. Assenmacher, S. Decker, W. Grabinski, and Y. Papananos, "An Adjusted Constant-Current Method to Determine Saturated and Linear Mode Threshold Voltage of MOSFETs," *IEEE Transactions on Electron Devices*, vol. 58, no. 11, pp. 3751–3758, 2011. doi: [10.1109/TED.2011.2164080](https://doi.org/10.1109/TED.2011.2164080).
- [32] M. Bucher, N. Makris, and L. Chevas, "Generalized Constant Current Method for Determining MOSFET Threshold Voltage," *IEEE Transactions on Electron Devices*, vol. 67, no. 11, pp. 4559–4562, 2020. doi: [10.1109/TED.2020.3019019](https://doi.org/10.1109/TED.2020.3019019).
- [33] N. Makris, M. Bucher, F. Jazaeri, and J.-M. Sallese, "CJM: A Compact Model for Double-Gate Junction FETs," *IEEE Journal of the Electron Devices Society*, vol. 7, pp. 1191–1199, 2019. doi: [10.1109/JEDS.2019.2944817](https://doi.org/10.1109/JEDS.2019.2944817).
- [34] B. Hult et al., "Characterization of Drain-Induced Barrier Lowering in GaN HEMTs Using a Drain Current Injection Technique," *IEEE Transactions on Electron Devices*, vol. 71, no. 12, pp. 7383–7389, 2024. doi: [10.1109/TED.2024.3489592](https://doi.org/10.1109/TED.2024.3489592).